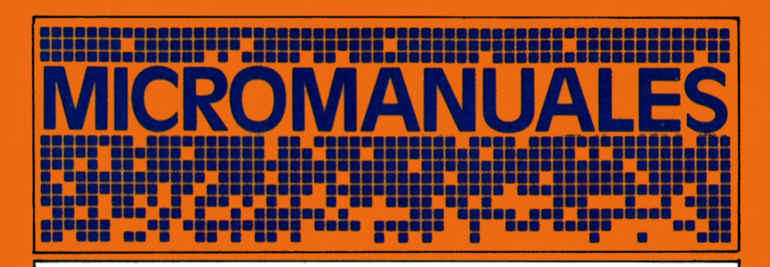


Técnicas y proyectos de Interfaces

R. A. Penfold

ANAYA
MULTIMEDIA

Técnicas y proyectos de interfaces

Técnicas y proyectos de interfaces

R. A. Penfold



MICROMANUALES

Títulos de la obra original:
MICRO INTERFACING CIRCUITS I & II

Traducción de: Miguel Gómez Sanabria
Diseño de cubierta: Narcís Fernández

Originally published by Bernard Babani (Publishing), Ltd.

Villafranca, 22 - 28028 Madrid
Depósito legal: M. 25.951-1986
ISBN: 84-7614-102-5
Printed in Spain
Imprime: Anzos, S. A. - Fuenlabrada (Madrid)

Indice

Prefacio

Aunque el uso de los ordenadores en sistemas de medida y control era, hasta hace poco, algo para usuarios profesionales y unos cuantos aficionados dedicados, la caída de precios y la creciente sofisticación de los microordenadores ha cambiado Esto completamente. Ahora es perfectamente posible para el aficionado entusiasta de la electrónica circuitos para un microordenador razonablemente simples, que lo transformarán en un sofisticado y versátil aparato de medida y control. Areas de la electrónica (como pruebas automáticas y robótica sofisticada), que estaban fuera del alcance de los aficionados, son ahora lugares bastante comunes.

Los métodos de interconexión de circuitos con microordenadores no son necesariamente complicados, pero aquellos que no estén acostumbrados a las técnicas de microprocesador es fácil que se desanimen por la cantidad de términos y dispositivos que no les son familiares. El objetivo de este libro es ayudar a aquellos que tienen un conocimiento previo de electrónica, y no necesariamente un conocimiento extensivo, a comprender los principios básicos de los circuitos de interfaz conectables a microprocesadores. No se trata la materia de una forma puramente teórica, y los circuitos que se usan para mostrar estos

principios son todos prácticos y usan dispositivos reales. Las materias tratadas incluyen decodificación de direcciones, interfaces paralelo y serie, conversores digital a analógico y analógico a digital, generadores de sonido, sintetizadores de voz, control de motores, sensores de temperatura, sensores ópticos, etc. Aunque este libro no está dirigido realmente a principiantes, no supone un conocimiento previo de microprocesadores.

R. A. PENFOLD

1

Decodificación de direcciones

Para comprender la base de la interconexión con microordenadores es necesario tener al menos una leve idea de cómo funciona un microordenador. En este momento la comprensión del diagrama de bloques de la figura 1 es suficiente.

La unidad microprocesador (CPU) lee las instrucciones y los datos de la memoria, y usa el *bus* de direcciones para seleccionar las posiciones de memoria. La mayoría de los microordenadores que se usan en los ordenadores personales tienen 16 líneas de dirección en el *bus* de direcciones y, como los circuitos lógicos ordinarios, cada una de estas líneas puede estar en un 1 lógico (alto o cerca del voltaje de tensión positivo), o en un 0 lógico (bajo o cerca del voltaje de tensión negativo). Estas líneas de dirección se llaman A0, A1, A2, etc., hasta A15. Cada línea representa 0 cuando está a nivel bajo, y cualquier otro número cuando está a nivel alto, en el modo binario estándar. Para aquellos que no estén familiarizados con el sistema de numeración binario, la tabla de abajo muestra el número que cada línea de dirección representa cuando está en el estado lógico alto:

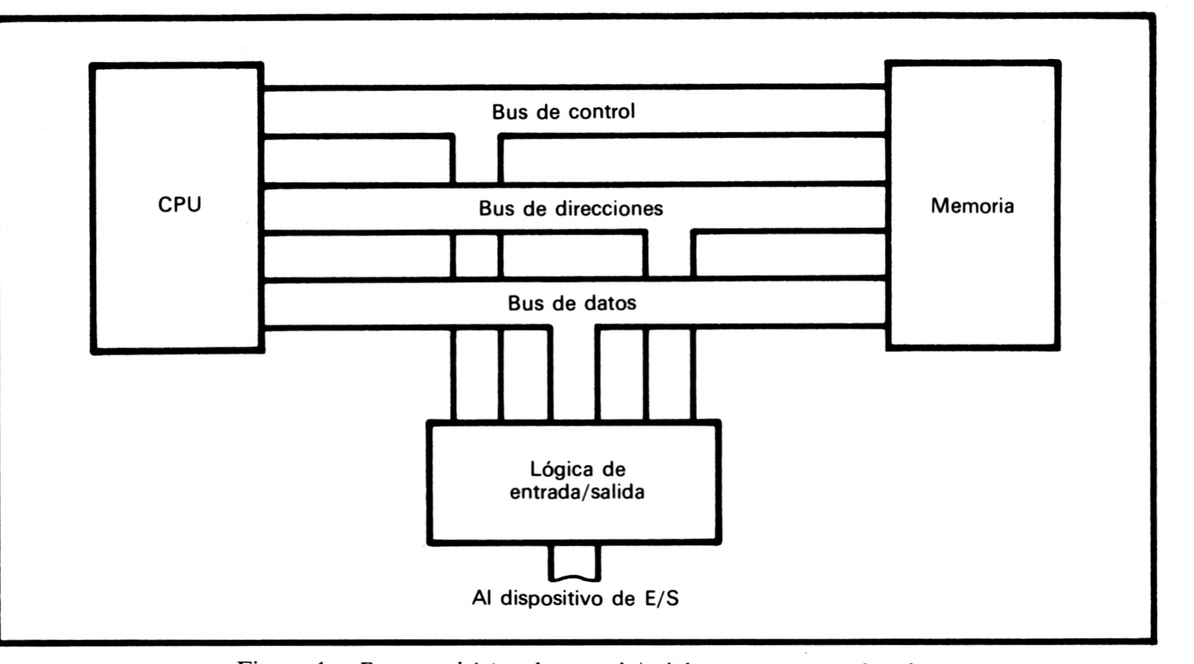


Figura 1.—*Esquema básico de entrada/salida en un microordenador*

A0	1	A 8	256
A1	2	A 9	512
A2	4	A10	1024
A3	8	A11	2048
A4	16	A12	4096
A5	32	A13	8192
A6	64	A14	16384
A7	128	A15	32768

Se puede representar cualquier número desde 0 (con todas las líneas bajas) hasta 65535 (todas las líneas altas) usando el conjunto apropiado de niveles lógicos en el *bus* de direcciones, y esto posibilita que se puedan direccionar hasta 65536 posiciones de memoria. Como siempre, no se usan necesariamente todas las posiciones de memoria, y en algunas máquinas simples y baratas solamente se dispone de una cantidad muy limitada de memoria. En las máquinas más sofisticadas y caras es bastante común que algo del área de memoria se deje libre a propósito.

La razón de hacer esto es que posibilita que un circuito distinto de la memoria dé tantos datos como instrucciones a la CPU o que obtenga datos de la CPU. Para la CPU, el dispositivo de entrada o salida es lo mismo que una posición de memoria normal. En la mayoría de los ordenadores personales se adjunta un manual que incluye un diagrama o tabla conocida como el "mapa de memoria" *(memory map),* y éste muestra cómo el área de memoria se divide en secciones para cosas como la ROM del intérprete BASIC, la RAM de almacenamiento del programa, dispositivos de entrada/salida internos y, ojalá, un área vacía adecuada para dispositivos de entrada/salida externos. Este método de obtener información para y desde la CPU se conoce como "entrada/salida mapeada por memoria" *(memory mapped input/output).*

La información se lleva entre la CPU y la memoria, y la CPU y los dipositivos de entrada/salida, por medio del *bus* de datos. Hay actualmente varias CPU que tienen un *bus* de datos de 16 bits, pero los que se usan en los ordenadores personales son casi invariablemente del tipo 8 bits. Las líneas de datos se llaman D0, D1, D2, etc., y del mismo modo que los 16 bits del *bus* de direcciones pueden representar números desde 0 a 65535, un *bus* de datos de 8 bits puede representar números desde 0 hasta 255.

Salidas tristate

Al *bus* de control no se le suele llamar realmente así, y es un conjunto de líneas que no trabajan juntas del mismo modo que las líneas del *bus* de datos o del *bus* de direcciones. Es un conjunto de líneas que tienen su función propia, y la más importante de éstas, desde el punto de vista de la interconexión, es la línea de lectura/escritura. Esta es una salida de la CPU que está a nivel alto cuando la CPU está leyendo (cuando espera alimentarse con datos del *bus* de datos), y a nivel bajo cuando está escribiendo (cuando pone una salida en el *bus* de datos).

Esto es así, en primer lugar, para que la CPU pueda guardar datos en una posición de memoria, y luego recuperarlos de nuevo. El punto importante que se tiene que tener en mente es que sólo un dispositivo, en un momento dado, puede poner datos en el *bus* de datos. Si dos dispositivos ponen una salida en el *bus* de datos es posible (pero improbable) que uno o ambos queden danados, y virtualmente cierto que los datos del *bus* estarán corrompidos y que el sistema no funcionará apropiadamente. La línea lectura/escritura se usa para controlar la memoria y los dispositivos de entrada para asegurar que no ponen una señal en el *bus* de datos mientras lo está haciendo la CPU.

Para evitar esto, todos los dispositivos que ponen una salida en el *bus* de datos deben tener salidas tristate. Además de los niveles lógicos normales alto y bajo, tienen un tercer estado en que la salida está desconectada. Se está, por tanto, en alta impedancia, y simplemente se pasa al estado que ponga en el *bus* de datos otro dispositivo de salida. Al dispositivo que pone su salida en el *bus* de datos le parece que una salida tristate desactivada es, más o menos, una entrada. La línea lectura/escritura, si se usa correctamente, asegura que ni la memoria ni un dispositivo de entrada/salida ponen una salida en el *bus* de datos mientras lo hace la CPU. Se debe usar la decodificación correcta de las líneas de dirección para prevenir que más de un dispositivo, de memoria o de entrada/salida, ponga una salida en el *bus* de datos en un mismo momento.

Mapeado de entrada/salida *(in/out mapping)*

El mapeado de memoria es el sistema que se usa con el microprocesador 6800, y los microprocesadores que se han desarrollado desde este dispositivo. Estos incluyen al 6802, al 6809 y al 6502. El último es muy popular en su uso en ordenadores domésticos, y se puede encontrar en varias máquinas muy populares. La entrada/salida mapeada por memoria *(memory mapped input/output)* es un sistema muy común que se usa mucho en micros domésticos.

Sin embargo, hay otro sistema que también se usa mucho, que es el mapeado de entrada/salida *(input/output mapping)*. Parece haber una creencia general de que es un concepto totalmente diferente a la entrada/salida mapeada por memoria *(memory mapped input/output)*, pero realmente es sólo una

variante de este sistema. El mapeado de entrada/salida *(input/output mapping)* se usó en un primitivo microprocesador llamado 8008, y se ha retenido en dispositivos más recientes que se han desarrollado desde él. Se incluyen el 8085 y el Z80. El Z80 es otro dispositivo que se usa mucho en ordenadores personales, y el mapeado de entrada/salida *(input/output mapping)* es, por tanto, de uso común.

La única diferencia entre el mapeado por memoria *(memory mapping)* y el mapeado de entrada/salida *(input/output mapping)* es que el último utiliza dos líneas de control adicionales. Estas son las líneas MEMRQ (petición de memoria, *"memory request")* e IOREQ (petición de entrada/salida, *"input/output request")*. Normalmente están a nivel alto, pero la línea MEMRQ pasa a nivel bajo cuando la CPU trata de enviar o recibir datos desde el dispositivo de memoria. De forma similar, la línea IOREQ pasa a nivel bajo cuando la CPU quiere comunicarse con un dispositivo de entrada/salida. Esto posibilita que cada dirección se use dos veces, una vez para la memoria y otra para el dispositivo de entrada/salida, y permite que se usen 64K completos de memoria. Aunque también están disponibles 64K de direcciones de entrada/salida, en la práctica es muy extraño que se usen un número tan grande de dispositivos de entrada/salida. De todas formas, como se verá luego, esto facilita la decodificación de direcciones cuando se usan pocos dispositivos de entrada/salida (incluyendo cualquiera de los internos del ordenador).

Quizá merece la pena mencionar que no es esencial el uso de mapeado de entrada/salida *(input/output mapping)* con una CPU como el Z80, y que si hay posiciones de memoria disponibles es usual y perfectamente posible el usarlas para dispositivos de entrada/salida. En algunos casos, ésta bien puede ser la manera de hacer las cosas. Por ejemplo, el popular ordenador Sinclair ZX81 tiene los comandos PEEK y

POKE del BASIC que se pueden usar para leer y escribir en la memoria, respectivamente. No tiene los comandos IN y OUT del BASIC, y puede sólo escribir en un dispositivo mapeado por entrada/salida *(input/out mapping)* utilizando una rutina en código máquina. No es sorprendente que la mayoría de los accesorios fabricados para este ordenador usen dispositivos de entrada y de salida mapeados por memoria *(memory mapped)*.

Otra diferencia entre la serie de CPU del 6800 y las de la familia del 8008 es el uso de líneas separadas de lectura (RD) y escritura (WR) en la familia del 8008. La línea apropiada pasa a nivel bajo cuando la CPU está leyendo o escribiendo.

Puertas *(gates)*

Un solo puerto de entrada para un microordenador usaría normalmente un arreglo como el que se muestra en el diagrama de bloques de la figura 2. El separador *(buffer)* octal tristate es, sencillamente, un dispositivo que tiene ocho entradas y ocho salidas. Con el CE (activar *chip, "chip enable")* en un nivel lógico (normalmente el alto) las salidas están en alta impedancia y el dispositivo está inactivo. Con la entrada CE (activar *chip)* en el otro estado lógico cada salida toma el mismo estado que la entrada correspondiente, y la señal de entrada se pasa al *bus* de datos.

El circuito decodificador debe producir un pulso adecuado para la entrada CE del separador *(buffer)* tristate cuando la dirección apropiada esté presente en el *bus* de direcciones, y cuando la línea lectura/escritura (R/W) está alta (en modo lectura). Para un microprocesador basado en un Z80 o similar, la línea RD se usaría en lugar de la línea R/W, y el decodificador proporcionaría el pulso de activación de

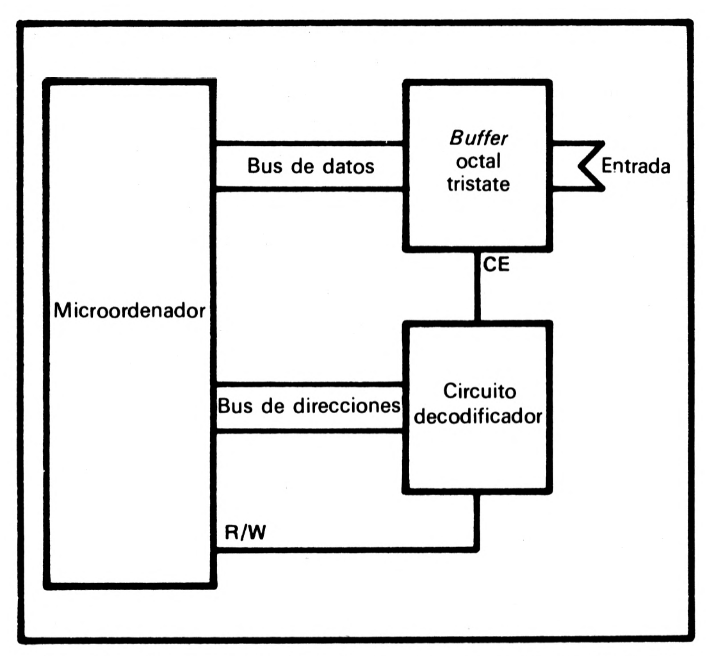


Figura 2.—*Un esquema adecuado para un puerto de entrada simple*

chips cuando esta línea estuviera baja. También se decodificarían las líneas IOREQ y MEMRQ (dependiendo del sistema de entrada/salida usado), y el pulso de activación de *chip* sólo se tendría que producir cuando una de las líneas apropiadas pasara a nivel bajo.

Esto da un considerable número de líneas a decodificar, con manejo de unas 17 ó 18.

No es siempre necesario decodificar todas las líneas de dirección. Puede muy bien haber unos cuantos cientos de direcciones fijadas para añadidos externos, pero puede que sólo se desee añadir un único dispositivo. Algunas de las líneas de dirección más bajas se pueden ignorar. Si A0 no se usa, habrá dos direcciones que activarán el puerto de entrada; si A0

y A1 se ignoran, éstas se incrementan a cuatro direcciones; ignorando A2 el número se lanza a ocho direcciones, y demás.

Algunos ordenadores (por fortuna) tienen fijada un área de direcciones para añadidos externos, y tienen una línea que pasa a nivel bajo si cualquiera de las direcciones de ese rango aparece en el *bus* de direcciones. Esta decodificación interna de las líneas de dirección más altas evita la necesidad de una decodificación externa. Si sólo se requiere un puerto tampoco es necesario decodificar las líneas de dirección más bajas, pero probablemente sí será necesario tener una pequeña cantidad de circuitería lógica, ya que hay líneas como IOREQ o R/W que no se pueden ignorar.

Los dispositivos más simples que se pueden utilizar para decodificar son los varios tipos de puertas *(gates)*. Estas tienen dos o más entradas y una salida. Hay cuatro tipos principales de puertas: AND, NAND, OR y NOR. El que la salida tome el estado lógico alto o bajo depende de los estados de las entradas y del tipo de puerta usada. Si consideramos primero el tipo AND, la salida pasa a nivel alto sólo si todas las entradas están a nivel alto. Así, para una puerta AND de dos entradas, las entradas 1 y 2 deben estar altas para obtener una salida alta. Cuando se trabaja por primera vez con puertas puede ser útil dibujar la "tabla de verdad", como la que se da a continuación para una puerta AND de tres entradas:

Entrada 1	*Entrada 2*	*Entrada 3*	*Salida*
BAJO	BAJO	BAJO	BAJO
ALTO	BAJO	BAJO	BAJO
BAJO	ALTO	BAJO	BAJO
ALTO	ALTO	BAJO	BAJO
BAJO	BAJO	ALTO	BAJO
ALTO	BAJO	ALTO	BAJO
BAJO	ALTO	ALTO	BAJO
ALTO	ALTO	ALTO	ALTO

Una puerta NAND es similar a una de tipo AND, pero la salida sólo va a nivel bajo (en lugar de alto) si todas las entradas están altas. Si se hiciera la tabla de verdad de una puerta NAND de tres entradas sería similar a la tabla de verdad de la puerta AND de tres entradas dada más arriba, pero los estados de salida serían los opuestos de los dados anteriormente.

Una puerta OR tiene una salida que está alta si cualquiera de las entradas está alta. Por tanto, para una puerta OR de dos entradas, la salida está alta si la entrada 1 o la 2 está alta. La tabla de verdad de una puerta OR de tres entradas se da abajo:

Entrada 1	*Entrada 2*	*Entrada 3*	*Salida*
BAJO	BAJO	BAJO	BAJO
ALTO	BAJO	BAJO	ALTO
BAJO	ALTO	BAJO	ALTO
ALTO	ALTO	BAJO	ALTO
BAJO	BAJO	ALTO	ALTO
ALTO	BAJO	ALTO	ALTO
BAJO	ALTO	ALTO	ALTO
ALTO	ALTO	ALTO	ALTO

Una puerta NOR tiene una salida que está baja si cualquiera de las entradas está alta. Una puerta NOR es, efectivamente, una puerta OR que tiene su salida invertida, y su estado de salida es el opuesto de lo que se obtendría usando una puerta OR.

Puertas prácticas

La mayoría de los ordenadores son compatibles con las series de dispositivos lógicos 74** y 74LS**, y estos dispositivos son los que se utilizan normalmente en interfaces externos. La serie 74LS** es la más adecuada, ya que se cargan las salidas del ordenador menos fuertemente, consumen menos potencia y

operan algo más rápidos que la serie de dispositivos estándar 74**. Aparte de estas diferencias, un dispositivo 74LS** es lo mismo que un dispositivo 74** teniendo el número correspondiente (por ejemplo, un 74LS00 es equivalente patilla a patilla al 7400).

Hay numerosas puertas *(gates)* en las familias 74** y 74LS**, y se pueden encontrar fácilmente para su consulta los catálogos con los detalles de los patillajes de éstas. Algunos de los catálogos más grandes de componentes (para pedir por correo) dan un montón de información útil de estos dispositivos, incluyendo patillajes. La figura 3 da información del patillaje de las puertas que suelen ser más útiles para la decodificación de líneas de dirección y control. A menudo se necesita una etapa inversora, y el 74LS04 o el 74LS14 (disparador de Schmitt negador) son entonces útiles. Se incluyen los detalles de patillaje de estas puertas en la figura 3. Es útil tener en cuenta que una puerta NAND o NOR se puede usar como inversor. Una manera de hacer esto es simplemente conectar las entradas juntas, pero recuerde que si, por ejemplo, se usa una puerta de tres entradas, el circuito controlador está cargado por tres entradas y no por una. Un método alternativo que carga al circuito controlador con sólo una entrada es conectar todas las entradas de una puerta NAND, menos una, a la tensión positiva, o todas menos una en una puerta NOR, a la tensión negativa. En ambos casos, la entrada que queda se usa como entrada del inversor.

Decodificadores

Son dispositivos lógicos especificamente pensados para aplicaciones de decodificación, y uno de los más utiles es el 74LS138, decodificador de 3 a 8 líneas. Los detalles de patillaje de este dispositivo se dan en la figura 4.

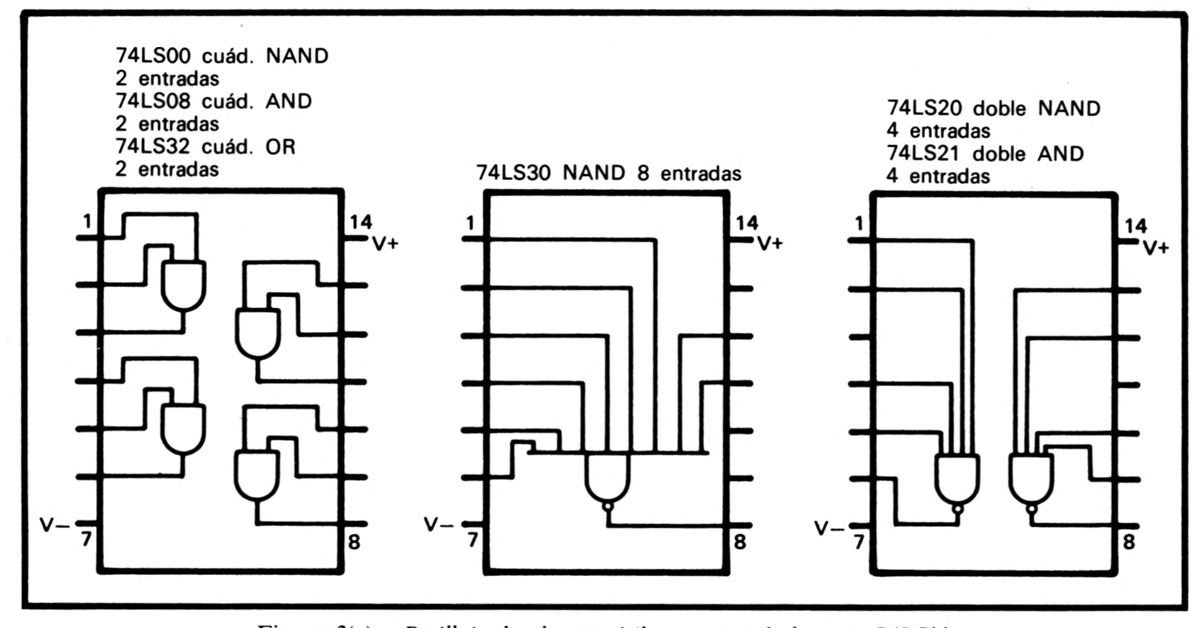


Figura 3(a).—*Patillaje de algunas útiles puertas de la serie 74LS***

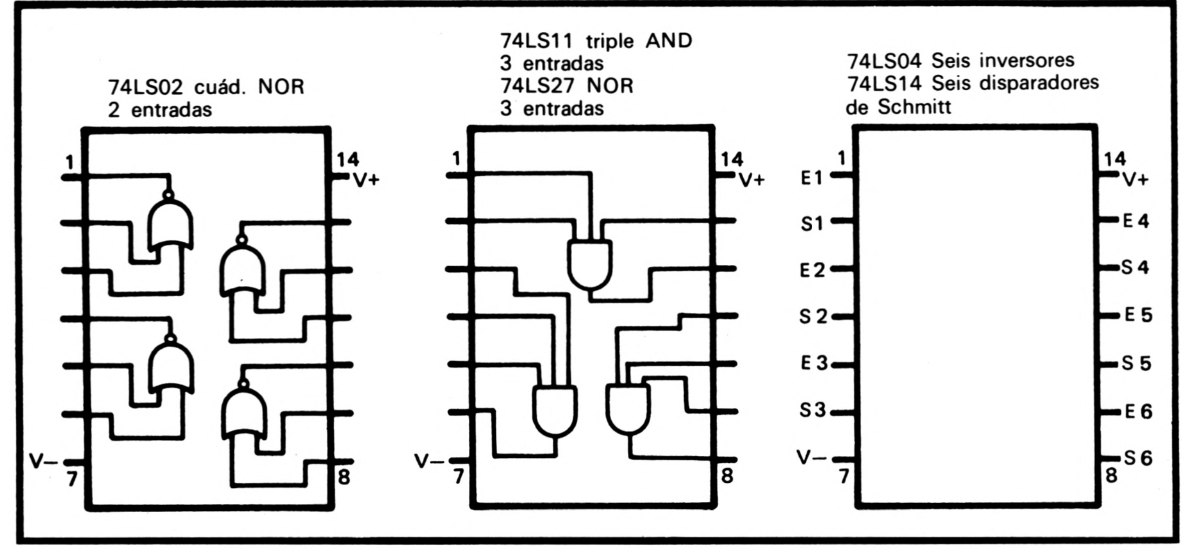

74LS02 cuád. NOR
2 entradas
1
14
V+
V–
7
8
74LS11 triple AND
3 entradas
74LS27 NOR
3 entradas
1
14
V+
V–
7
8
74LS04 Seis inversores
74LS14 Seis disparadores
de Schmitt
1
E1
S1
E2
S2
E3
S3
V–
7
14
V+
E4
S4
E5
S5
E6
S6
8

Figura 3(b)

Tiene tres entradas de dirección llamadas A0, A1 y A2, y ocho salidas que se numeran de 0 a 7. Una de estas salidas, y sólo una de estas salidas, pasa a nivel bajo, y es el número binario introducido en estas entradas de direcciones el que determina qué salida es. Por ejemplo, si A0 y A1 están altos y A2 está bajo, esto representa 3 en el sistema de numeración decimal (1 + 2 + 0 = 3) y la salida 3 es la que pasa a nivel bajo.

Hay un buen número de ventajas en utilizar un decodificador en lugar de puertas, y una de ellas es que no importa qué tres estados deba haber en las entradas cuando se requiere un estado de salida bajo, ya que una de las salidas estará en ese estado. Otra ventaja es que en los circuitos en los que se usan varios circuitos de entrada/salida, cada salida del 74LS138 se puede usar para activar un dispositivo de entrada/salida, y un solo 74LS138 puede reemplazar numerosas puertas.

Una tercera ventaja es que el 74LS138 tiene una entrada de activación en la patilla 6, y dos entradas de activación negativas en las patillas 5 y 6. El dispositivo sólo funcionará adecuadamente si la patilla 6 se lleva a una tensión positiva, y las patillas 4 y 5 se llevan a una tensión negativa. Si no, todas las salidas pasan a nivel alto. En la práctica, esto significa que las entradas de activación se pueden usar para decodificar todavía más entradas, y el 74LS138 se puede usar para decodificar hasta seis entradas. Por ejemplo, supóngase que queremos activar un dispositivo de entrada cuando tres líneas estén altas y tres líneas estén bajas. Una manera de hacerlo sería conectar las primeras a las patillas 1, 2 y 6, y poner las últimas conectadas a las patillas 3, 4 y 5. Con el conjunto correcto de niveles de entrada, las entradas de activación estarán en los estados lógicos apropiados, mientras las entradas de dirección A0, A1 y A2 estarán alta, alta y baja, respectivamente. La señal

baja de salida requerida estará, por tanto, disponible en la salida 3.

Otra manera de usar las entradas de activación es alimentarlas con las salidas de puertas u otros decodificadores que se utilicen para decodificar líneas de control o dirección adicionales. Esto puede evitar el tener que usar una puerta extra para decodificar estas salidas, dando una pequeña pero útil reducción en consumo de corriente, número de componentes y coste.

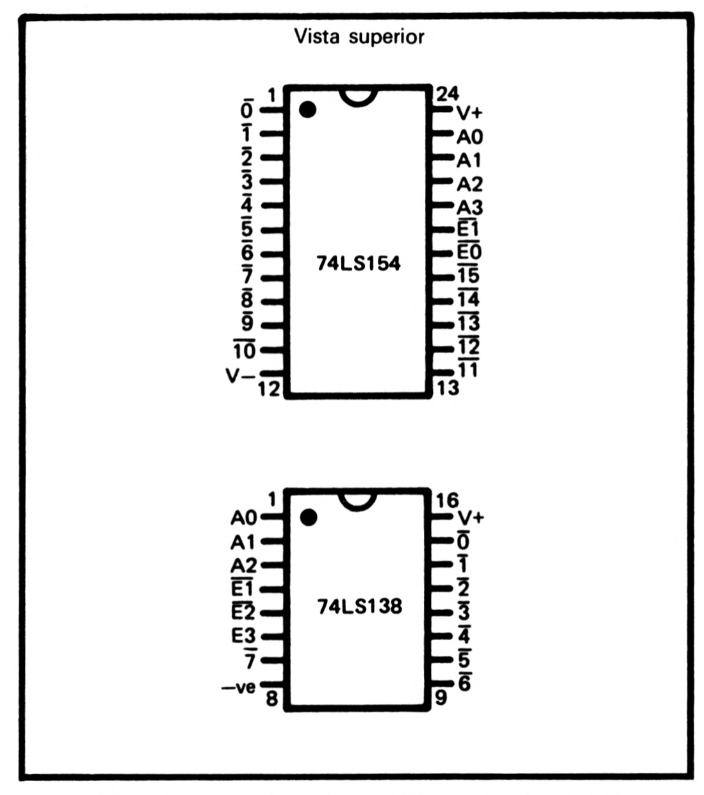


Figura 4.—*Patillajes del 74LS138 y del 74LS154*

Otro decodificador útil es el 74LS154, y la figura 4 da también detalles de patillaje de este dispositivo. Es un decodificador de 4 a 16 líneas, pero sólo tiene dos entradas de activación negativas y, a distinción del 74LS138, no hay entrada de activación positiva. Incluso así, es un dispositivo de alguna manera más versátil, pero es más grande y más caro que el 74LS138, y es recomendable utilizar el último cuando se pueda.

Comparador de magnitudes

Un comparador de magnitudes es otro versátil dispositivo para la decodificación, y el 74LS85, de tipo 4 bits, se usa a menudo en esta aplicación. La figura 5 muestra la configuración de patillas de este dispositivo.

Hay dos conjuntos de entradas binarias: un conjunto marcado A0 a A3, y el otro marcado B0 a B3. El dispositivo compara los dos números binarios introducidos en éstas, y las salidas en las patillas del 2 al 7 toman estados que dependen de si el número puesto en la entrada A es mayor, menor o igual que el número puesto en la entrada B. Con propósitos de decodificación, son las salidas que responden a entradas iguales las que interesan. La de la patilla 3 se pone negativa si las dos entradas son iguales, mientras que la de la patilla 6 se pone positiva.

Para usarlo en decodificación, las cuatro líneas a decodificar se conectan a las entradas A. Supóngase que se quiere un pulso de salida negativo sólo cuando A0, A1 y A2 están altas y A3 está baja. Todo lo que tenemos que hacer es conectar las entradas desde B0 a B2 a la tensión positiva, B3 a la tensión negativa, y tomar la señal de salida de la patilla 3. La última irá a nivel bajo cuando los dos conjuntos de entradas sean

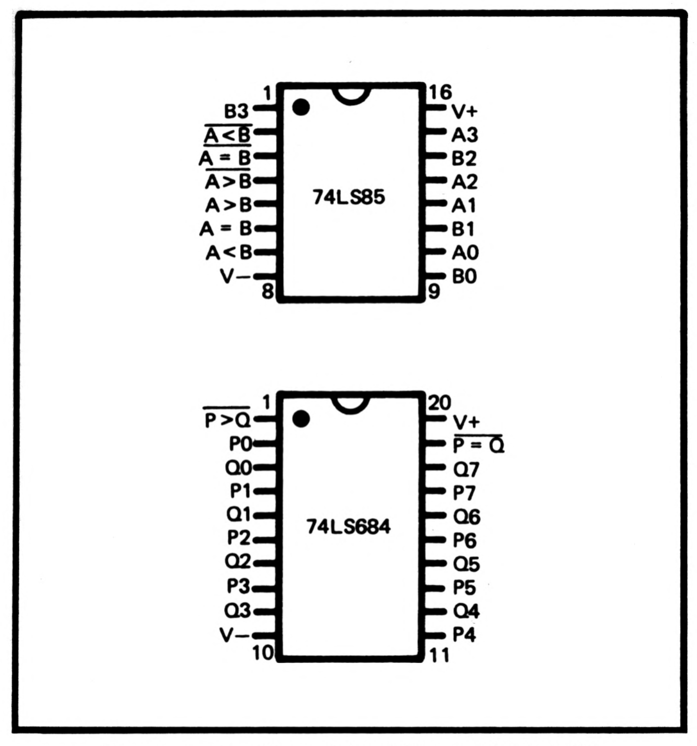


Figura 5.—*Patillajes del 74LS85 y del 74LS684*

iguales, y esto sólo ocurre cuando se introduce el patrón alto-alto-alto-bajo requerido.

Como probablemente le será obvio, las entradas B se pueden programar para producir una salida en las patillas 3 y 6 con cualquier combinación de niveles de entrada en las entradas A. Es sólo cuestión de fijar las entradas B en algunos estados que se quieran decodificar en las entradas A. Utilizando un circuito basado en cuatro 74LS85 podría ser, de hecho, posible el decodificar completamente un *bus* de direcciones de 16 bits, estando el circuito programado

para decodificar cualquiera de las 65536 posibles direciones.

Aunque se ha asumido que las entradas a decodificar se conectan a las entradas A, mientras que las B se ponían en los estados apropiados, el dispositivo, por supuesto, funcionará si intercambiamos los papeles de las entradas A y B.

Hay un comparador de magnitudes de 8 bits en la serie de dipositivos 74LS**, y es el 74LS684. La configuración de patillas se muestra también en la figura 5. Con este dispositivo se produce una señal de salida negativa en la patilla 19 cuando el conjunto de entradas P es idéntico al conjunto de entradas Q. Es un dispositivo muy versátil y útil, pero desgraciadamente es más bien caro y relativamente difícil de encontrar. Dos 74LS85, más una puerta de dos entradas para combinar las salidas, es, por tanto, una elección más práctica.

En la práctica

Como un simple ejemplo de cómo se puede tratar la decodificación utilizando los dispositivos descritos anteriormente, supongamos que queremos decodificar una línea R/W en el estado lectura (alto), más dieciséis líneas de dirección cuando tengan la dirección mostrada abajo:

A0	A1	A2	A3	A4	A5	A6	A7	A8
0	0	1	1	1	1	1	0	1

A9	A10	A11	A12	A13	A14	A15
1	0	1	1	1	1	0

Hay muchas formas de tratar esto, y algunas son más simples y baratas que otras. Las puertas son dispositivos baratos, y a menudo representan la

manera más económica de realizar la decodificación adecuada, pero no son necesariamente las más simples ni convenientes de usar. La elección de los componentes (como la mayor parte del trabajo de diseño) es a menudo un compromiso entre coste y conveniencia. Tambien puede influir, y con bastante razón, el hecho de que se tienen componentes en una especie de "cajón de sastre", y que se desean usar si se puede.

Donde es posible hacerlo así, yo normalmente empleo una puerta de 8 entradas, ya que decodifica un número sustancial de entradas, con un coste y dificultad mínimos. En este caso, tenemos un número de líneas de dirección (más la línea R/W) que estarán altas cuando se presente la combinación adecuada de niveles lógicos, y ocho de éstas se pueden acoplar a las entradas de un 74LS30, una puerta NAND de ocho entradas. Esta dará una salida negativa sólo cuando todas las entradas estén a nivel alto. Las otras líneas de dirección, más la línea R/W, si no son manejadas por el 74LS30, se pueden decodificar con un par de 74LS138, decodificador de 3 a 8 líneas. Incidentalmente, dos puertas NAND de ocho entradas se pueden usar para decodificar las 16 líneas de dirección, con líneas que estarán altas cuando la dirección apropiada se presente, estando conectadas directamente a la entrada de una puerta. Las otras se conectan a la entrada de una puerta vía un inversor, y se debe usar otra puerta para combinar las salidas de las dos puertas de ocho entradas. Este sistema puede ser un poco molesto de implementar en la práctica, y yo prefiero utilizar alternativas como decodificadores de 3 a 8 líneas.

La figura 6 muestra cómo la decodificación requerida se puede realizar con un 74LS30 más dos 74LS138. No se muestran las conexiones a las fuentes de tensión (incluida la del terminal E3 de IC1). Uno de los 74LS138 (IC1) se usa para decodificar la salida

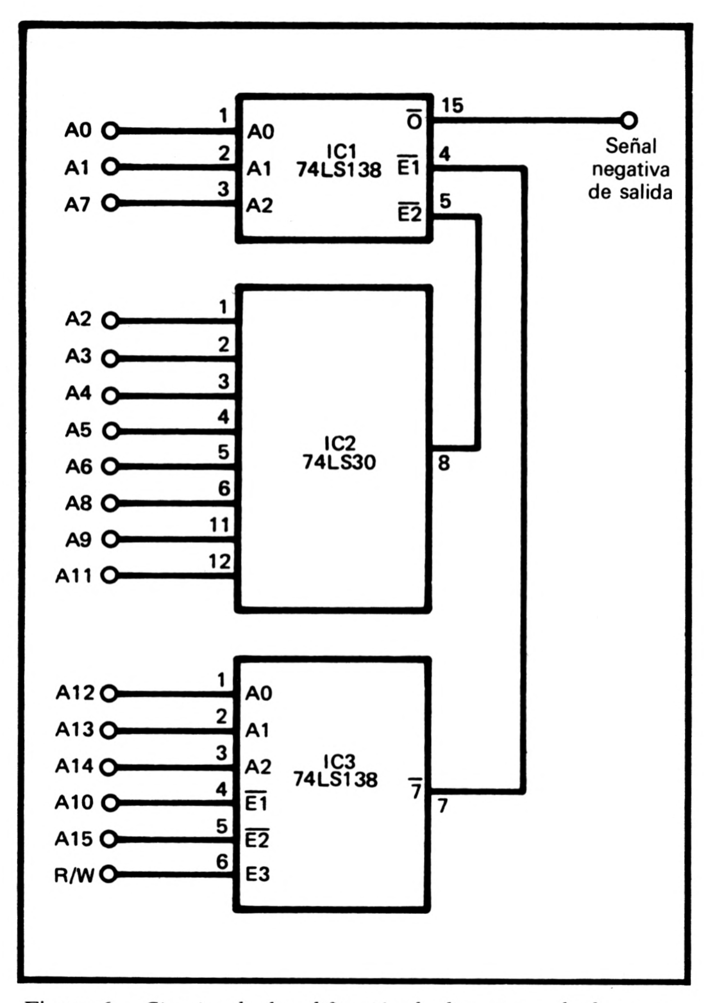


Figura 6.—*Circuito de decodificación de direcciones de demostración*

de la puerta y el otro 74LS138, obviando la necesidad de más puertas o decodificadores adicionales.

El circuito en operación es muy simple. Con la dirección correcta en las líneas de dirección las ocho entradas de IC2 pasan a nivel alto, y su salida a nivel bajo, activando la entrada E2 de IC1. Las tres entradas de dirección de IC3 van a nivel alto, las entradas de activación se llevan a los estados apropiados, y una salida negativa se produce en la salida 7 de este dispositivo. Esta se usa para activar el terminal E1 de IC1. Las tres entradas de dirección de IC1 se toman todas bajas, y la señal (negativa) de salida requerida está disponible en la salida O de IC1. Por supuesto, si incluso una de las líneas de entrada está en el nivel lógico incorrecto, el conjunto correcto de niveles de entrada no se le proporcionará a IC1, y la salida O permanecerá en el estado lógico alto.

Hexadecimal

Antes de intentar conseguir un método adecuado de decodificación de las líneas de control y dirección es esencial determinar y anotar el nivel lógico que tendrá cada línea cuando se presenten los estados adecuados en dichas líneas. Esto puede ser díficil cuando se trabaja con direcciones en el sistema normal de numeración decimal, y es difícil o imposible calcular mentalmente, con rapidez, qué estados se producirían en las líneas de dirección con, digamos, la dirección 49250.

Hay un modo lógico de enfocar este tipo de problema, pero exige tratar el estado de cada línea de dirección, una por una, empezando con la línea A15. Por ejemplo, con la dirección 49250; este número es mayor que 32768 (el número representado por A15) y, por tanto, A15 está alta. Entonces se resta 32768 de 49250, que da 16482. 16482 es mayor que 16384

(el número que representa A14) y, por tanto, A14 está alta. 16384 se deduce entonces de 16482, resultando 98. Este número es menor que 8192 representado por A13, y A13, por tanto, está baja. También es menor que 4096 representado A12, y esta línea está también baja. Continuando este proceso, eventualmente se determinan los estados de las otras líneas de dirección.

Las direcciones se podrían dar siempre en binario, pero trabajar con números de dieciséis dígitos de longitud con unos y ceros no es muy práctico.

Esto ha conducido al uso de un sistema de numeración alternativo conocido como "hexadecimal", o sólo "hex". Si el sistema de numeración normal (decimal) se basa en diez dígitos del 0 al 9, el hexadecimal está basado en 16. Como no hay suficientes dígitos en el sistema de numeración decimal, esos diez símbolos se han aumentado con las seis primeras letras del alfabeto (A a F), y de aquí es de donde se deriva el término hexadecimal. La tabla dada abajo muestra cómo opera el sistema de numeración hexadecimal, dando algunos números hexadecimales, más sus equivalentes decimal y binario.

Hex	Decimal	Binario
0	0	0000
1	1	0001
2	2	0010
3	3	0011
4	4	0100
5	5	0101
6	6	0110
7	7	0111
8	8	1000
9	9	1001
A	10	1010
E	11	1011
C	12	1100
D	13	1101

E	14	1110
F	16	1111
10	17	00010000

Con este sistema es más bien fácil traducir un simple dígito hexadecimal en sus correspondientes cuatro dígitos binarios, incluyendo los ceros a la izquierda, que no se pueden ignorar en este contexto, ya que representan líneas de dirección en estado bajo. Incluso si no se memoriza el grupo binario representado por cada dígito hexadecimal, no es díficil calcularlo mentalmente cuando sea necesario. Esto es algo que se podría hacer con números de dígitos decimales, pero no sería de mucha ayuda hacerlo. Lo que hace que los números hexadecimales sean tan convenientes de usar es que cada dígito del número corresponde a cuatro dígitos binarios o, en otras palabras, a cuatro líneas de dirección. Como ejemplo de esto, el número hexadecimal A78D se puede traducir en binario, un dígito hexadecimal cada vez, como se ve a continuación:

A	7	8	D
1010	0111	1000	1101

El número hexadecimal A78D es, por tanto, equivalente al número binario 1010011110001101.

Debido a la relativa facilidad con que se pueden convertir a binario las direcciones hexadecimales, es recomendable usar hexadecimal preferentemente al decimal siempre que sea posible cuando se manejen direcciones de memoria y de entrada/salida.

Decodificación no estándar

Un punto que se debe tener en cuenta cuando se trate con interconexión a ordenadores, especialmente

cuando se trata con una máquina no muy familiar, es que no todos ellos usan circuitos estándar y directos. Hay unas cuantas máquinas que usan *chips* de RAM de 64K, lo que representa un modo económico de obtener una gran cantidad de memoria. Lo malo de hacer esto y usar entrada/salida mapeada por memoria *(memory mapped input/output)* es que no hay espacios libres en el rango de direcciones para ningún dispositivo de entrada/salida. El camino normal es desactivar la RAM cuando se direcciona un dispositivo de entrada o salida, para que la RAM no interfiera en ello de ninguna manera, o viceversa. Entonces habrá probablemente una patilla en el puerto de expansión que puede usarse por un circuito externo para desactivar la RAM.

El ordenador Sinclair ZX81 tiene también un arreglo más bien poco usual, que es en algunos puntos como el sistema mencionado arriba. Con el ZX81 el problema no es una gran cantidad de memoria interna, sino que es la menos que total decodificación de direcciones usada internamente, lo que resulta en que la ROM, efectivamente, ocupa grandes secciones del espacio de memoria (los así llamados "ecos de ROM"). El conector del ZX81 incluye un terminal ROMCS que se puede alimentar con una senal de control para desactivar la ROM interna.

En la interconexión a ordenadores es, por tanto, necesario mirar cuidadosamente a los terminales del puerto de expansión, y averiguar todo lo que se pueda sobre la máquina antes de hacer el intento de conectarles ningún circuito. Es recomendable no conectar nigún circuito a un microordenador a menos que se esté bastante seguro de que se comprende completamente lo que se está haciendo.

He mencionado anteriormente que era común que el mapeado por entrada/salida *(input/output mapping)* se usara sólo para decodificación parcial del *bus* de

direcciones, debido a que sólo se usaban unos pocos dispositivos de entrada/salida internos, y unas direcciones de entrada/salida de completamente 64K es vastamente más de lo que se necesita normalmente. El Sinclair ZX Spectrum es un buen ejemplo de un ordenador doméstico de este tipo. El sistema básico usado es para las líneas de dirección que normalmente están en el estado alto, y una de las líneas de dirección baja se lleva a nivel bajo para activar un circuito interno de entrada/salida o un dispositivo periférico. Algunas de las líneas de dirección más altas se usan para dar información adicional a ciertos circuitos de entrada/salida.

Esto deja algunas de las líneas de dirección media (5, 6 y 7) libre para circuitos añadidos por el usuario. Para un solo puerto de entrada/salida, sólo es necesario unir en una puerta las líneas A5 con IOREQ y RD o WR (como sea apropiado), para obtener una señal de activación para el *chip* usado como interfaz del *bus* de datos. Adicionalmente, usando A6 y/o A7 se posibilita añadir más puertos de entrada/salida.

Mientras este sistema no obtiene el máximo de las posibilidades de entrada/salida, da suficiente versatilidad para la mayoría de los propósitos, permite añadir puertos sin el uso de ninguna decodificación de direcciones interna, y tampoco se requiere apenas decodificación de direcciones externa. Ya que la mayoría de los usuarios sólo necesitarán añadir unos pocos puertos, esto representa una adecuada solución al problema, y con un coste razonable.

2

Dispositivos de entrada/salida

En el capítulo anterior se discutieron algunos métodos de decodificación del *bus* de direcciones y una o más líneas de control. Lo que permite todo esto es la producción de un pulso cada vez que se presentan la dirección y estados en las líneas de control adecuados. Este pulso se puede usar para activar un *buffer* octal tristate, si se requiere un puerto de entrada, y luego el *buffer* acopla la señal de entrada hacia el *bus* de datos, y hacia la CPU que está leyendo el *bus* de datos en ese instante.

Un procedimiento similar se usa cuando se necesita un puerto de salida, pero el *buffer* tristate se reemplaza a menudo por un *latch octal*. Un *buffer* tristate se podría usar para conectar la señal de salida (puesta en el *bus* de datos por la CPU) a través del circuito que controla el ordenador, pero esto sólo daría una señal de salida mientras durara el pulso de activación que produce el circuito decodificador. En la mayoría de las aplicaciones es necesario que se mantengan las ocho líneas en los estados puestos por la CPU hasta que se transmitan el conjunto de los estados de salida. Por eso debe usarse alguna clase de dispositivo retén *(latching device)*.

Donde sólo se requiera un puerto de entrada o salida, los puertos del tipo de los descritos arriba son

normalmente la más simple y mejor manera de hacer las cosas. Donde se necesitan dos o tres puertos de entrada o salida, o donde se necesita más versatilidad, hay unos dispositivos interfaces especiales (conocidos como adaptadores de interfaz paralelos, o PIA, *"parallel interface adaptor")* que son una opción habitualmente más práctica. Las facilidades que ofrecen varían considerablemente de un dispositivo a otro, pero típicamente hay dos puertos de 8 bits, con cada bit programable individualmente como entrada o como salida, más un par de líneas de protocolo para cada puerto, y una salida para manejar una entrada de interrupción de la CPU.

Puertos simples

En este capítulo consideraremos las PIA, pero antes se describirán algunos dispositivos adecuados para usar en puertos simples de entrada o salida.

Hay varios *buffers* tristate en la serie de dispositivos 74LS**, pero el 74LS244 es probablemente el que se usa más a menudo en este tipo de aplicaciones. La figura 7 da información del patillaje de este dispositivo.

En su uso normal como puerto de entrada de 8 bits, las ocho salidas del 74LS244 se acoplan al *bus* de datos del ordenador personal. Estos son los terminales del puerto de expansión del ordenador llamados D0, D1, D2, etc. La señal de entrada de 8 bits se acopla, por supuesto, a las ocho entradas del 74LS244. Hay dos entradas negativas de activación del *chip (chip enable)* en este dispositivo (patillas 1 y 19), con CE1 controlando los *buffers* 0, 2, 4 y 6, mientras que CE2 controla los *buffers* 1, 3, 5 y 7. Cuando se usa como puerto de entrada para un ordenador, necesitarían normalmente operar al mismo tiempo, y las patillas 1 y 19 se conectarían, por tanto, juntos. Nótese que es

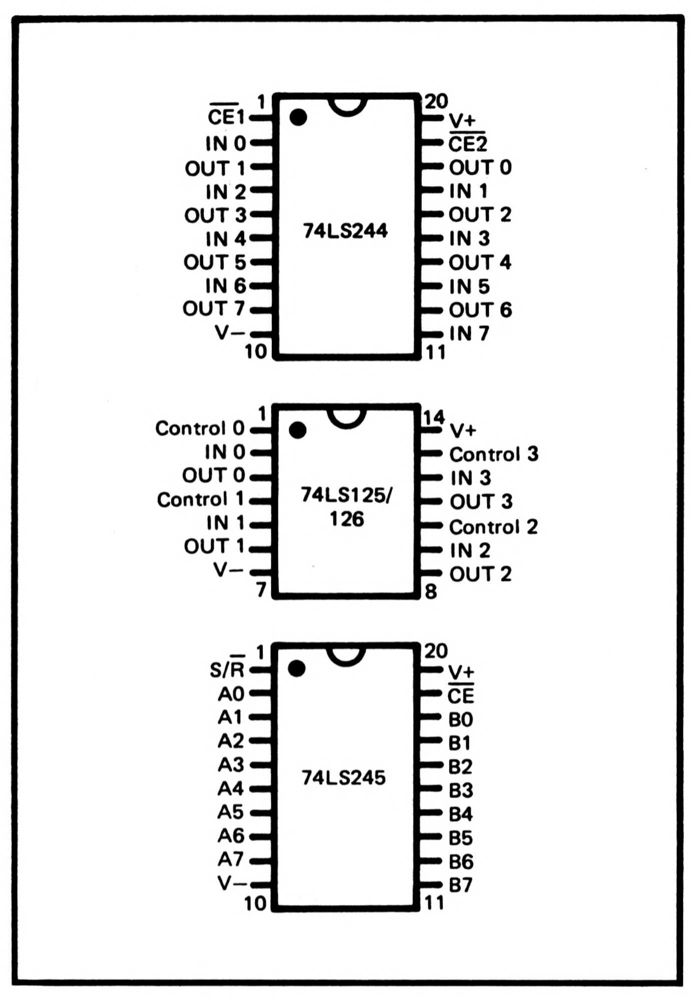


Figura 7.—*Patillajes del 74LS244, 74LS125/126 y 74LS245*

una señal de control negativa la que activa los *buffers,* por lo que es una señal de activación baja lo que debe proporcionar el circuito decodificador al dispositivo.

Algunas veces no se necesitan los ocho bits del *bus* de datos, quizá porque la CPU está leyendo los estados de tres o cuatro interruptores mecánicos. Una manera de hacer esto podría ser usar un 74LS244 e ignorar las entradas no deseadas. Una alternativa es usar un *buffer* tristate cuádruple, un 74LS125 o 74LS126. Los detalles de patillaje de éstos se incluyen en la figura 7. Los dos dispositivos son compatibles patilla a patilla, y la única diferencia es que el 74LS125 requiere una señal de activación baja, mientras que el 74LS126 requiere una señal de activación alta. La entrada de control de cada *buffer* se lleva a una patilla individual del dispositivo.

Una alternativa útil del 74LS244 es el transceptor octal tristate 74LS245, y la figura 7 también da el patillaje de este dispositivo. Este difiere de un *buffer* tristate en que la señal puede pasar por el dispositivo en ambas direcciones. Con la entrada enviar/recibir (S/R) a nivel alto, la entrada está en el lado "A", y la salida se toma del lado "B". Con el terminal enviar/recibir a nivel bajo la entrada está en el lado "B" y la salida en el lado "A". Hay una entrada de activación negativa en la patilla 19, y sea cual fuere el lado del dispositivo puesto como salida, pasa al tercer (alta impedancia) estado lógico, a menos que se le aplique a ésta la señal de activación adecuada.

Cuando se usa como puerto de entrada para ordenador, la entrada enviar/recibir *(send/receive)* se conectaría a la fuente de tensión positiva, los terminales "A" se conectarían al *bus* de datos, las entradas se conectarían a los terminales "B" y un pulso de activación negativo se suministraría a la patilla 19 por el decodificador.

En principio no hay ventaja en usar el 74LS245 en lugar del 74LS244, ya que el último es ligeramente más barato y no tiene desventajas desde el punto de vista eléctrico en esta aplicación. Sin embargo, mecánicamente, el 74LS245 es mucho más conveniente de usar que el 74LS244, y esto es simplemente porque el primero tiene todas las entradas en una cara del dispositivo y todas las salidas en la cara opuesta. El 74LS244 tiene cuatro entradas y cuatro salidas en cada cara. Esto significa generalmente el tener que usar placas de doble cara, varios cables de conexión o tener pistas entre las patillas del 74LS244. Incluso para los constructores más experimentados, esto puede hacer las cosas un poco molestas. Con el 74LS245 las cosas son mucho más directas.

Puerto de salida

Las series de circuitos integrados 74LS** ofrecen varios biestables y *latches* octales adecuados para usarse en puertos de salida simples en ordenadores domésticos. Probablemente, el más útil de ellos para esta aplicación sea el biestable octal tipo D 74LS273. Lo he usado con éxito con varios microordenadores que usan un total de tres tipos de microprocesador (Z80A, 6502 y 6809E), y funcionó de maravilla en todos los casos. Los detalles de patillaje están en la figura 8.

En esta aplicación, los terminales de datos (D0, D1, D2, etc.) son las entradas y se conectan al *bus* de datos del ordenador. Los terminales Q son las salidas y dan los niveles normales de salida 74LS TTL. La entrada del pulso de reloj (CP) es el equivalente a la entrada de activación negativa del *chip* de un dispositivo puerto de entrada, y éste es proporcionado por el circuito de decodificación de las líneas de dirección y control. Esta señal retiene cada salida Q

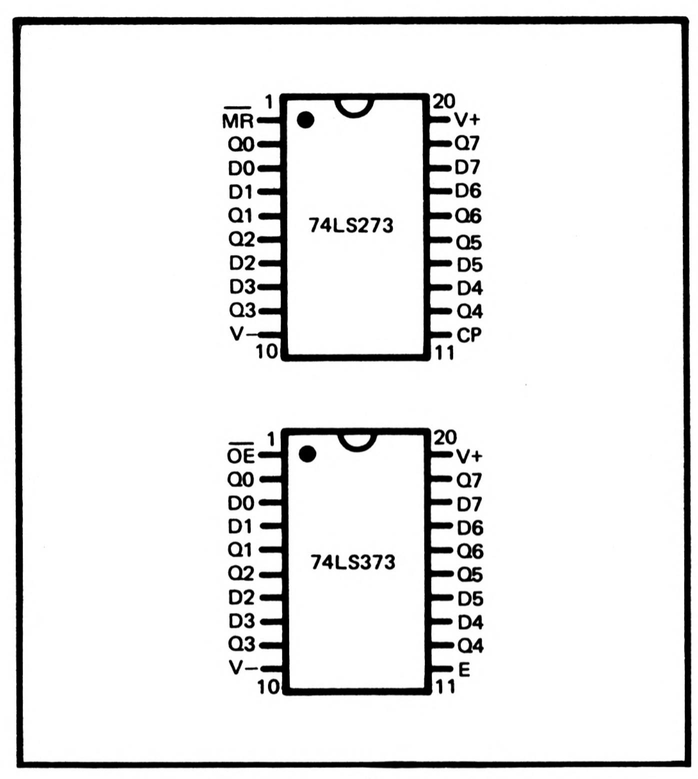


Figura 8.—*Patillajes del 74LS273 y 74LS373*

al nivel lógico que hubiera en su entrada de datos en un instante particular. Las salidas quedan retenidas *(latched)* en esos estados hasta que un nuevo conjunto de datos se escriban por la CPU en el puerto. Con los interfaces adecuados (cuando se necesiten), el puerto puede manejar lámparas, motores, relés, etc.

El terminal *master reset* (MR), en la patilla 1, no se suele necesitar en esta aplicación, y simplemente se conecta a la fuente de tensión positiva.

Otro dispositivo que puede ser útil es el *latch octal* transparente 74LS373. Cuando está en modo "transparente", sencillamente se comporta como ocho *buffers,* con los niveles lógicos de entrada transmitidos hacia las salidas. Cuando está en modo retención *(latch),* las salidas permanecen en los estados lógicos que tenían en el instante en que se recibió la señal de retención. La figura 8 muestra los detalles del patillaje del 74LS373.

Cuando se usa como puerto de salida, la patilla 1 (OE) se conecta a la fuente de tensión negativa; el pulso de control del decodificador se conecta a la entrada de decodificación (patilla 11). Las entradas se pasan hacia las salidas cuando la patilla 11 está alta, y el dispositivo retiene cuando este terminal está bajo. Por tanto, se requiere un pulso de retención *(latching pulse)* positivo del circuito de decodificación.

PIA

Hay muchos dispositivos PIA, y éstos están mayormente pensados para una CPU específica. El 6522, por ejemplo, está diseñado para usarse con el 6502. Como se explicó anteriormente, la MPU 6502, 6800, 6802 y 6809 tienen características compatibles de *bus* de direcciones, datos y control, porque los otros tres se desarrollaron desde el 6800. Por tanto, el 6522 trabajaría perfectamente bien con cualquiera de estos cuatro dispositivos. De hecho, cualquier dispositivo periférico diseñado para funcionar con uno de ellos funcionaría también con cualquiera de los otros.

Similarmente, la PIA 8255 está diseñada para usarse con la MPU 8080 y 8085, pero el Z80 tiene características de *bus* compatibles, y el 8255 funcionará perfectamente bien con este dispositivo. Por tanto, cualquier periférico de la serie 8000 se podría

usar con el Z80, y cualquier dispositivo periférico del Z80 daría resultados perfectamente aceptables si se usa con un 8080 o 8085.

En algunos casos podría ser posible usar un periférico del 6502 con una CPU Z80, pero en la práctica sólo merecería la pena hacerlo bajo circunstancias excepcionales y, en general, es mejor usar dispositivos de interfaz periféricos que tienen una compatibilidad razonable con la CPU en cuestión.

6821

Para usar con el 6502, 6800, 6802 ó 6809, la PIA 6821 es probablemente la mejor opción, si es que se requiren dos puertos versátiles de entrada/salida, y no se necesitan características adicionales como temporizadores. Tiene dos puertos de ocho bits, con cada bit programable como entrada o salida. Cada puerto tiene también dos líneas de protocolo. Esto es algo que se describirá después con más detalle, pero la función normal básica de estas líneas es regular correctamente el flujo de datos desde y hacia el dispositivo. El 6821 tiene un encapsulado estándar DIL de 40 patillas, y el patillaje se detalla en la figura 9.

Conectar este dispositivo al puerto de expansión de un ordenador doméstico es más bien directo, pero consideraremos esto con más detalle antes de progresar hacia cómo se programa y usa el dispositivo. Vss se conecta a la fuente negativa, mientras que Vcc se conecta a la fuente de +5 voltios. Cuando se usa un solo puerto de entrada o salida basado en unos cuantos dispositivos 74LS**, es usualmente posible alimentar el circuito con la salida de 5 voltios del ordenador sin dificultad (no hay razón para tener una salida de tensión si no se puede siquiera alimentar un solo interfaz). Lo mismo no es necesariamente cierto cuando se usa una PIA, ya que el consumo total de

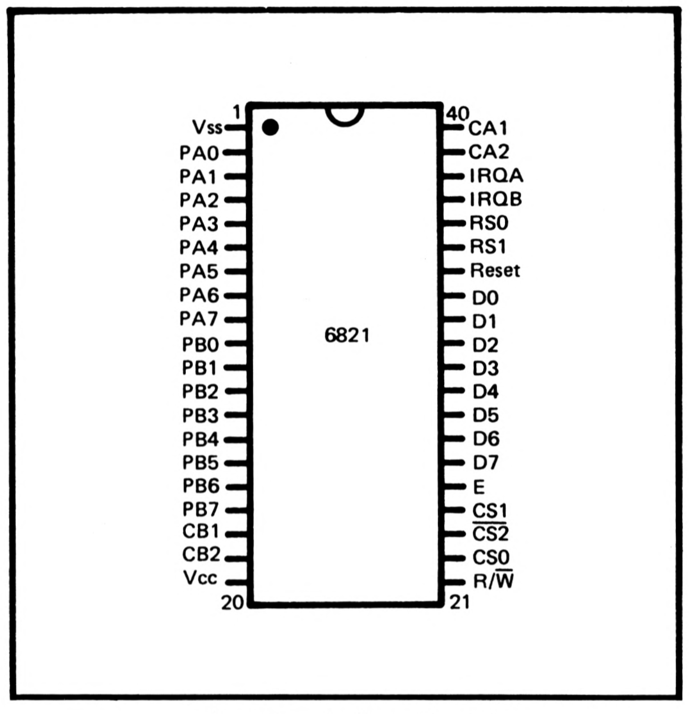


Figura 9.—*Patillaje del 6821*

corriente del circuito (incluyendo la decodificación de direcciones, etc.) es bastante sustancial y típicamente un poco menor de 100 miliamperios. Muchos ordenadores pueden proporcionar esto, pero no todos son capaces de hacerlo. Si hay dudas, es mejor utilizar una fuente de alimentación separada para el circuito de interfaz que arriesgarse a dañar la fuente de alimentación del ordenador. Los ordenadores, invariablemente, utilizan fuentes de tensión bien estabilizadas, y si añadir un circuito de interfaz causa una reducción significativa de la tensión de alimentación, esto indica ciertamente que la unidad de alimentación

está siendo sobrecargada. Incidentalmente, se debería añadir, al menos, un condensador cerámico de desacoplo de 100 nF a las líneas de alimentación del interfaz externo para suprimir picos de ruido que podrían de otra manera producir un funcionamiento errático o incluso en que el circuito falle totalmente.

Las líneas D0 a D7 se conectan a los correspondientes terminales del puerto de expansión (por ejemplo, el *bus* de datos). Similarmente, la línea lectura/escritura se conecta a la línea de lectura/escritura del puerto de expansión del ordenador. Como esta línea se decodifica efectivamente por el 6821, no es necesario que se decodifique externamente. Sólo el *bus* de direcciones necesita ser decodificado, y la salida del decodificador se lleva a una de las entradas de activación de *chip (chip enabe)* del 6821 (patillas 22 a 24). Estas tres entradas se pueden usar, de hecho, como parte del circuito de decodificación del *bus* de direcciones. Nótese que, para activar el dispositivo, CS2 debe estar baja, mientras que CS0 y CS1 deben estar altas. Si una de estas entradas no se usa, tendría obviamente que conectarse a la fuente de tensión apropiada para que esté permanentemente activadas.

La patilla de activación de la patilla 25 no está quizá correctamente denominada, y ésta se alimenta actualmente con la señal de reloj del puerto de expansión para asegurar que la PIA opera al unísono con el ordenador. La salida de reloj del puerto de expansión puede no estar marcada como tal, y se marca a menudo como "02". Es importante saber que hay varias versiones de cada dispositivo en las series 6800 y 6500. Estas son idénticas, aparte de su máxima frecuencia de operación. Las series básicas del 6800 y 6500 pueden operar con frecuencias de reloj de hasta 1 MHz, pero los dispositivos que tienen una "A" en el número de tipo son versiones de alta velocidad de 1.5 MHz. Hay también versiones de

2 MHz con la letra "B" en el número de tipo, e incluso hay disponibles versiones más veloces. Hay un sistema similar usado con las series de dispositivos Z80, pero los máximos ritmos de reloj para estos dispositivos son generalmente mayores que los de las series 6500 y 6800 (4 MHz para las versiones "A", por ejemplo).

En general, si la CPU en el ordenador es un dispositivo tipo "A", entonces el dispositivo de interfaz externo necesitará también ser de tipo "A". Un dispositivo más rápido se podría usar para el interfaz externo, pero como el coste de versiones de más velocidad es sustancialmente mayor que su equivalente más lento, no es recomendable su uso, a menos que se tenga dicho dispositivo a mano. Una excepción a esto (y bien puede haber otras) es el ordenador BBC, que tiene una CPU 6502 de 2 MHz, pero se puede usar con dispositivos periféricos estándar de 1 MHz. Esto es posible por una reducción efectiva de la velocidad de reloj cuando se usa un periférico interno o externo.

La señal de reset en la patilla 34 se conecta al terminal de reset o RST del puerto de expansión del ordenador. Esta línea se pone a nivel bajo cuando se enciende el ordenador, y esto pone todos los registros internos del 6821 a cero. El ordenador puede también tener una tecla BREAK o algo de esa naturaleza, que se puede usar para inicializar la máquina, y cuando esta tecla se pulse, también se reinicializará el 6821.

Las patillas RS0 y RS1 son entradas de selección de registros, y éstos se conectarían normalmente a las líneas A0 y A1. Esto, efectivamente, decodifica estas líneas, y no necesitan, consecuentemente, ser decodificadas por el circuito de decodificación principal. El 6821 tiene seis registros internos, pero como se explicará más tarde, éstos ocupan sólo cuatro posiciones de memoria. Las cuatro diferentes direcciones que se pueden poner en las entradas de selección de

registros son, por tanto, suficientes para posibilitar a la CPU la lectura y escritura de los seis registros. El 6821 sólo ocupa cuatro direcciones del mapa de memoria del ordenador si las entradas de selección de registros se conectan a las líneas A0 y A1, pero si se conectan a otras líneas de dirección, cada registro ocupará más direcciones, por lo que se ocuparán más posiciones del mapa de memoria por el interfaz. Si hay disponible un gran bloque de memoria para interfaces externos y sólo se están usando una o dos PIA, esto podría no importar mucho, pero las cosas son generalmente más directas y menos confusas si el circuito se diseña para ocupar el mínimo espacio de memoria.

Las patillas 37 y 38 son salidas de interrupción para los dos puertos del dispositivo, y se pueden conectar a la entrada de petición de interrupción (IRQ) del puerto de expansión. La idea básica de interrupción es que cuando ocurre una, la CPU detiene su operación normal, mira en una cierta posición de memoria la dirección de una rutina que ejecuta a continuación y, después, vuelve a continuar con lo que estaba. Esto es algo que sólo se necesita en unas cuantas aplicaciones especializadas, y como la rutina de interrupción tiene que escribirse en codigo máquina, es algo que es estrictamente para los usuarios con más experiencia. Con el 6821 es posible producir inadvertidamente interrupciones y "estrellar" el programa si no se es cuidadoso, y es recomendable dejar las dos salidas IRQ desconectadas a menos que se piense en utilizar interrupciones. Las dos salidas IRQ se manejan con transistores de emisor abierto y es, por tanto, bastante seguro conectarlas directamente una a la otra, resultando una acción de tipo OR lógico.

Las patillas marcados PA0 a PA7 son las ocho entradas/salidas de datos del puerto A, y las marcadas PB0 a PB7 son las del puerto B. CA1/2 y CB1/2 son las líneas de protocolo *(handshake)* de los puertos A

y B, respectivamente. Los dos puertos son prácticamente lo mismo, pero hay unas cuantas diferencias.

Usando los puertos

La tabla dada en la figura 10 muestra cómo se pueden direccionar los seis registros del 6821. Por supuesto, qué direcciones exactas se usan para leer y escribir en el dispositivo depende de la decodificación de direcciones usada, pero como ejemplo, si las líneas A2 a A15 se decodifican para situar el puerto entre 8000 y 8003, el resultado sería el siguiente:

8000	Registro Periférico A
8000	Registro de Dirección de Datos A
8001	Registro de Control A
8002	Registro Periferico B
8002	Registro de Dirección de Datos
8003	Registro de control B

Se ha asumido aquí que RS0 está conectado a A0, y RS1 a A1.

Como se dijo previamente, hay sólo cuatro direcciones ocupadas por el puerto, pero hay seis registros internos y, consecuentemente, dos direcciones se usan cada una para dos registros. Una manera de hacer esto con éxito es usar un registro sólo cuando se lee, y el otro sólo cuando se escribe. Este es el sistema que se utiliza en el dispositivo 6850, que consideraremos más tarde, pero no se aplica en este caso, ya que es necesario leer y escribir en los seis registros. El sistema que se usa aquí es tener el registro de control para cada puerto con su propia y no compartida dirección. El bit 2 de cada registro de control gobierna el acceso a cada uno de los otros dos registros de cada puerto. Cuando el bit 2 de un registro de control está a 1 se obtiene el acceso al registro periférico,

RS1	RS0	CRA2	Registro seleccionado
0	0	1	Registro periférico A
0	0	0	Registro de dirección de datos A
0	1	X	Registro de control A
RS1	RS0	CRB2	Registro seleccionado
1	0	1	Registro periférico B
1	0	0	Registro de dirección de datos B
1	1	X	Registro de control B

X = Estado lógico indiferente

Figura 10.—*Acceso a los seis registros de la PIA 6821*

mientras que poniendo este bit a 0 se da acceso al registro de dirección de datos. Por eso se incluye en la figura 10 el bit 2 de cada registro de control, así como RS0 y RS1.

Los nombres de los registros y sus funciones pueden ser un poco confusos al principio, pero en uso el 6821 es razonablemente directo. Lo primero que hay que hacer es poner las líneas de cada puerto como entradas o salidas, según se requiera. Los dos puertos se fijan y usan de la misma manera, y sólo consideraremos el puerto A aquí. El registro de dirección de datos A determina qué líneas del puerto A son entradas y cuáles son salidas, y este registro ha de ser considerado en una base de bit a bit. Si el bit 7 del registro de dirección de datos está puesto a 1, entonces PA7 es una salida, pero si se pone a 0, PA7

es una entrada. Los otros siete bits del registro de dirección de datos controlan sus respectivos bits del puerto de la misma manera. El 6821 se inicializa normalmente al encender con el pulso de reset del ordenador, e inicialmente las ocho líneas de ambos puertos se ponen como entradas. Esto es realmente una característica esencial, ya que algún circuito externo puede estar dirigiendo sus salidas hacia un puerto, y si el puerto se pone como salida al encender, podría haber dos conjuntos de salidas conectadas juntas. Sin embargo, cuando se trabaja con una PIA es recomendable fijar siempre cada registro al estado deseado, y no suponer que el dispositivo se ha inicializado adecuadamente, por si ocurre una "descarga" al encender.

Como ejemplo de cómo se podría fijar el puerto A para un uso práctico, supongamos que queremos que las cuatro líneas más bajas (PA0 a PA3) estén como entradas, y las cuatro líneas superiores (PA4 a PA7) estén como salidas. También supondremos que el puerto está en el mapa de memoria desde 8000 a 8003.

La primera tarea es poner el bit 2 del registro de control a 0 para tener acceso al registro de dirección de datos. El registro de control del puerto A está en 8001 y el comando POKE, en BASIC (o su equivalente), se usa para escribir en una posición de memoria. Por tanto, el primer comando sería:

```
POKE 8001,0
```

Entonces se debe escribir en el registro de dirección de datos el valor apropiado, sabiendo que en la mayoría de los ordenadores no es posible escribir números en la memoria en binario. 11110000 en binario es 240 en decimal, o F0 en hexadecimal. El siguiente comando sería, por tanto:

```
POKE 8000,240
```

Con muchos ordenadores es posible usar números hexadecimales, y se debería ejecutar un POKE F0 mejor que 240 en la dirección 8000; pero recuerde que normalmente hay que añadir un prefijo de alguna clase para informar al ordenador que el número que sigue está en hexadecimal.

Esto pone el puerto A en la manera requerida, pero ahora necesitamos ser capaces de leer y escribir en este puerto. Este es el propósito del registro periférico A, y este registro es efectivamente el puerto A, pero proporciona retención *(latching)* en las salidas. Es, por tanto, posible controlar LED, relés, etc., directamente desde el dispositivo o a través de una etapa separadora si se necesita un incremento de voltaje o corriente. Para obtener acceso al registro periférico, el bit 2 del registro de control tiene que ponerse a 1. El bit 2 representa 4 cuando se pone en estado alto, y el siguiente comando nos produce el efecto deseado:

```
POKE 8001,4
```

De nuevo, sería posible usar hexadecimal con la mayoría de las máquinas, pero en este caso el número POKE ejecutado sería exactamente el mismo que cuando se usa decimal.

Operaciones entre bits

Es posible, por tanto, escribir en el puerto POKE el número apropiado en la dirección 8000. Lo que se escriba en los cuatro bits más bajos, que se pusieron como entradas, simplemente se ignoran por la PIA. No hay dificultad en controlar individualmente cada línea de salida. Si PA7 está baja y se desea ponerla en el estado alto, simplemente ejecutando a POKE un 128 adicional (el número que representa PA7 cuando está alto) se logra esto. Sin embargo, para poder

realizarlo, el número POKE debe de estar en forma de una variable numérica. Por ejemplo, si el número inicial a mandar al puerto es 64, debería ser mandado en esta forma:

```
LET X = 64
POKE 8000,X
```

Para poner PA7 alto, X debería incrementarse primero en 128, y, después, ejecutar POKE X en la dirección 8000, como esto:

```
LET X = X + 128
POKE 8000,X
```

Leer el puerto en BASIC se logra usando el comando PEEK (o su equivalente), y el siguiente comando imprimiría el valor devuelto en la pantalla del monitor o television:

```
PRINT PEEK (8000)
```

Esto devuelve un valor de cada bit del puerto, y no sólo de los que se pusieron como entradas. El valor devuelto por los bits puestos como salidas serán normalmente el valor que se escribió en esos bits, pero si las salidas del puerto A están fuertemente cargadas, de tal manera que están por debajo de los 2 voltios a nivel alto, o por encima de los 0.8 voltios cuando están a nivel bajo, puede no ser éste el caso. El valor devuelto por las salidas del puerto B es siempre el valor que se escribió, sin importar cuán cargadas están las salidas.

A menudo es necesario leer sólo un bit del puerto, pero no hay manera de hacer directamente esto en una PIA. En su lugar se utiliza la función lógica AND para filtrar los bits no deseados, y que así sólo se lean los bits requeridos. La mayoría de los ordenadores

tienen una función lógica AND incluida en su lenguaje BASIC, pero debiera ser posible hacer este AND lógico en código máquina si no hay una función lógica AND en BASIC.

Esta función AND trabaja de manera parecida a una puerta AND. Como se describió en el capítulo 1, una puerta AND de dos entradas produce una salida alta si ambas entradas están altas. La función lógica AND de un ordenador compara dos números bit a bit, y sólo da uno en la respuesta si ese bit particular del número 1 y el número 2 es un 1. Si sólo queremos leer el bit 2 de un puerto de entrada, la técnica es usar la función AND con el valor devuelto y el número que representa ese bit cuando está alto, o 4 en este caso Si el bit 2 está alto se obtiene el siguiente resultado:

00000100	Número devuelto.
00000100	Número máscara.
00000100	Respuesta.

Si el bit 2 está bajo, se obtiene este resultado:

00000000	Número devuelto.
00000100	Número máscara.
00000000	Respuesta.

En ambos casos la respuesta obtenida es un fiel reflejo del número devuelto por el bit 2 del puerto. Los otros bits se ha asumido que están bajos y que devuelven un valor de 0, pero como muestra el siguiente ejemplo, colocar un 1 en algunos de estos bits no afecta a la respuesta.

11001100	Número devuelto.
00000100	Número máscara.
00000100	Respuesta.

Si se pone un cero en un bit del número máscara, el resultado en ese bit de la respuesta sólo puede ser cero, y de esta manera se pueden eliminar los bits que no son de interés.

Protocolo

Aunque un ordenador no es particularmente rápido, según los estándar electrónicos, muchos de los dispositivos que se pueden acoplar a un puerto de entrada o salida son apreciablemente más lentos. Esto genera la necesidad de regular el flujo de datos desde y hacia el puerto, por lo que el ordenador se ralentiza a un ritmo que coincide con el dispositivo periférico. Esta es la función primaria de las líneas de protocolo, aunque se pueden usar de otras maneras.

Como ejemplo de cómo funcionaría un esquema práctico de protocolo, suponga que el ordenador se usa para manejar un simple sintetizador de voz. El sintetizador tiene 256 palabras preprogramadas que se seleccionan mandando los números apropiados en un *bus* de datos de ocho bits. Para producir una frase el ordenador debe enviar una cadena de estos números de dirección de palabra al sintetizador, pero no debe mandar un número mientras el sintetizador está "hablando", sino sólo cuando ha finalizado una palabra y está listo para la siguiente. Hay más de una manera de hacer un protocolo en una situación de este tipo, pero un arreglo típico sería tener un terminal de salida en el sintetizador de voz que estaría alto cuando éste está "hablando", y bajo el resto del tiempo. Esto alimentaría una entrada del protocolo del ordenador. Un bucle de programa se usaría para hacer esperar al ordenador y prevenirle de enviar una dirección de palabra cuando esté alta la línea de protocolo. Cuando inicialmente se envía una dirección al sintetizador es obvio que éste no está "hablando", y la línea de

protocolo estaría baja. Sin embargo, tan pronto como se envía una dirección al sintetizador, iría a nivel alto, previniendo que se enviará otra dirección hasta que el sintetizador haya completado la palabra, y la línea de protocolo vuelva a nivel bajo.

Con este tipo de esquemas hay a menudo una salida de protocolo del ordenador. Un modo típico en que se usaría esto, sería dar un pequeño pulso negativo (conocido como *pulso de strobe)* después de enviar cada dirección al puerto de salida. El objetivo de esta señal sería indicar al sintetizador que está disponible una nueva dirección, y serviría para poner en acción el sintetizador. Una manera alternativa de usar esta salida de disparo es ponerla baja cuando se envía una nueva dirección al puerto, y refijarla por la otra línea de protocolo al estado bajo al final de cada palabra.

Si ahora consideramos el modo en que se pueden poner y usar las líneas de protocolo CA1 y CA2 del 6821, el primer punto importante a tener en cuenta es que CA1 sólo se puede usar como entrada, mientras que CA2 se puede usar como entrada o como salida. Ambas se pueden usar como entradas para generar salidas de interrupción en el terminal IRQA del 6821, pero no consideraremos este aspecto de su uso aquí. Aunque las líneas de protocolo no pueden manejar todos los modos de protocolo, se pueden configurar para adecuarse prácticamente a cualquier aplicación.

Si consideramos primero CA1 cuando se usa como entrada, no es su estado lógico lo que es importante, sino sólo las transiciones de un estado lógico a otro. Se puede usar para poner alto el bit 7 del registro de control tanto en una transición bajo-a-alto como en una alto-a-bajo. El modo de operación se controla con el bit 1 del registro de control A, como detalla abajo:

CRA bit 1 alto	Transición activa en CA1 es alto-a-bajo.
CRA bit 1 bajo	Transición activa en CA1 es bajo-a-alto.

Sea cual sea el modo de operación, el bit 7 del registro de control se repone al nivel bajo leyendo el registro periférico A.

Tres bits del registro de control A (bits 3, 4 y 5) se usan para controlar CA2. Cuando se usa como entrada, lo importante son las transiciones de un estado lógico a otro, en lugar de un nivel lógico estático. Es el bit 6 del registro de control A el que se pone alto por una transición activa de CA2. Como CA1, CA2 tiene dos modos de entrada, y éstos se consiguen como se muestra a continuación:

	CRA		
Bit 5	*Bit 4*	*Bit 3*	
0	0	0	Transición activa es alto-a-bajo.
0	1	0	Transición activa es bajo-a-alto.

La bandera *(flag)* de entrada de CA2 en el bit 6 del registro de control se repone leyendo el registro periférico.

Hay cuatro modos de salida de CA2, y son como sigue:

	CRA		
Bit 5	*Bit 4*	*Bit 3*	
1	0	0	Puesto alto por CA1.
1	0	1	Modo pulso.
1	1	0	Modo constante bajo.
1	1	1	Modo constante alto.

En el primer modo, CA2 se pone alto por una transición activa de CA1, puesto bajo de nuevo leyendo el puerto A. En el segundo modo, un breve

pulso negativo de salida se produce cada vez que se hace una operación de lectura del puerto A. En los modos constantes, CA2 está permanentemente alto o bajo. En otras palabras, el programador pone CA1 en el estado deseado mediante el bit 3 del registro de control, y CA2 toma el estado escrito en este bit del registro de control, supuesto que los bits 4 y 5 están altos.

Cuando se emplean CB1 y CB2 como entradas, se inicializan y usan exactamente de la misma manera que las líneas de protocolo del puerto A, pero están, por supuesto, controladas por el registro de control B. Hay una leve diferencia entre CA2 y CB2, cuando se usan como salidas, y es que cuando se usa el primer modo de operación la salida se repone con una operación de escritura en el puerto, en lugar de con una operación de lectura. En la práctica, éste es posiblemente el esquema más útil.

Cuando se lee una de las banderas *(flags)* de entrada, obviamente es necesario filtrar los otros bits del registro de control, pero esto es sólo cuestión de usar la función lógica AND en la manera descrita anteriormente. Cuando se escribe en el registro de control para poner una de las líneas de protocolo en el modo deseado, recuerde que si está usando la otra línea de protocolo debe también poner ésta al mismo tiempo. Por ejemplo, suponga que CA1 se va a usar en el modo alto-a-bajo, CA2 se va a usar en el modo de salida constante baja y, se quiere, acceder al registro periférico. Los bits relevantes del registro de control tendrían que ponerse como se muestra a continuación:

Bit 1	Bit 2	Bit 3	Bit 4	Bit 5
0	1	0	1	1

Sumando el número total representado por los bits que están altos nos da un resultado de 52 (en

decimal). POKEando este número en el registro de control A obtenemos el resultado deseado.

8255

Aunque otras PIA son muy diferentes al 6821 en algunos detalles, las técnicas generales usadas son ampliamente las mismas. El 8255 ofrece unas facilidades muy diferentes al 6821, pero usa la misma técnica básica de un registro de control para hacer que los puertos operen de la manera deseada.

La figura 11 muestra los detalles de patillaje del 8255. GND se conecta a la fuente negativa y Vcc se conecta a la pista de +5 voltios. El *bus* de datos, las patillas de reset, RD y WR simplemente se conectan a los correspondientes terminales del puerto de expansión del ordenador. La entrada de selección de *chip (chip select)* negativa de la patilla 6 se alimenta con el pulso de salida negativo del circuito de decodificación de direcciones. Nótese que este circuito debe también decodificar la línea MEMRQ o IOREQ, dependiendo de si el dispositivo se ha colocado en el mapa de memoria o en el mapa de entrada/salida. El 8255 no requiere una señal de tiempo (reloj) del ordenador.

El 8255 tiene cuatro registros internos, y el registro requerido se selecciona poniendo la dirección apropiada en las entradas de dirección A0 y A1. Siempre que fuera posible, éstas deberían alimentarse con las correspondientes líneas de dirección del puerto de expansión del ordenador. Los cuatro registros son los registros periféricos de los puertos A, B y C, más un registro de control.

Las líneas PA0 a PA7 son las entradas/salidas del puerto A, mientras que PB0 a PB7 y PC0 a PC7 son, respectivamente, las entradas y salidas de los puertos B y C. Aunque, a primera vista, el 8255 con sus tres

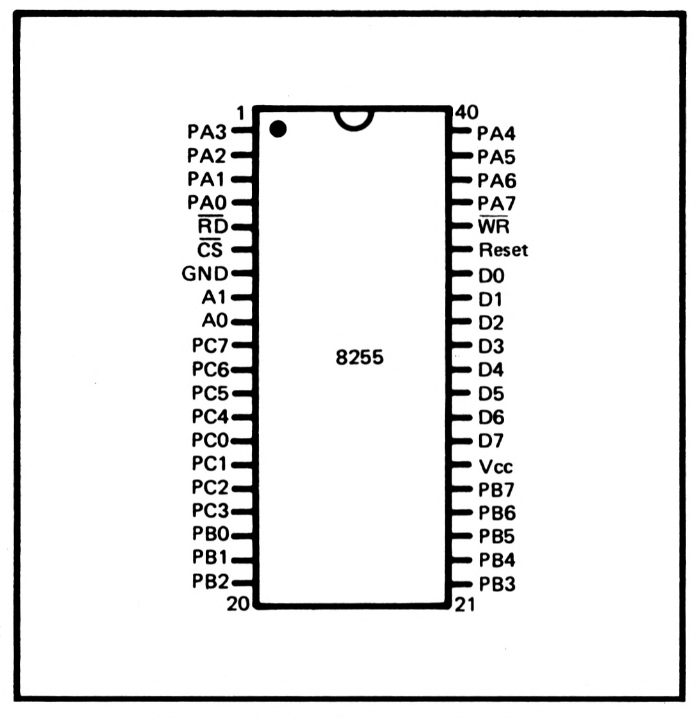


Figura 11.—*Patillaje de la PIA 8255*

puertos de 8 bits es superior al 6821 con sus dos puertos, el 8255 es, de hecho, más limitado en algunos aspectos. Este dispositivo, como el 6821, tiene un encapsulado estándar plástico DIL de 40 patillas, y para acomodar el puerto extra no se podrían incluir algunas de las características del 6821, como las líneas de protocolo o las salidas de interrupción. En aplicaciones donde se requiere protocolo, la técnica usual con el 8255 es usar la mitad de los terminales del puerto C como entradas, y la otra mitad como salidas. Estos están entonces disponibles para usarse como líneas de protocolo de los otros dos

puertos, pero esto reduce efectivamente al dispositivo a sólo dos puertos.

El 8255 tiene tres modos de operación (modos 0, 1 y 2), pero sólo se considerará aquí el modo 0. En este modo, el puerto A se puede poner como una entrada de 8 bits o una salida de 8 bits, y no es posible hacer una mezcla de entradas y salidas. Lo mismo es cierto para el puerto B. El puerto C se separa en dos mitades (superior e inferior), con cada mitad puesta como cuatro entradas y como cuatro salidas. Es posible tener una mitad puesta como entradas y la otra mitad puesta como salidas, pero todas las líneas de cada mitad del puerto deben tener la misma función. Las salidas del 8255 tienen incidentalmente *latches* incorporados.

A continuación, en la siguiente tabla se dan las direcciones en A0 y A1 para cada uno de los cuatro registros:

A0	*A1*	*Registro seleccionado*
0	0	Registro periférico A.
1	0	Registro periférico B.
0	1	Registro periférico C.
1	1	Registro de control.

Nótese que sólo es posible escribir en el registro de control, y que no es posible leer su contenido.

Los tres bits más significativos del registro de control se usan para poner el modo de operación, y el bit 7 se pone a 1 para activar el modo a seleccionar al escribir en los bits 5 y 6. Si el bit 7 se pone bajo, el registro de control funciona de una manera totalmente diferente, pero aquí sólo nos interesa el modo 0, y éste sólo usa el registro de control en su forma primaria, con el bit 7 alto. La siguiente tabla muestra cómo se corresponden los modos con los estados de los bits 5 y 6 del registro de control:

Bit 5	*Bit 6*	*Modo de operación*
0	0	Modo 0
1	0	Modo 1
1 ó 0	1	Modo 2

Esto sólo fija el modo del puerto A y la sección superior del puerto C. El modo del puerto B y la sección inferior del puerto C se fija con el bit 2, y es el modo 1 si está alto, o el modo 0 si está bajo. No hay modo 2 para estos puertos. Por tanto, se obtiene el modo 0 para todos los puertos poniendo alto el bit 7 y bajos los bits 2, 5 y 6 (esto es, escribiendo 128 —decimal— en el registro de control).

Los bits 0, 1,3 y 4 del registro de control controlan las funciones de los tres puertos, y la tabla de abajo muestra cómo se ponen los puertos como entradas o salidas:

Número de control	*D4*	*D3*	*D1*	*D0*	*A*	*CS*	*B*	*CI*
128	0	0	0	0	S	S	S	S
129	0	0	0	1	S	S	S	E
136	0	1	0	0	S	E	S	S
137	0	1	0	1	S	E	S	E
130	0	0	1	0	S	S	E	S
131	0	0	1	1	S	S	E	E
138	0	1	1	0	S	E	E	S
139	0	1	1	1	S	E	E	E
144	1	0	0	0	E	S	S	S
145	1	0	0	1	E	S	S	E
152	1	1	0	0	E	E	S	S
153	1	1	0	1	E	E	S	E
146	1	0	1	0	E	S	E	S
147	1	0	1	1	E	S	E	E
154	1	1	1	0	E	E	E	S
155	1	1	1	1	E	E	E	E

Como probablemente se ve en esta tabla, los bits 3, 4, 1 y 0 controlan los puertos A, C superior, B y C inferior. Un 1 pone un puerto como entrada y un 0 lo pone como salida. El número de control dado en la tabla es simplemente el número que se debe escribir en el registro de control para conseguir la combinación de entrada/salida especificada e incluye el 128, que se debe usar para poner el bit 7 alto y producir el funcionamiento correcto del registro de control. El número de control está dado en decimal.

No daremos aquí más datos sobre el 8255,u otras PIA, pero si comprende la forma básica en que se conectan y programan el 6821 y el 8255 no debería haber dificultad en descifrar las hojas de datos de éstas y otras PIA. Siempre es una buena idea obtener la hoja de datos de una PIA que pretende usarse para tener una completa información del dispositivo, incluyendo cosas como requisitos de nivel de entrada o capacidades de manejo de la salida. Varios vendedores de componentes venden las hojas de datos de la mayoría de los semiconductores, y su coste es normalmente bastante modesto.

Interfaz serie

La mayoría de los proyectos caseros para usar con un ordenador requieren una conexión en paralelo con la máquina. En otras palabras, se toman simultáneamente 8 bits de datos del *bus* de datos, o se pasan datos de 8 en 8 bits al *bus* cada vez. Ocasionalmente es necesario transmitir o recibir datos en forma serie. Aquí los 8 bits de datos se toman del *bus* de datos y se colocan en un registro de desplazamiento, y después se mandan a la salida un bit cada vez. Cuando se alimenta un ordenador con datos serie, éstos primero se sincronizan y guardan en un registro

de desplazamiento, bit a bit, y cuando se completan los 8 bits se pasan simultáneamente al *bus* de datos del ordenador.

Ejemplos comunes del uso de datos serie son el almacenamiento y recuperación de programas en cintas de cassette, y la comunicación entre ordenadores por *modems* a través de las líneas de teléfonos normales. En el caso de un grabador de cassette, sólo hay una pista de grabación utilizada por una máquina portátil, barata y normal, y claramente no es posible la grabación simultánea de los 8 bits de datos. Para comunicaciones a distancia es obviamente ventajosa la necesidad de sólo dos o tres cables de conexión, en lugar de nueve o más. Además, la comunicación en paralelo a distancia tiene problemas de apantallamiento de unas líneas de datos con otras, para evitar el acoplo de señales entre ellas. De hecho, puede haber dificultades con la comunicación en paralelo sobre distancias del orden de 2 o más metros o así.

Formato de palabra

Los sistemas prácticos de datos no transmiten o reciben normalmente directamente bloques de 8 bits de datos, y hay un bit de comienzo estándar que precede cada bloque de datos serie. También hay uno o dos bits de parada añadidos al final de cada bloque de datos. Para recepción y transmisión de datos usando el sistema estándar ASCII (American Standard Code for Information Interchange) sólo se necesitan 7 bits de datos, y no son raros los sistemas serie que usan siete bits de datos. A veces se añade un bit de paridad al final de una palabra, pudiendo haber tanto paridad par como impar. Con paridad impar siempre hay un número impar de unos en cada palabra, mientras que hay un número par de unos cuando se

trata de paridad par. El bit adicional se añade, cuando hace falta, para cambiar un número impar de unos a un número par, o viceversa. El propósito del sistema de paridad es posibilitar un chequeo de errores en los datos recibidos, con unos (1) perdidos o añadidos que destruyen la paridad de la palabra. Como siempre, un error doble podría estropear la palabra y dejar la paridad correctamente, y este sistema de chequeo no es completamente fiable. La mayoría de los sistemas serie no utilizan control de paridad.

Obviamente hay muchos sistemas serie "estándar", con paridad impar, paridad par, sin paridad, 7 u 8 bits de datos y 1 ó 2 bits de parada. Hasta ahora el sistema más común es que usa un bit de arranque, 8 bits de datos, un bit de parada y sin paridad, pero este sistema no es ni mucho menos universal.

El ritmo al que se transmiten los datos es un factor crucial, y los equipos de recepción y transmisión deben diseñarse para operar a la misma velocidad. Si no coinciden con precisión razonable, los datos recibidos quedan totalmente desfigurados, y el sistema falla totalmente. Hay varias velocidades de transmisión estándar, o "*baud rates*" como se suelen llamar, y ésta es simplemente el número de bits que se transmiten o reciben por segundo. Típicamente hay 10 bits en cada palabra (incluyendo los bits de arranque y parada), y el número de caracteres por segundo que se procesan es sólo una décima parte de la velocidad de transmisión. Algunas velocidades comunes son 75, 300, 1200, 2400, 4800 y 9600. No es coincidencia que éstos sean unos múltiplos de otros. Si la frecuencia de reloj de un interfaz serie es de 9600 baudios, dividiendo repetidamente la frecuencia del reloj entre dos, es posible obtener las otras velocidades.

Hay cinco cables de interconexión en un sistema completamente bidireccional. Uno es la conexión de tierra entre los dos equipos, otro es la línea que lleva

la señal transmitida y, la tercera, trae la señal recibida. Si los datos sólo se van a transmitir o a recibir, obviamente es posible usar sólo una de las dos últimas líneas.

Las dos líneas que quedan son líneas de protocolo que regulan el flujo de datos. No se necesitan siempre, pero si, por ejemplo, se está manejando una impresora por una salida serie, puede haber problemas cuando se produzca un retorno de carro, ya que esto puede tardar medio segundo o más. Por tanto, debe detenerse el flujo de datos mientras retorna el carro, ya que no se imprimirían éstos y se perderían.

Una de estas líneas de protocolo es la llamada "petición de envío" (RTS, Request To Send), o "terminal de datos preparado" (DTR, Data Terminal Ready). Esta es una salida que, normalmente, va alta cuando el equipo está preparado para recibir datos. La otra línea de entrada de protocolo se llama "preparado para enviar" (CTS, Clear To Send), y previene la transmisión de datos a menos que se alimente con la señal adecuada de la salida RTS del otro lado del equipo.

Un sistema bidireccional *(full duplex)* se conectaría de la manera mostrada en la figura 12. Un sistema de este tipo es capaz de pasar datos en ambas direciones simultáneamente. Si los datos sólo pueden viajar en una dirección el sistema se llama *half duplex,* y es todo lo que se necesitaría en una aplicación de manejo de una impresora por un ordenador.

SIA

El *bus* de datos de una CPU se puede conectar a un sistema de datos serie usando dispositivos TTL, pero esto es hacer las cosas difíciles, ya que hay circuitos integrados especiales para este propósito. Hay varios tipos, con nombres como transmisor receptor asín-

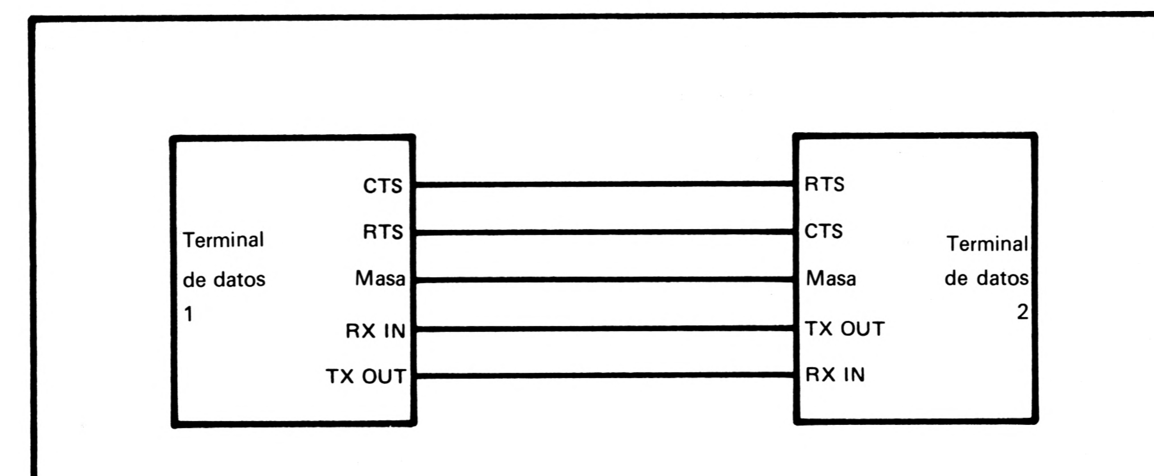


Figura 12.—*Conexión de dos terminales de datos en "full-duplex"*

crono universal (UART), adaptadores de interfaz serie (SIA)y adaptadores de interfaz de comunicaciones (CIA). Hay muchos dispositivos en estas categorías, pero la SIA 6850 es un dispositivo muy popular en construcciones caseras. Es bastante barato y, sin embargo, muy versátil y fácil de usar. Aunque está diseñado para usarse con la familia de MPU del 6800, 6802, 6809 y 6502, con un poco de ingenio es, de hecho, posible usarlo con un sistema basado en un Z80A. Como es bastante más barato que el equivalente en Z80, merece la pena usar este dispositivo cuando se pueda.

Los detalles del patillaje del 6850 están en la figura 13. Vss y Vdd son los terminales de alimentación usuales de 0 y +5 voltios. El *bus* de datos, la línea R/W y la IRQ (si se necesita) se conectan a sus terminales correspondientes del puerto de expansión del ordenador.

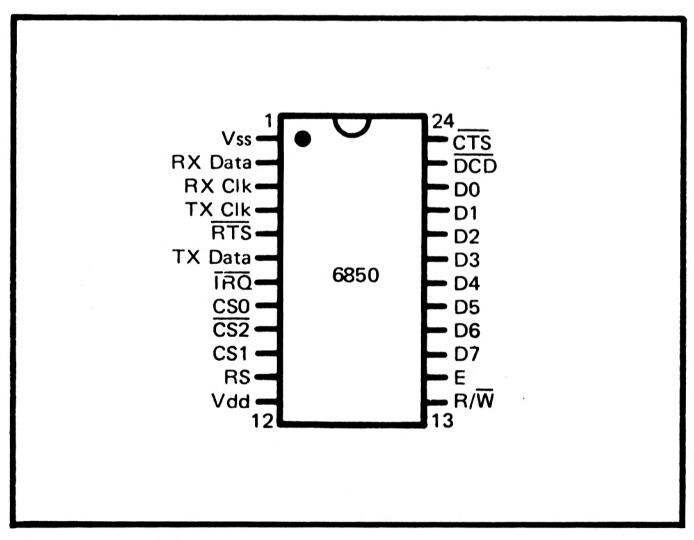


Figura 13.—*Patillaje del ACIA 6850*

La entrada de activación (E) se alimenta con la señal de reloj del puerto de expansión del ordenador, y controla la temporización de la transferencia de datos entre el 6850 y el ordenador. El 6850 es un adaptador de interfaz de comunicaciones asíncrono (ACIA), y el flujo de datos serie no se tiene que sincronizar con estas transferencias de datos hacia el ordenador. La velocidad de transmisión se controla con una señal de reloj o señales de reloj conectadas a los terminales RX Clk (reloj de recepción) y TX Clk (reloj de transmisión). La posibilidad de tener velocidades distintas de transmisión y recepción es útil, pero en la práctica estos dos terminales se alimentan casi invariablemente con una señal de reloj común. El 6850 tiene un circuito interno que, bajo control de programa, puede dividir la señal de reloj entre 1, 16 ó 64. Consideraremos unos cuantos circuitos de generación de reloj simples más tarde.

RTS y CTS son los terminales petición de envío *(request to send)* y preparado para enviar *(clear to send),* y están activos a nivel lógico bajo. DCD es la entrada de detección de portadora de datos *(data carrier detect),* y se usa para generar interrupciones en sistemas automáticos, pero en la mayoría de las aplicaciones se pone directamente a la alimentación negativa y la salida IRQ se ignora. TX data y RX data son la salida y la entrada serie, respectivamente.

Las tres entradas de selección de *chips* se usan en el circuito de decodificación de dirección, como para una PIA. RS es la entrada de selección de registro, y ésta es, efectivamente, una simple entrada de dirección. Normalmente se conecta a A0 en el puerto de expansión del ordenador.

En uso

Hay cuatro registros en el 6850, dos de lectura y dos de escritura. Las dos direcciones que la única entrada de dirección (selección de registro) provee es, por tanto, todo lo que se necesita. El registro de transmisión se accede durante una operación de lectura cuando la línea RS está alta. Los datos enviados se transmitirán virtualmente al instante si no hay un carácter en el proceso de ser transmitido, y, si no, se mandará tan pronto como se haya completado la transmisión del carácter anterior. Una operación de lectura con la entrada RS alta lee el contenido del registro de recepción de datos. Un carácter recibido se deserializa y después se transfiere al registro de recepción de datos, siempre que éste esté vacío. Leyendo este registro, efectivamente se limpia para que se pueda llenar con el siguiente carácter.

Registro de control

Se accede al registro de control por medio de una operación de lectura cuando la línea RS está baja. Los bits 0 y 1 controlan el factor de división de las señales de reloj TX y RX, como se muestra a continuación.

CR bit 1	*CR bit 0*	*Función*
0	0	Divide entre 1.
0	1	Divide entre 16.
1	0	Divide entre 64.
1	1	Reset.

Los bits 2, 3 y 4 se usan para seleccionar el formato deseado de palabra y hay ocho opciones que satisfarán la mayoría de las necesidades. A continuación, la tabla muestra las opciones disponibles:

Bit 4	*Bit 3*	*Bit 2*	*Formato de palabra*
0	0	0	7 bits, paridad par, 2 bits de parada.
0	0	1	7 bits, paridad impar, 2 bits de parada.
0	1	0	7 bits, paridad par, 1 bit de parada.
1	0	0	8 bits, 2 bits de parada.
1	0	1	8 bits, 1 bit de parada.
1	1	0	8 bits, paridad par, 1 bit de parada.
1	1	1	8 bits, paridad impar, 1 bit de parada.

Los bits 5 a 7 del registro de control tienen que ver con interrupciones y, en la mayoría de los casos, simplemente se ponen a 0.

Una operación de lectura con la entrada RS baja devuelve el contenido del registro de estado. Los bits 0 y 1 de este registro son los más importantes. El bit 0 es la bandera *(flag)* de registro de recepción de datos lleno, y se pone a 1 cuando se ha recibido un carácter y colocado en el registro de recepción de datos. Ello es porque los caracteres se recibirán a una velocidad mucho menor de la que podría manejar el ordenador. Se puede usar un bucle de programa para leer esta bandera y sólo permitir la lectura del registro de recepción de datos cuando esta bandera está alta, evitando, por tanto, múltiples lecturas de un carácter. Leer el registro de recepción de datos repone esta bandera, así como un reset. Como el 6850 no tiene una entrada de reset, y no se repone por el ordenador al encender, tiene que hacerse por el usuario. Esto se logra poniendo los bits 0 y 1 del registro de control altos (como se muestra en una de las tablas presentadas anteriormente).

El bit 1 del registro de estado pasa a nivel alto si el registro de transmisión de datos está vacío, y el

dispositivo está listo para recibir el siguiente octeto de datos. Se puede usar un bucle de programa para leer este bit y evitar introducir datos en el 6850, hasta que esta bandera se ponga a 1, regulando con eso correctamente el flujo de salida de datos. Si los datos se toman de una fuente como un teclado, el flujo de datos puede ser demasiado lento, por lo que se hace necesaria ésta regulación.

Si se están usando protocolos, es importante el bit 3 del registro de estado, ya que se pone al mismo nivel que la entrada "preparado para enviar" (CTS, Clear To Send) del 6850.

La información dada aquí es suficiente para preparar al 6850 para la mayoría de las aplicaciones prácticas del dispositivo, pero debe consultarse la correspondiente hoja de datos del 6850 para tener una información más detallada. Una vez que comprendan los principios basicos de la transmisión de datos serie, más el uso de los registros de control y estado, no debiera haber grandes dificultades en seguir la hoja de datos del 6850 u otros circuitos integrados adaptadores de interfaz serie. La mejor manera de familiarizarse con dispositivos complejos, como las ACIA y las PIA, es ganar algo de experiencia práctica con ellos.

Osciladores de reloj

Las señales de reloj del 6850 necesitan ser iguales a la velocidad de transmisión, 16 veces esta frecuencia, o 64 veces esta frecuencia, dependiendo de la manera en que se ha programado el divisor interno del dispositivo. En la práctica es mejor usar una división por 16 ó 64, ya que entonces el reloj se sincroniza internamente con los datos recibidos.

La precisión de la frecuencia del reloj tiene que ser razonablemente buena, pero un simple oscilador de

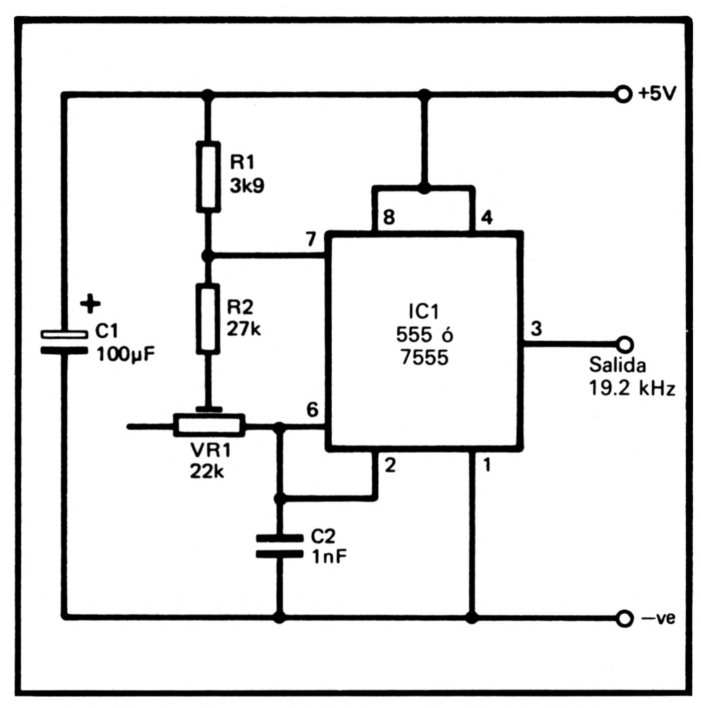


Figura 14.—*Un oscilador de reloj para el 6850*

reloj R-C del tipo mostrado en la figura 14 se adecua perfectamente (para un sistema que use más bien una velocidad de transmisión baja). Este sólo es un circuito inestable 555 que usa la versión estándar del 555 o la versión de bajo consumo CMOS 7555. VR1 se usa para ajustar la frecuencia de salida a la correcta, e idealmente debiera usarse un contador de frecuencia o algún otro método preciso de medición de frecuencia para hacer esto. Si no, es cuestión de hacer intentos hasta encontrar un ajuste adecuado.

Los valores especificados dan una frecuencia de salida de 19.2 KHz, que es adecuada para un sistema de 300 baudios, usando el 6850 en el modo de divi-

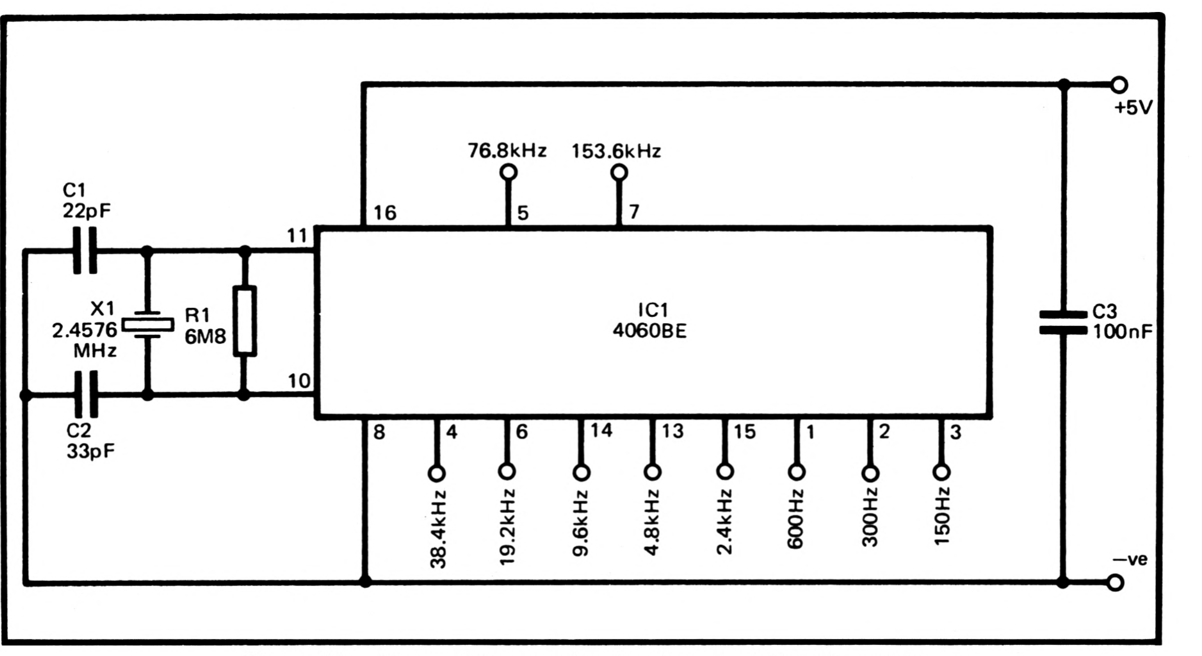


Figura 15.—*Un versátil generador de reloj con el CMOS 4060BE*

sión por 64, o 1200 baudios si se pone para en el modo de división entre 16. Esto permite acomodar dos velocidades de transmisión populares, controlando la velocidad deseada por programa. La frecuencia de salida se puede cambiar alterando el valor de C2, siendo el cambio en la frecuencia de salida inversamente proporcional al cambio en el valor de C2. Es recomendable que el valor de C2 no sea menor que 100 pF.

El oscilador versátil de reloj de la figura 15 utiliza un oscilador de cristal contador binario de 14 etapas CMOS 4060BE, para generar un amplio rango de frecuencias de salida. Esto posibilita que prácticamente se pueda acomodar cualquier velocidad de transmisión. Nótese que no hay salida de 1.2 kHz, ya que el 4060BE no tiene accesible la salida de la undécima etapa de división. Tampoco están disponibles las salidas de las tres primeras etapas.

Aparte del hecho de que da varias frecuencias de salida, la ventaja de este tipo de circuito, cuando se compara con un simple oscilador R-C, es que da frecuencias de salida precisas sin necesidad de ajuste. También da fiabilidad y estabilidad excelentes. La desventaja es el relativamente alto coste del cristal.

Hay circuitos integrados especiales "generadores de velocidad" *(baud rate generator)* que se diseñan específicamente para este tipo de aplicaciones, y que pueden dar un vasto rango de frecuencias de salida. El MC14411 es un dispositivo de este tipo, y la figura 16 muestra cómo se puede usar para generar un útil rango de frecuencias desde 75 Hz a 9.6 kHz (es capaz de generar muchas otras frecuencias también). Los generadores de velocidad son dispositivos complejos que tienden a ser más bien caros, y en la mayoría de los casos un generador de reloj del tipo mostrado en la figura 15 es perfectamente satisfactorio, y bastante más rentable.

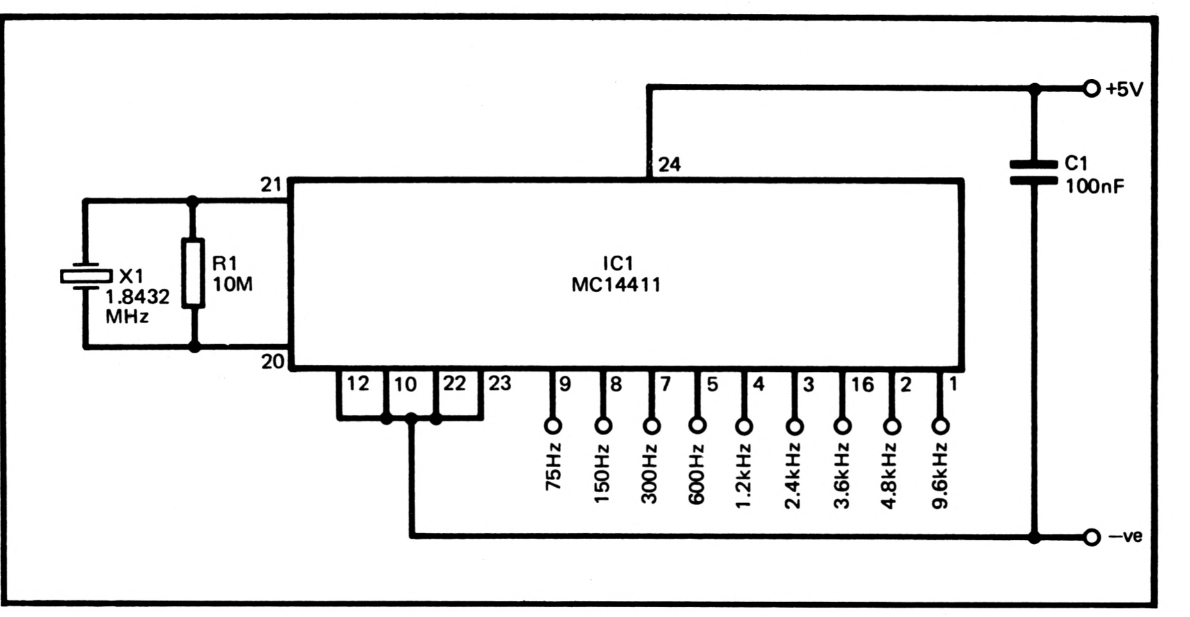


Figura 16.—*Circuito con el generador de velocidades de bits MC14411*

Niveles de voltaje

La salida del 6850 es lógica estándar de niveles a 5 voltios (por ejemplo, sobre 0 voltios a nivel bajo y sobre 5 voltios a nivel alto), pero los sistemas de datos serie normalmente usan fuentes de 12 voltios duales balanceadas con un conector central a tierra. Esto da un nivel lógico alto de cerca de +12 voltios y un nivel lógico bajo de aproximadamente —12 voltios. Este es el método usado en el popular sistema RS232. El sistema RS423 es similar, pero opera con una fuente de 5 voltios dual balanceada. Esto es actualmente compatible con el sistema RS232, que tiene unas necesidades de nivel mínimo de señal de más y menos 3 voltios. Incidentalmente, el sistema RS232 utiliza un conector tipo D con 25 patillas, pero con la mayoría de los equipos que usan este sistema sólo hay entre 2 y 5 cables de conexión.

Es posible algunas veces manejar un sistema RS232 o RS423 desde un circuito de lógica estándar de 5 voltios, pero usualmente esto no da resultados satisfactorios. Cuando se maneja un circuito de lógica de 5 voltios desde un sistema RS232 o RS423 hay el peligro real de que el circuito se dañe, ya que los voltajes de entrada estarán fuera del rango normal de operación.

Para poder conectar un circuito de lógica estándar de 5 voltios a un sistema RS232 o similar es, por tanto, necesario tener un circuito de manejo de línea adecuado en cada salida, y un circuito de recepción de línea en cada entrada. Estos no sólo se necesitan para las entradas y salidas de datos, sino también para cualquier línea de protocolo que se use. Así el sistema propuesto en la figura 12 necesitaría 4 manejadores *(drivers)* de línea y 4 receptores de línea (2 de cada en cada final del sistema).

No es difícil desarrollar unos circuitos simples de interfaz, y, por ejemplo, se puede usar un ampli-

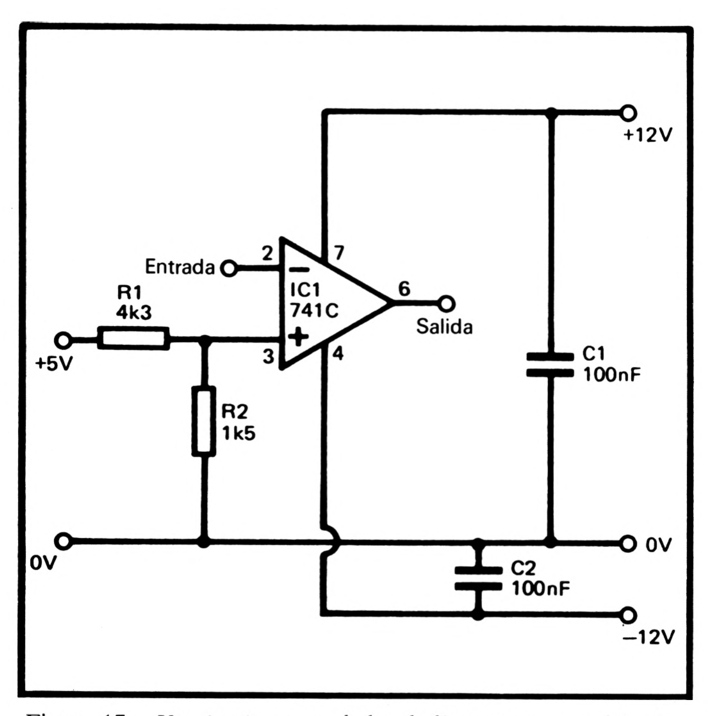


Figura 17.—*Un circuito controlador de línea con un amplificador operacional*

ficador operacional como controlador *(driver)* en la forma mostrada en la figura 17. Aquí se usa el amplificador operacional como comparador, teniendo su entrada no inversora polarizada a una tensión entre el nivel lógico bajo máximo y la tensión lógica alta mínima. La entrada inversora se alimenta con la señal de entrada, y como esto conmuta por encima y por debajo del voltaje de referencia de la entrada no inversora, la salida conmuta entre positivo y negativo completamente. Se usan fuentes de 12 voltios duales balanceadas para IC1 para así obtener un cambio en el voltaje de salida adecuado. Tal y como está el

circuito, tiene una acción inversora, pero, si no se necesita esta inversión de fase, se puede eliminar simplemente permutando las entradas de IC1.

Existen circuitos integrados manejador y receptor *(driver/receiver)* para esta aplicación, y dos ejemplos son el MC1488P (controlador) y MC1489P (receptor). Los dispositivos 75188 y 75189 son equivalentes a éstos. Cada dispositivo contiene 4 controladores o receptores. Como estos circuitos integrados no son particularmente caros y dan resultados muy buenos, es probablemente mejor usar éstos en lugar de diseñar un interfaz.

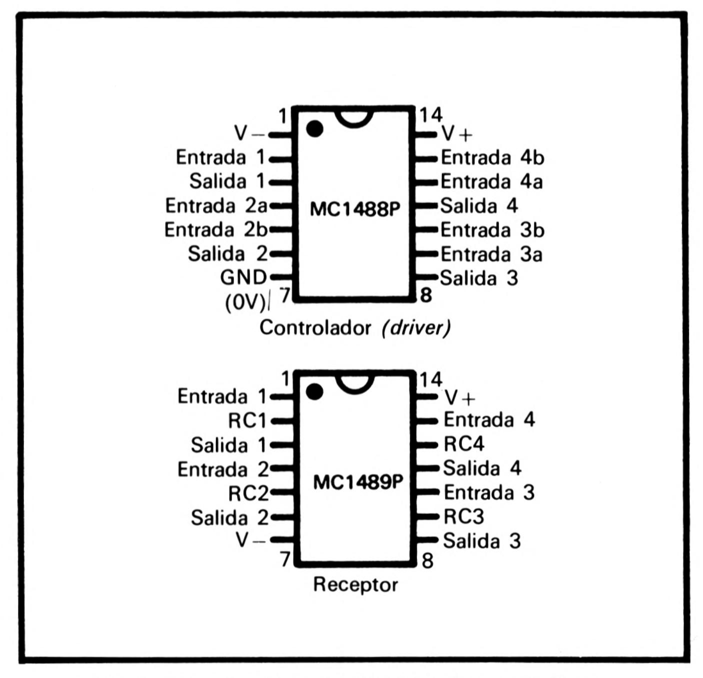


Figura 18.—*Patillaje del MC1488P y MC1489P*

Los detalles de patillaje del MC1488P y MC1489P se muestran en la figura 18. Nótese que las patillas de alimentación del receptor se conectan a las fuentes de 0 y +5 voltios del circuito lógico, pero que el controlador requiere fuentes separadas de más y menos 12 voltios para V+ y V—. El terminal de tierra (GND) del controlador se conecta a la pista de tierra de 0 voltios del circuito lógico, y a la pista de 0 voltios central de la fuente de alimentación dual balanceada de 12 voltios. Tres de los controladores de línea tienen dos entradas, pero, internamente, éstas se toman mediante dos diodos separados a una entrada común, resultando una especie de circuito AND simple de dos entradas. En su uso normal, éstas simplemente se conectan juntas, o se puede ignorar una de las entradas. Similarmente, la entrada de "Control de respuesta" de cada receptor de línea no se usa normalmente, y estas patillas se dejan desconectadas. Tanto los controladores de línea como los receptores de línea producen una inversión de fase.

3

Interfaz con los puertos

Interconectar un microordenador es algo más que ponerle un puerto de entrada/salida o aprender cómo programar el puerto que viene incorporado en la máquina, si lo hay. En algunos casos, el equipo que produce la señal de entrada la da de forma que se puede conectar directamente a un puerto de entrada. Ocasionalmente es posible controlar parte del equipo directamente desde el puerto de salida. Sin embargo, en la mayoría de los casos es necesario tener un circuito de interfaz de algún tipo y, afortunadamente, esto no suele ser particularmente complicado.

En este capítulo consideraremos varios modos de interconexión entre un puerto de ordenador y varios equipos electrónicos, cubriendo temas como controladores *(drivers)* de relé y optoaisladores.

Controladores de relé *(relay drivers)*

Cuando una línea de salida de un puerto de ordenador está en el estado lógico alto, típicamente da un poco menos de 5 voltios, y la corriente disponible es bastante baja, quizá menos de 10 miliamperios con

la salida prácticamente cortocircuitada. Hay varias partes en los equipos eléctricos y electrónicos que se pueden manejar desde una salida con esas bajas capacidades de voltaje y corriente, pero son sólo unos pocos. Por ejemplo, un diodo emisor de luz necesita sólo unos 5 miliamperios con un potencial de cerca de 2 voltios para encenderse con un brillo razonable. Una presentación LED se puede manejar, por tanto, directamente desde un puerto de ordenador sin dificultad. No se requiere usualmente una resistencia serie para cada LED, ya que la corriente está limitada adecuadamente por la capacidad dadora de corriente del puerto.

Hay relés *reed* miniatura que se encierran en lo que es una especie de encapsulado plástico DIL de 14 patillas, funcionando algunas de éstas con una tensión tan pequeña como 3.7 voltios, y una corriente mínima de 7.4 miliamperios. Estos se pueden controlar directamente desde una salida TTL, o una salida con carcterísticas similares (incluidos la mayoría de los puertos de salida de los ordenadores). El propio relé incorpora un diodo supresor para proteger la salida frente al voltaje inverso generado por la conmutación del relé. Mientras que para algunas aplicaciones estos relés ofrecen un modo muy simple de controlar una parte de un equipo, se han de tener en cuenta las limitaciones de los contactos del relé. La corriente, tensión y potencia máximas varían algo de un tipo a otro, pero ninguno de estos componentes parece ser capaz de manejar una carga de 240 voltios AC. La máxima potencia que se puede manejar suele estar en el rango de 3 a 10 vatios. Esto permite cargas como lámparas de filamento de bajo voltaje y pequeños motores eléctricos, pero es inadecuado para la mayoría de las aplicaciones.

Es más bien fácil aumentar las capacidades de corriente y tensión de salida de un puerto, usando un sencillo transistor conmutador, y la figura 19 muestra

dos simples circuitos para hacer esto. El primero, (a), usa un transistor bipolar de alta ganancia como conmutador de emisor común. El voltaje de salida máximo de una salida lógica es de cerca de 0.8 voltios, y esto es suficiente para polarizar en conducción a un transistor bipolar. Se usan, por tanto, D1 y R2 para reducir efectivamente el potencial de salida a cerca de 0.6 voltios, y así Tr1 se desconecta cuando la salida está baja. Cuando la salida pasa a nivel alto, producirá un potencial de 2 voltios o más, y la caída de tensión en D1 no es suficiente para evitar que Tr1 conduzca y active el relé. R1 limita la corriente, si fuera necesario.

Se ha supuesto que se necesitaba incrementar el voltaje de control, y que se ha usado para el relé una fuente separada de mayor tensión. Sin embargo, si una fuente de 5 voltios fuera adecuada para controlar el relé, y el ordenador pudiera dar suficiente corriente de salida, la alimentación del relé y del circuito controlador se pueden obtener del ordenador. Téngase en cuenta que caen cerca de 0.5 voltios entre los terminales colector-emisor de Tr1, y que la bobina del relé se alimentará sólo con los restantes 4.5 voltios.

Incluso si se necesitara una fuente de tensión mayor, muchos ordenadores tienen salidas de +9 o +12 voltios en su puerto de expansión o en un enchufe separado de la fuente. Aunque esta fuente tiene a menudo mucho rizado y no está estabilizada, para una aplicación como un circuito de manejo de relés esto no tiene importancia práctica, y una fuente de este tipo es perfectamente adecuada siempre que esté en el rango de voltajes de operación del relé. El voltaje máximo que se puede usar es de 20 voltios, que es la tensión colector-emisor máxima permitida del transistor BC109C. El circuito puede manejar una corriente máxima de 100 miliamperios, que es de nuevo el máximo permitido para el BC109C. D2 es un diodo de protección que suprime el alto voltaje

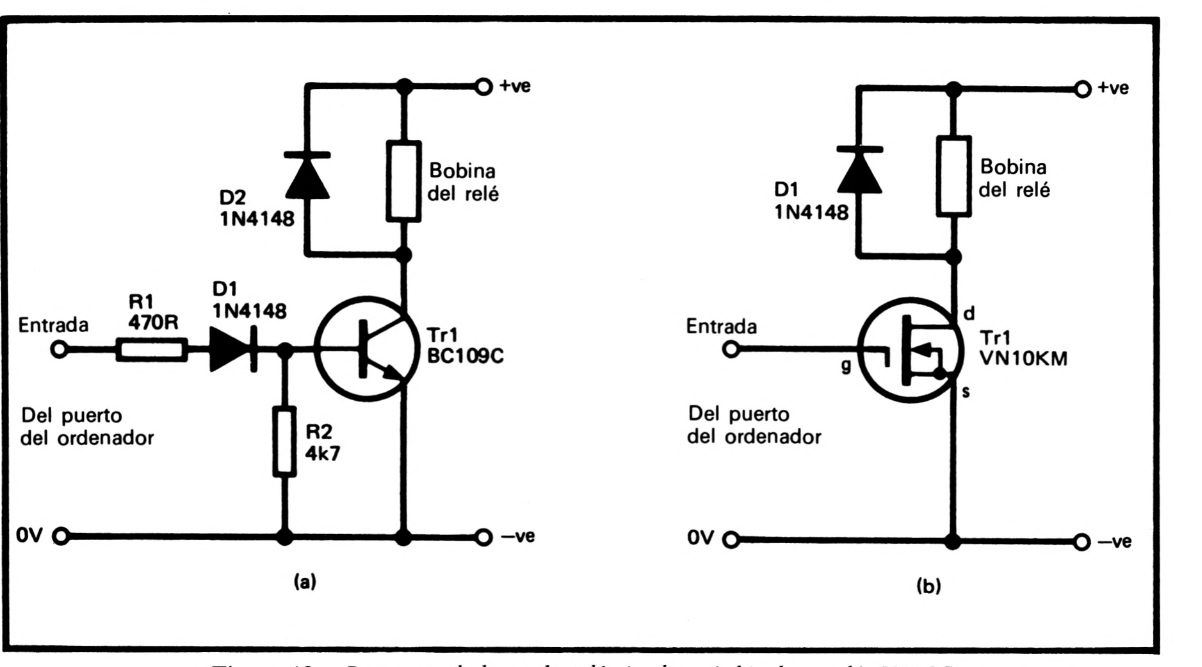


Figura 19.—*Dos controladores de relé simples:* a) *bipolar, y* b) *VMOS*

inverso que podría, si no, generarse en la bobina del relé al desenergizarse.

El segundo circuito controlador de relé, (b), es incluso más sencillo, debido al uso de un pequeño transistor VMOS. Un transistor VMOS necesita una tensión directa de polarización puerta-fuente de aproximadamente 0.8 voltios, antes de que empiece a conducir, y entra en fuerte conducción al polarizarse en directo con unos 5 voltios. La impedancia de entrada de un dispositivo de este tipo es extremadamente alta, y lo que carga al puerto de salida del ordenador es despreciable. Es posible, por tanto, controlar directamente un transistor VMOS desde una salida lógica de 5 voltios.

Se pueden manejar corrientes de salida de hasta cerca de 100 miliamperios con este circuito, y la máxima tensión de la fuente es de unos 60 voltios. Esto debiera ser suficiente para manejar cualquier relé normal.

Aunque los relés son componentes muy simples, tienden a causar dificultades. Cuando se selecciona un relé hay que tener cuidado en escoger uno con las características adecuadas en los contactos. Verifique que puede manejar tanto la corriente y tensión como la potencia necesaria. Las características AC y DC suelen ser diferentes, siendo algo mayores las de AC. Por eso, si se está controlando una carga DC, hay que asegurarse de que se comprueban las características DC y no las AC.

Por supuesto, un circuito controlador de relé es adecuado no sólo para manejar un relé, y cualquier parte del equipo operado DC se puede manejar de la misma manera, siempre que sus necesidades de corriente y tensión no sean excesivas. El diodo de supresión sólo se necesita para cargas altamente inductivas, como un relé o un motor eléctrico. Este componente no se necesita cuando se controla algo así

como una lámpara de filamentos o un circuito electrónico.

ULN2003

En aplicaciones donde se necesiten varios controladores de relés, un circuito integrado controlador de relé, como el ULN2003, es probablemente la solución más práctica. Este tiene siete controladores Darlington Pair con resistencias de limitación de corriente en serie con cada entrada. También tiene un diodo de protección con cada salida. La figura 20 muestra los detallles de patillaje de este dispositivo.

En uso, el terminal de alimentación negativa (patilla 8) se conecta a la pista de 0 voltios del puerto del ordenador, así como a la pista de alimentación negativa de la fuente de alimentación del relé (si es que se usa una fuente de alimentación separada para el relé). El relé se conecta entre cada salida y la pista de alimentación positiva, mientras que cada entrada se conecta directamente a la línea de salida del puerto del ordenador. Los relés que no se necesiten, sencillamente se ignoran. La conexión de alimentación positiva del ULN2003 sólo se conecta a los ánodos de los diodos de protección, y se pueden dejar desconectados si el circuito no va a manejar cargas inductivas.

La tensión de alimentación máxima permisible es de 50 voltios, y se pueden manejar con cada controlador corrientes de hasta 500 miliamperios. Sin embargo, para evitar una disipación excesiva y la posible destrucción del dispositivo por sobrecalentamiento, es recomendable mantener la corriente de cada controlador a menos de 100 miliamperios, si es que se usan la mayoría, o todos los controladores.

Para controlar corrientes más altas, probablemente la solución más práctica sea usar transistores de

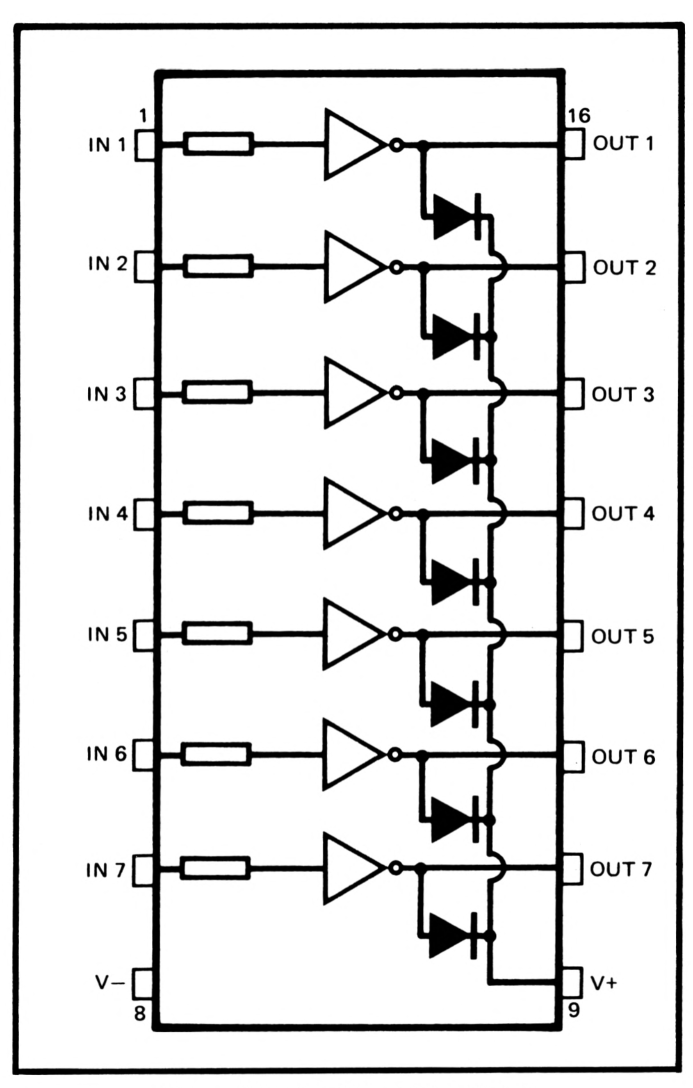


Figura 20.—*Patillaje del ULN2003*

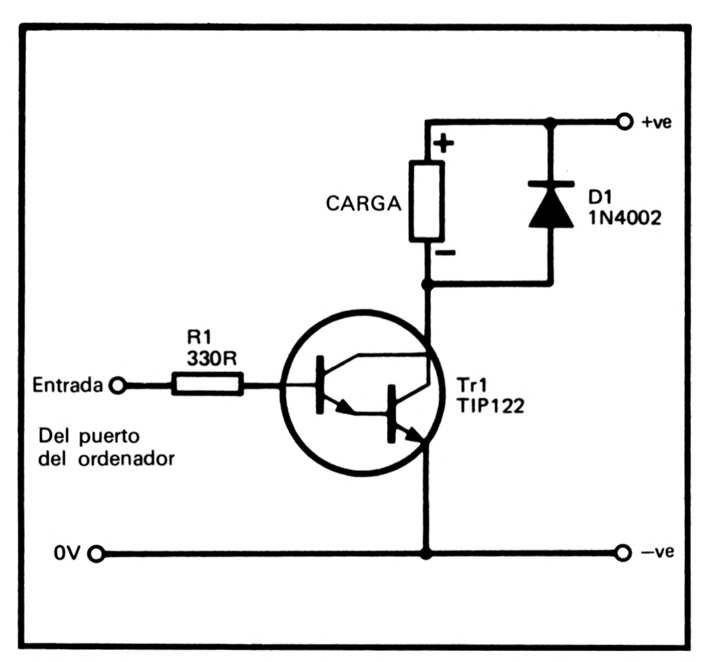


Figura 21.—*Circuito controlador Darlington de alta corriente*

potencia Darlington, y la figura 21 muestra un circuito de un controlador de este tipo. Este usa un dispositivo TIP122, y tiene una ganancia de corriente típica de 5000. El circuito es capaz, por tanto, de manejar corrientes de hasta cerca de 2 amperios, con una caída de tensión en Tr1 de aproximadamente 1 voltio. Es recomendable ponerle a Tr1 un pequeño disipador de calor, siendo adecuada una pequeña placa prefabricada; una pieza de aluminio 18 SWG de unos 50 mm cuadrados sería suficiente. Nótese que la placa de disipación del TIP122 está conectada internamente a su terminal de colector.

Se necesitan cerca de 1.2 voltios en la base de un dispositivo Darlington antes de que empiece a conducir, y no es necesario, por tanto, un diodo en el

circuito de base para reducir el voltaje de entrada (R1 es para limitar la corriente). Este circuito se puede utilizar con una tensión de alimentación máxima de 100 voltios.

Opto-aisladores

Una ventaja del relé sobre un circuito controlador directo es que da un aislamiento total entre el ordenador y el circuito a controlar. Si se usa el circuito controlador para manejar la carga directamente, la pista de tierra del ordenador y la pista de tierra del equipo controlado están conectadas juntas. Ademas, sólo se pueden controlar equipos alimentados en DC.

Un relé tiene lo que efectivamente es un interruptor ordinario (operado por un electroimán), lo que no es un contacto eléctrico con el circuito controlador. Se puede usar entonces para controlar un equipo AC o DC, y no se necesita una conexión directa entre el ordenador y el equipo controlado.

Este aislamiento se puede conseguir de otras maneras, y una de las más simples es usar un circuito opto-aislador de algún tipo. Un opto-aislador consiste en un diodo emisor de luz, más un tipo de dispositivo fotosensible, estando dirigida la salida de luz hacia la superficie sensible de la fotocélula. Los dos componentes se montan en un encapsulado opaco para evitar que luces extrañas lleguen a la fotocélula.

La idea general es que se use la salida lógica para controlar el diodo emisor de luz, y cuando éste conduce, la luz de salida hace que la fotocélula tenga una baja resistencia. La fotocélula puede conectarse entonces a un circuito divisor de tensión para que produzca una salida lógica alta cuando se active el diodo emisor de luz, y una salida baja cuando no lo esté. La salida del circuito tiene, por tanto, el mismo

estado lógico que la entrada, pero no hay conexión eléctrica entre ambas.

Los interfaces de este tipo se usan muy a menudo incluso donde no hay una necesidad real de aislamiento. La razón de usar un circuito de aislamiento en estos casos es asegurar que cualquier fallo o error en el equipo utilizado con el ordenador no daña la máquina. Los opto-aisladores se pueden usar cuando se toman las salidas de un puerto, o cuando se introduce una señal de entrada a un puerto, pero en este contexto se usan mayoritariamente en circuitos de entrada. El cuándo merece esto realmente la pena es dudoso, y depende del tipo de circuito con el que se va a usar el ordenador, y de si el usuario está a prueba de accidentes o no.

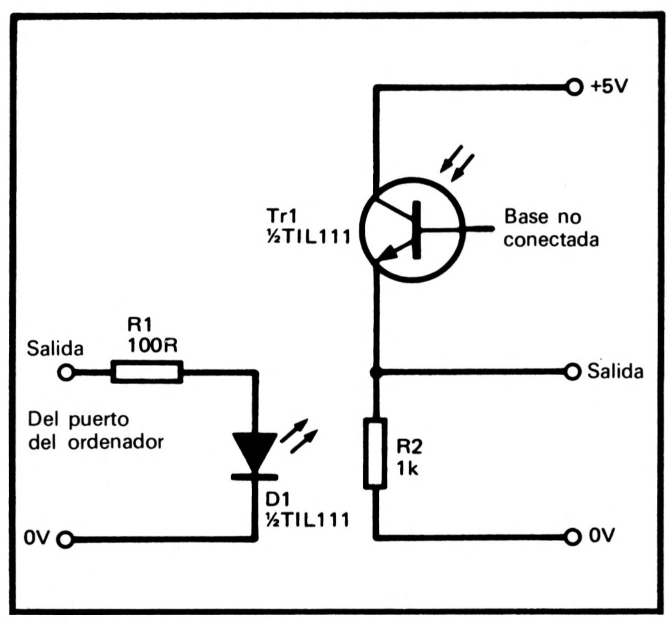


Figura 22.—*Sencillo circuito aislador de niveles lógicos*

El tipo estándar de opto-aislador usa un LED infrarrojo más un fototransistor. La rázon de usar un diodo de infrarrojos en lugar de usar uno normal de luz visible es simplemente que los semiconductores fotosensibles tienen un pico de respuesta en la región de infrarrojo. Un LED de infrarrojo ayuda, por tanto, a dar la eficiencia de pico del dispositivo.

La figura 22 muestra cómo se puede usar un TIL111 u opto-aislador similar (como el IL74) como circuito aislador que transfiere niveles lógicos. Aquí el LED se maneja desde una salida lógica de modo normal, dando R1 la limitación de corriente si es que es necesaria. El fototransistor se conecta a un circuito divisor de tensión, con su resistencia colector-emisor formando uno de los elementos del divisor, y formando R2 el otro. El fototransistor se usa como elemento superior del divisor para que se produzca un nivel de salida alto cuando conduce el LED, y así el circuito no produce inversión.

Algunas salidas lógicas dan corrientes de control inadecuadas para el LED, y entonces se puede usar el circuito controlador de la figura 23 para amplificar la corriente del LED a un valor adecuado (de hecho, sobre unos 10 miliamperios).

Existen opto-aisladores dobles y cuádruples, como el ILD74 (doble) y el ILQ74 (cuadruple), siendo éstos en general más convenientes y menos caros de usar que los tipos sencillos cuando se necesitan varios aisladores. La figura 24 da los detalles del patillaje de los opto-aisladores simples, dobles y cuádruples.

Triac-aislador

Un opto-aislador ordinario como el TIL111 o el IL74 sólo pueden manejar tensiones y corrientes más bien bajas, y sólo son adecuados con cargas DC.

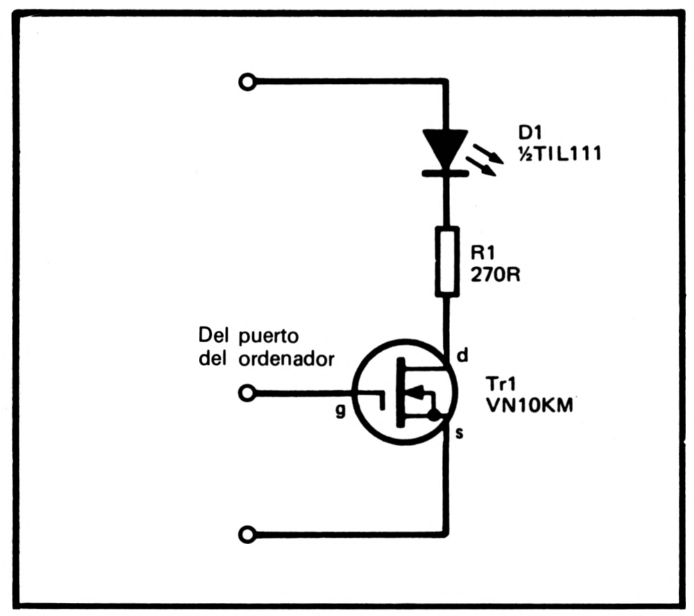


Figura 23.—*Un controlador de LED para el circuito de la figura 22*

Estos dispositivos son, por tanto, incapaces de controlar incluso una carga de baja potencia de la red. Es posible utilizar un opto-aislador estándar para controlar un triac, que a su vez controlaría la carga de la red, pero hay maneras más sencillas de hacer las cosas hoy en día.

Esto es, usar un tipo especial de opto-aislador llamado a menudo "triac-aislador" y, como implica su nombre, utiliza un triac fotosensible en lugar de un fototransistor. El MOC3020 es un ejemplo de un triac-aislador. La figura 25 muestra cómo se puede usar el MOC3020 para controlar una pequeña carga de red, y también da información del patillaje de este dispositivo.

En operación, el circuito es muy directo. El LED se

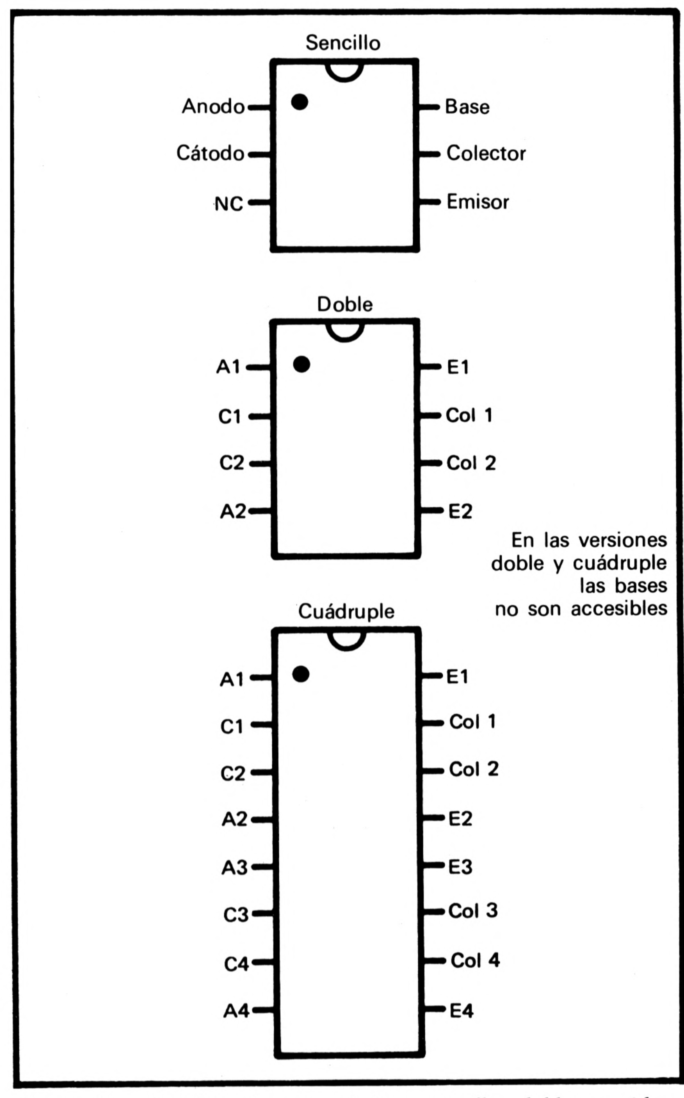


Figura 24.—*Patillajes de opto-aisladores sencillos, dobles y cuádruples*

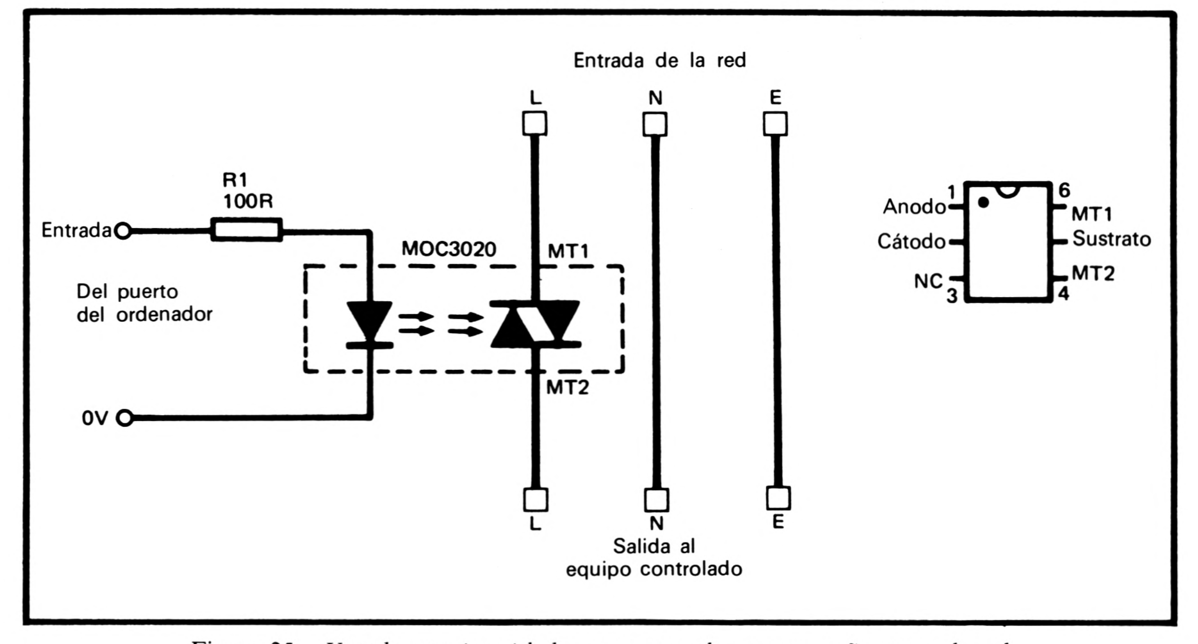


Figura 25.—*Usando un triac-aislador para controlar una pequeña carga de red*

alimenta desde el puerto de salida del modo usual, utilizando un controlador de LED si fuera necesario. Como una corriente de LED dé unos pocos mA es suficiente para operar el triac-aislador, no parece que sea necesario un controlador de LED. Un triac normal se dispara a la zona de conducción con una polarización directa en su terminal de puerta, pero en este caso no existe dicha conexión. Un triac también se puede disparar aplicando un alto voltaje entre los dos "terminales de la red". Un alto voltaje hace que fluyan corrientes de filtración en el dispositivo, y esto conduce a una acción regenerativa que pone a conducir al dispositivo de la misma manera que lo haría una corriente de disparo en la puerta. Normalmente la tensión necesaria para hacer esto es muy alta, pero cuando la sección triac del aislador está sujeta a la salida de luz del LED, fluyen fuertes corrientes de filtración con muy poco voltaje aplicado al dispositivo.

El triac se desconecta, por tanto, cuando el LED está apagado, pero cuando este último se activa, el triac pasa a conducción en seguida en cada medio ciclo de la red (tiene que redisparar en cada semiciclo, ya que se desconecta al final de cada semiciclo cuando la corriente a través del dispositivo cae a 0). Esto, efectivamente, acopla la parte "L" de la red a través del dispositivo directamente a la carga, con una caída insignificante de tensión de cerca de 1 voltio a través de la sección triac del aislador. Como el triac conduce en ambas direcciones, y no tiene terminal de puerta, el circuito funcionará como si se transpusieran MT1 y MT2. Nótese que no debe hacerse conexión alguna al terminal de sustrato del triac-aislador.

Mientras que el circuito de la figura 25 es muy simple y conveniente de usar, tiene una desventaja mayor: en que el MOC3020 tiene una corriente máxima de 100 mA (su PIV es de 400 voltios, de hecho). Cuando se usa con una fuente de red de 240

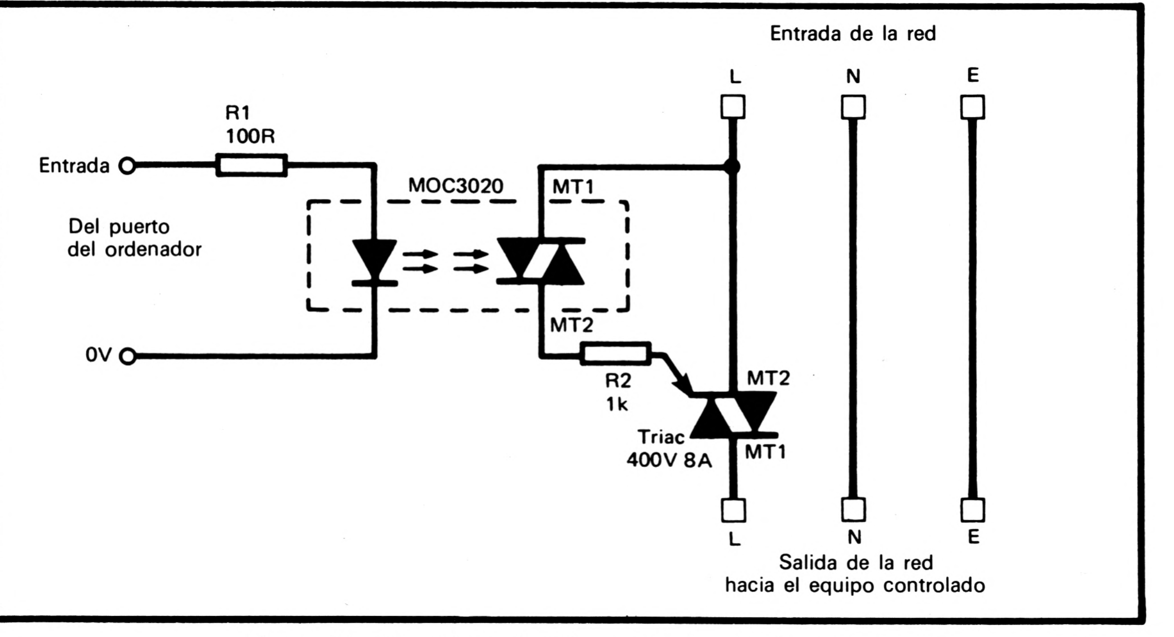


Figura 26.—*Controlador de red opto-aislador de alta potencia*

voltios AC, esto posibilita controlar una carga de no más de 24 vatios. Esto es, obviamente, menor que el consumo de potencia de la mayoría de los equipos alimentados por la red, y limita seriamente la utilidad del circuito.

Afortunadamente, es cosa fácil usar la sección del triac del aislador para disparar un triac de mayor potencia, y así controlar potencias mucho más altas. La figura 26 muestra una manera simple de lograr esto. La parte triac del aislador se conecta de tal manera que cuando se activa da una corriente de disparo para el triac principal a través de la resistencia de limitación de corriente R2. El triac principal da una corriente de 8 a 10 amperios, y supuesto que se ha montado en un disipador razonablemente grande (sobre 4.5 grados centígrados por vatio o menos) se pueden controlar potencias de hasta 1500 vatios. Cualquier triac normal que admitiera corrientes de 8 a 10 amperios, y una tensión de 400 voltios, sería adecuado, así como uno que tenga un diac incorporado no lo sería.

Cuando se trabaja con la alimentación de la red es importante construir proyectos de tal manera que no haya cables de la red no cubiertos, o de manera en que alguien pueda fácil o inadvertidamente hacer contacto con dichos cables de red. Si se usa un chasis o caja metálica, ésta debe ponerse a tierra con la toma de tierra de la red. A menos que se comprenda completamente lo que se está haciendo, es mejor no manejar este tipo de circuito hasta que así sea. No es sólo el riesgo que corren el proyecto y el ordenador si se comete un error cuando se construye un circuito de este tipo.

Eliminación de rebotes

Introducir una señal en un ordenador es a menudo bastante directo, ya que en muchos casos será un circuito lógico el que produce la señal de entrada. Es cierto entonces que la entrada se puede acoplar con éxito directamente al puerto de entrada sin dificultad. Las señales analógicas son más dificiles y los convertidores analógicos se tratarán en el siguiente capítulo.

Otra fuente común de señales es algún tipo de interruptor mecánico. Este puede ser de tipo normal (operado manualmente) o, quizá, un microinterruptor o un interruptor "reed". Sea cual sea el tipo de interruptor usado, un problema que seguro que aparece es el llamado "rebote en los contactos". Este se presenta cuando el interruptor no se abre y cierra "limpiamente", sino que produce varios picos de ruido cada vez que acciona. En aplicaciones no digitales, esto no tiene apenas importancia, pero en sistemas digitales puede suceder que el circuito responda a los pulsos producidos por el interruptor. Para el circuito digital, los picos ruidosos causados por el rebote de los contactos serán probablemente indistinguibles de los propios pulsos del interruptor, y se producirá una operación incorrecta del sistema causada por la respuesta a estas señales de ruido.

Hay muchas maneras de eliminar el ruido producido por los rebotes del contacto, y el circuito de la figura 27 muestra una de las formas más simples y efectivas de hacer esto. IC1 es uno de los seis disparadores inversores Schmitt de un dispositivo 74LS14 (el patillaje de éste se dio antes en la figura 3). Bajo condiciones de espera (con S1 abierto), la entrada de IC1 pasa al estado alto, y la salida, por tanto, va al estado bajo.

Si se cierra S1, la entrada de IC1 pasa a nivel bajo y la salida a nivel alto, pero R1 y C1 forman un

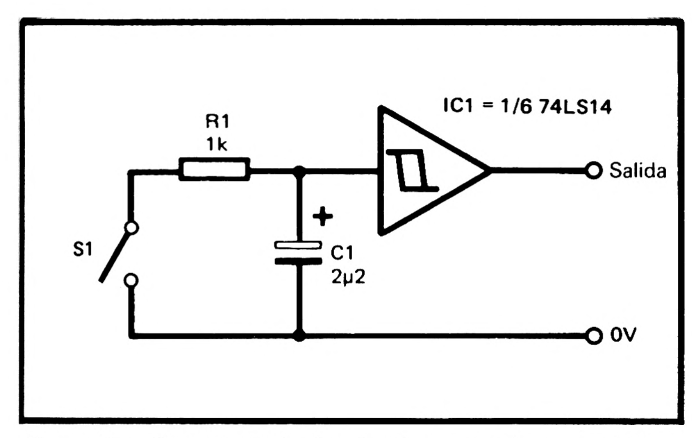


Figura 27.—*Circuito eliminador de rebotes simple, pero efectivo*

simple filtro paso bajo que, efectivamente, filtra los picos de ruido de alta frecuencia generados por S1, evitándose así que éstos lleguen a la entrada del circuito integrado IC1, o al menos llegarán fuertemente atenuados. Un disparador Schmitt tiene histéresis, que simplemente significa que tiene reluctancia a pasar desde un estado al otro. Esto se introduce teniendo la tensión de entrada necesaria para que la salida pasa al estado alto, menor que la tensión de entrada a la que volvería de nuevo al estado bajo. Así, incluso si una pequeña cantidad de ruido alcanza la entrada de IC1, no se producirán señales de salida espúreas.

Idealmente C1 debería tener un valor alto, como el sugerido de 2.2 microfaradios. Sin embargo, un valor alto tiende a ralentizar la respuesta al cierre de S1, y en aplicaciones donde un tiempo de respuesta rápido es esencial, podría ser necesario utilizar un valor menor de C1. Es cuestión entonces de encontrar empíricamente el mínimo valor de C1 que elimina el rebote en los contactos.

Si se necesita un pulso negativo cuando se activa el interruptor, sólo es necesario añadir un disparador inversor de Schmitt a la salida de IC1, y usar entonces la señal de salida invertida de este dispositivo.

4

Conversores analógicos

Mientras que existen algunas aplicaciones para un microordenador más un interfaz, que implican sólo señales digitales, la mayor parte de las aplicaciones de control y medida implican señales analógicas. Un ordenador trabaja con números binarios representados por señales lógicas de 5 voltios, pero hay pocas cosas en el mundo real (o incluso en el mundo electrónico) que producen o responden a señales de este tipo. La medida de prácticamente todo implica el uso de un transductor de algún tipo, el cual produce una tensión de salida que es proporcional a lo que se está midiendo. Este podría ser un termistor o un dispositivo semiconductor sensor de temperatura en un circuito de termómetro electrónico, o quizá una fotocélula en una aplicación de medida de luz. El control de algo como la velocidad de un motor eléctrico requiere un voltaje variable, ya que la velocidad del motor depende de la tensión aplicada.

Obviamente no hay manera de acoplar directamente la tensión de un circuito sensor a un puerto de entrada digital de 8 bits, o de controlar la velocidad de un motor eléctrico directamente desde una salida de 8 bits. Para introducir una tensión de entrada en un ordenador, ésta debe procesarse primero por un convertidor analógico a digital, que no es más que un

circuito que da una salida digital, proporcional a la tensión de entrada. Por ejemplo, si una tensión de entrada de 25.5 voltios dio una salida de 11111111 (255 en binario), una entrada de 1.5 voltios daría una salida de 00001111 (15 en binario). Para controlar algo como un motor eléctrico, se requiere un conversor digital a analógico, que funciona de manera opuesta. En otras palabras, si una entrada digital de 11111111 dio una tensión de salida de 25.5 voltios, una entrada de 00001111 daría una salida de 1.5 voltios. Actualmente hay convertidores logarítmicos analógico a digital o digital a analógico, pero la mayoría de las aplicaciones requieren tipos lineales, y éstos son los únicos que están disponibles para el usuario aficionado.

Ambas conversiones digital a analógico y analógico a digital implican una pérdida de exactitud. Si tomamos un conversor de 8 bits de cualquier tipo, en la cara analógica del circuito podría necesitarse el producir o convertir un rango infinito de voltajes. Sin embargo, en el lado digital del conversor sólo hay 256 niveles diferentes. En el ejemplo anterior estaban disponibles las salidas en precisamente 25.5 y 1.5 voltios, pero supóngase que se necesitaran 24.45 ó 1.55 voltios. Ninguno de ellos se podría conseguir, ya que la salida se incrementa en pasos de 0.1 voltios, y sería cuestión de usar el voltaje de salida más cercano y aceptar un error de 0.05 voltios.

Para mayor exactitud, se requiere un conversor con un gran número de bits, y en aplicaciones de audio de alta calidad, por ejemplo, se usan normalmente conversores de 14 ó 16 bits. Para algo simple como una entrada del *joystick,* un conversor de 4 ó 5 bits sería probablemente bastante adecuado. En el ejemplo de arriba, las salidas de 1.55 y 24.45 voltios se podrían producir usando un conversor de 9 bits en lugar de uno de 8, doblando el número de voltajes de salida posibles y dando incrementos de 0.05 voltios.

Esto todavía no permite obtener cualquier voltaje deseado en el rango de salida, pero el error máximo se reduciría a 0.025 voltios. A mayor número de bits usados, mayor será la resolución y mejor la exactitud.

La mayoría de los conversores analógicos populares son de 8 bits, diseñados específicamente para usarse con microordenadores de 8 bits. Es posible usar un conversor con más de 8 bits con un micro doméstico normal de 8 bits, pero la entrada al o la salida del conversor tiene que tomarse en dos bytes (octetos) separados. Unas matemáticas simples en el ordenador se usan para procesar los dos bytes recibidos y devolver el número correcto, o para procesar el número y enviarlo en dos bytes. Esto normalmente no es necesario y, aunque parecería que un sistema de 8 bits ofrece sólo una exactitud más bien limitada, los resultados al respecto son adecuados para muchas aplicaciones.

Supóngase que el ordenador se va a usar como controlador de una sofisticada maqueta de tren; un sistema de 8 bits daría la parada del tren más 255 velocidades diferentes. Incluso si un bit se usara para fijar la dirección del tren, todavía se tendrían la parada del tren, más 127 velocidades diferentes en cada dirección. Esto, de hecho, sería más que adecuado, ya que cada incremento de velocidad sería sólo marginal. En la práctica no habría una diferencia importante entre la velocidad 120 y la 121.

Incluso en medición, 256 niveles es casi invariablemente bastante adecuado. Esto representa una exactitud tan pequeña como un 0.2 por 100 si se usa un conversor de alta calidad, y esta comparación es favorable con la exactitud obtenida usando incluso un medidor de bobina móvil de alta calidad. Da cerca de 10 veces la exactitud obtenida usando un pequeño medidor de panel del tipo popular en los proyectos caseros. Los equipos de medida digitales usan a menudo una presentación de tres dígitos y medio,

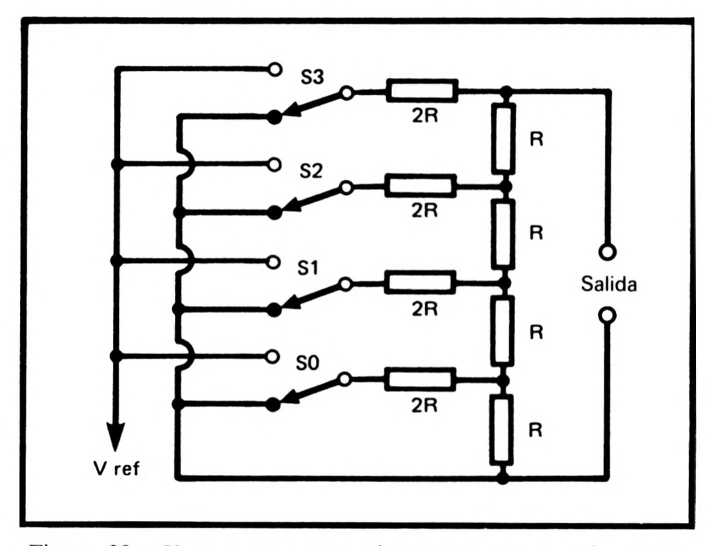


Figura 28.—*Unos interruptores electrónicos y una red resistiva producen un efecto D/A*

dando 1.999 niveles distintos de presentación. En la práctica, la precisión real de tales instrumentos es mucho menor que el máximo teórico, y a menudo no es mejor que un 0.5 por 100. Para medidas absolutas (más que comparativas), la precisión puede no ser mejor que la dada por un conversor de 8 bits y un microordenador.

Digital a analógico

Consideraremos primero la conversión digital a analógico, ya que ésta es levemente más directa que la conversión analógico a digital. Hay varias maneras de lograr este tipo de conversión, pero el sistema que se usa casi invariablemente es uno que se basa en

interruptores electrónicos y en una red de resistencias R-2R. Este sistema está dibujado en la figura 28, que muestra un circuito de cuatro dígitos. Sin embargo, el sistema obviamente se puede extender o contraer para acomodar cualquier número deseado de bits.

El principio básico es bastante simple, y si el interruptor 3 se pone en la posición alta, la salida del voltaje de referencia se lleva a la salida a través de la primera de las resistencias "2R". Hay una caída de voltaje a través de este resistor, pero ya que se está alimentando en una resistencia relativamente alta (formada por una combinación serie-paralelo de los otros resistores), esta caída de voltaje no es muy grande. Si, por otro lado, se pone en la posición alta el interruptor 0, hay mucha más resistencia desde el voltaje de referencia a la salida. Además, hay varias resistencias en derivación de relativamente bajo valor, y sólo una pequeña fracción del voltaje de referencia llega a la salida. Poniendo dos o más interruptores en el estado alto se tienen dos o más caminos desde la fuente de referencia a la salida, proporcionando un potencial de salida igual a la suma de las tensiones proporcionadas por cada interruptor y su sección de la red de resistores.

Claramente el interruptor 3 da una inyección mayor de voltaje de salida que el interruptor 2, que a su vez da una inyección mayor de voltaje de salida que el interruptor 1, y así sucesivamente. Llevaría un montón de aritmética el averiguar el voltaje de salida para un nivel de referencia dado, y para cada combinación de los interruptores, pero esto probaría, de hecho, que se produce el resultado deseado. Si operando S0 se incrementa el voltaje de salida en 1 voltio, S1, S2 y S3 lo incrementarían en 2, 4 y 8 voltios, respectivamente. Una combinación de S0 y S2 daría un voltaje de salida de 4 + 1 = 5 voltios.

ZN425E

Ferranti produce un rango excelente de conversores analógicos que están disponibles para los usuarios aficionados a precios razonables, y son dispositivos de este rango los que se describirán aquí. Uno de los más útiles es el ZN425E, que se puede usar para la conversión digital a analógica o, como veremos luego, con unos cuantos componentes extra funcionará también como conversor analógico a digital. Este dispositivo tiene un encapsulado plástico estándar DIL de 16 patillas.

La figura 29 muestra un circuito conversor digital-analógico basado en el ZN425E. Hay incorporada una fuente de referencia de 2.55 voltios, con su salida disponible en la patilla 16. Se puede aplicar un voltaje de referencia externo a la patilla 15, pero como la referencia interna es de muy alta calidad, no hay ninguna ventaja en hacerlo; la referencia interna se usa conectando las patillas 15 y 16 juntas. C1 es un condensador de desacoplo para la fuente interna de referencia.

El rango de voltaje de salida del dispositivo es aproximadamente de 0 a 2.5 voltios, pero en la mayoría de las aplicaciones es necesario amplificar y separar *(buffering)* la salida. Este es el propósito de IC2 y los componentes asociados. La ganancia de IC2 se fija usando VR2, mientras que VR1 es el control de polarización nula *(null offset)*. Aunque en teoría el voltaje mínimo de salida de IC1 es 0, y esto da un voltaje de salida de 0 también desde IC2, en la práctica aparecen pequeños voltajes de polarización, por lo que la tensión de salida mínima puede no ser 0. VR1 se ajusta para evitar estas imprecisiones.

El procedimiento básico de inicialización es, primero, poner todas las entradas de datos a 0 y ajustar VR1 para 0 voltios en la salida. Con todas las entradas de datos altas, se ajusta entonces VR2 para

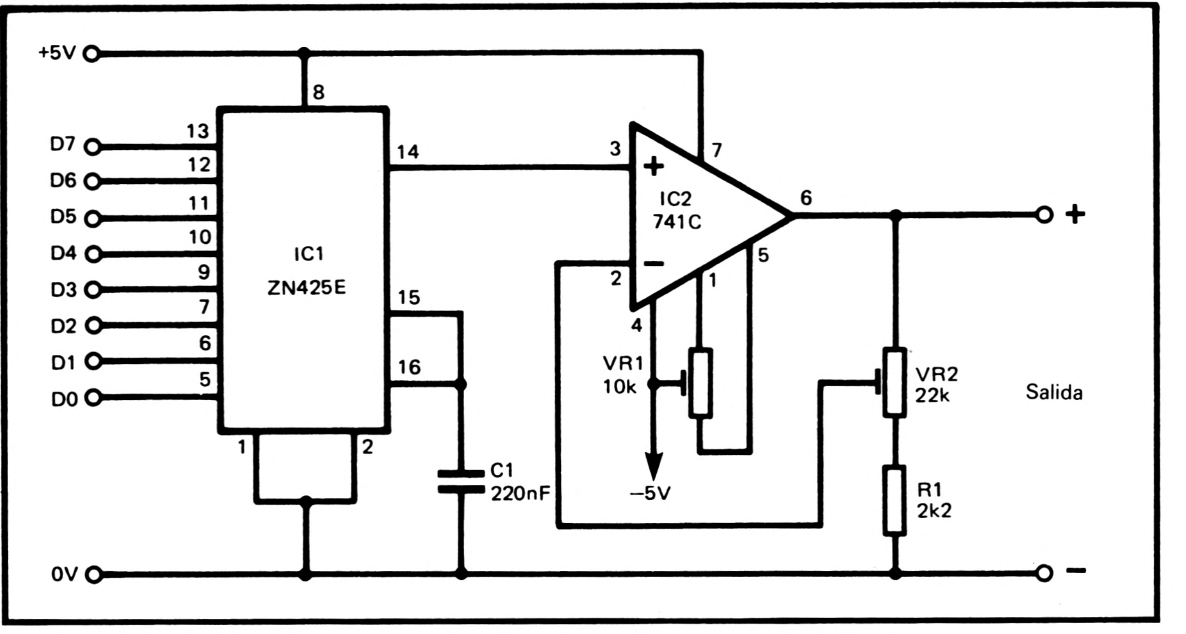


Figura 29.—*El ZN425E como conversor digital a analógico*

la tensión de salida máxima requerida. El procedimiento completo se repite unas cuantas veces hasta que se obtiene la precisión deseada.

Nótese que IC2 requiere una fuente de —5 voltios. Esta se necesita para permitir que la salida de IC2 pueda pasar a la tensión de alimentación de 0 voltios. Sin esta fuente negativa, la tensión de salida mínima de IC2 estaría cerca de 2.5 voltios sobre la pista de 0 voltios. Algunos ordenadores tienen una salida de —5 voltios, pero es posible derivar una de la fuente de +5 voltios si fuese necesario. Maneras de lograr esto se describen en la última parte de este capítulo. VR2 se puede ajustar para tensiones de salida máximas de hasta 25 voltios, pero esto es sólo posible si hay una fuente de tensión positiva adecuada para IC2. Esta fuente necesita estar, al menos, 2 voltios por encima de la tensión de salida máxima requerida, pero el voltaje de alimentación de IC1 no debe exceder 36 voltios.

En aplicaciones de alta velocidad, un punto importante a tener en cuenta es que la salida de un conversor digital-analógico no responde instantáneamente a un cambio en las entradas de datos. El tiempo de fijación *(settling time)* es el tiempo que tarda la salida en llegar al nivel correcto en 1 LSB, y para el ZN425E éste es típicamente 1 microsegundo.

ZN426E

El ZN426E es un conversor digital-analógico de 8 bits de baja corriente. Mientras que el ZN425E requiere una corriente de alimentación típica de 30 miliamperios (40 mA máximo), el ZN426E consume una corriente típica de 5 mA, siendo el máximo sólo 9 mA. Como el ZN425E, tiene un tiempo de fijación *(settling time)* típico de 1 microsegundo. Su encapsulado es un DIL estándar de 14 patillas.

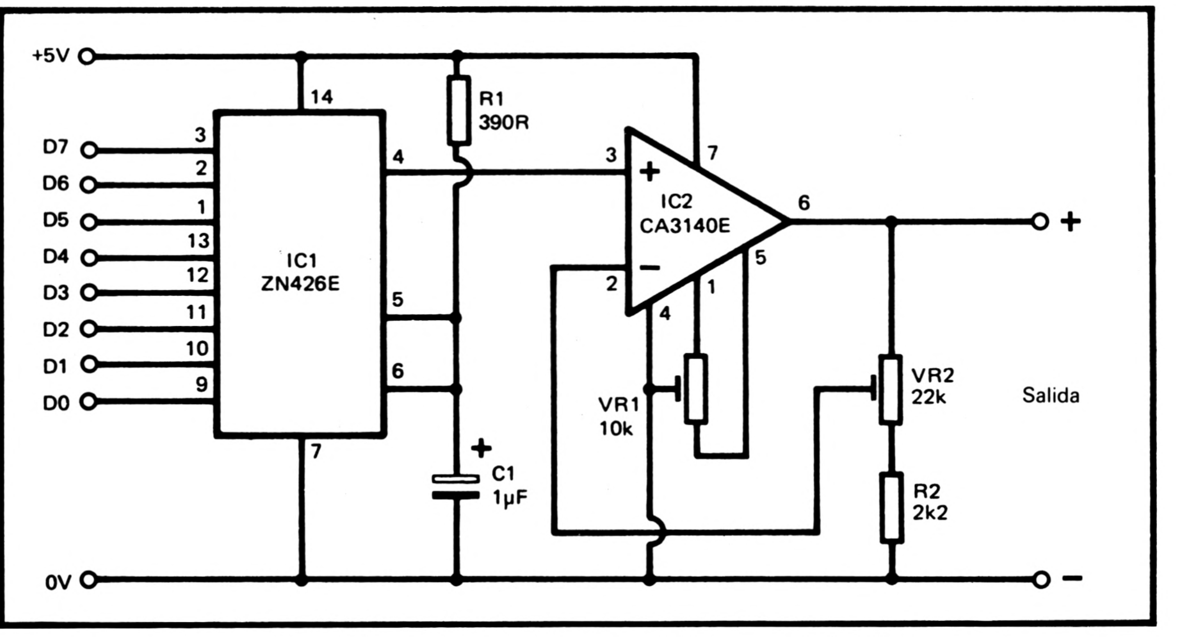


Figura 30.—*Conversor digital a analógico con un ZN426E*

La figura 30 muestra el diagrama del circuito de un conversor digital-analógico que usa el ZN426E. Este dispositivo tiene un voltaje de referencia integrado, con su salida disponible en la patilla 6, pero se requiere una resistencia de carga externa (R1), además de un condensador de desacoplo C1. Esta salida se acopla directamente a la entrada de voltaje de referencia de la patilla 5.

La tensión de salida se toma de la patillla 4, y está en el rango de 0 a 2.55 voltios. IC2 se usa para dar amplificación y separación *(buffering)* y, en este caso, se utiliza un dispositivo CA3140E. Este tiene una etapa de salida clase A que permite que su terminal de salida fluctúe casi hasta la tensión de alimentación negativa. Ello permite la obtención de resultados satisfactorios en muchas aplicaciones, sin tener que recurrir al uso de una fuente de —5 voltios para el dispositivo. Sin embargo, donde sea importante que esté la salida en la tensión de 0 voltios, más que alrededor de unos cuantos milivoltios de ésta, se debería emplear la etapa de salida del circuito de la figura 29. Esta etapa de salida se puede usar con el ZN425E incidentalmente. Como con el circuito anterior, IC2 sólo se puede alimentar desde una fuente de +5 voltios, si sólo se requiere una máxima tensión de salida de cerca de 3 voltios. Para mayores tensiones de salida, debe usarse una fuente positiva de al menos 2 voltios mayor que el potencial de salida máximo requerido.

ZN428E

Este dispositivo es similar al ZN426E, pero tiene en las entradas de datos un retén *(latch)* transparente de 8 bits. El ZN425E y ZN426E sólo se pueden usar cuando sus entradas de datos se alimentan desde un puerto de salida de 8 bits con retención *(latching*

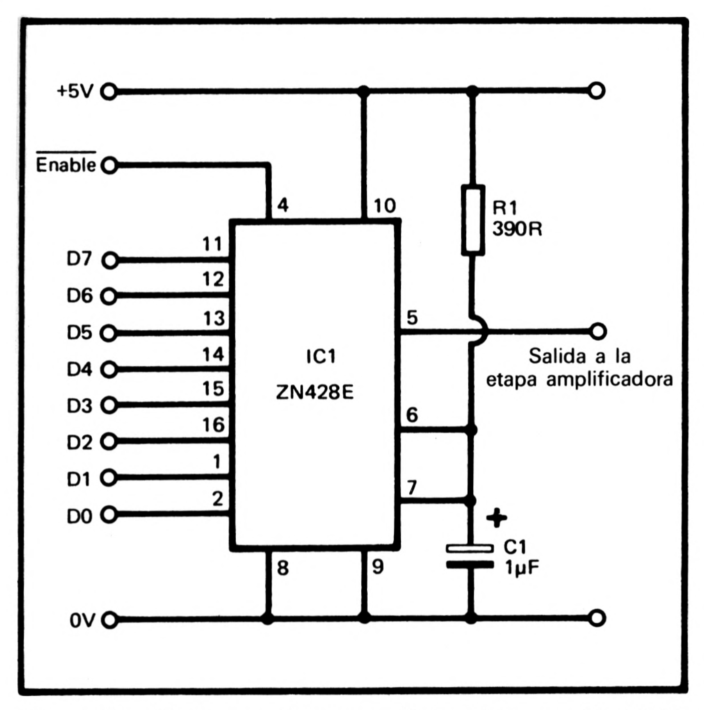


Figura 31.—*El conversor digital a analógico básico con el ZN428E*

port), pero el ZN428E se puede alimentar directa-directamente desde el *bus* de datos de la mayoría de los microprocesadores. El consumo de corriente de este dispositivo es típicamente 20 miliamperios (30 mA máximo). El tiempo de fijación *(settling time)* de este conversor es 800 ns, y su encapsulado es el estándar plástico DIL de 16 patillas. La figura 31 muestra el diagrama del circuito de un conversor digital-analógico que incorpora a este dispositivo.

R1 y C1 son la resistencia de carga y condensador de desacoplo de la fuente de referencia interna de 2.55 voltios, y la salida de ésta se acopla a la entrada de referencia de la patilla 6. La salida analógica está

disponible en la patilla 5, y se llevaría a una etapa amplificadora-separadora *(amplifier/buffer stage)*, como las usadas en los dos circuitos que hemos descrito anteriormente.

La entrada de activación negativa de la patilla 4 controla el retén *(latch)* de entrada, que es similar al dispositivo 74LS373 que fue descrito brevemente antes, pero en este caso la entrada de activación opera de modo opuesto. El retén *(latch)* es "transparente" cuando la entrada de activación se pone baja, y la acción de retención se produce cuando se pone alta. Este terminal se alimenta, por tanto, con la salida de un circuito decodificador de direcciones, y ésta debe ser un pulso negativo (bajo).

Una característica no usual del ZN428E, es que tiene terminales de tierra digital y analógico separados, en las patillas 9 y 8, respectivamente. El dispositivo funcionará apropiadamente con hasta más o menos 0.2 voltios entre estos dos terminales, pero en la mayoría de los casos simplemente se conectarán a una pista de tierra común.

Analógico a digital

Se puede usar un conversor digital a analógico como base para un conversor analógico a digital, y la figura 32 muestra la aproximación usual a ello. Las entradas de un convertidor digital a analógico se alimentan desde la salida ae un contador binario, que es simplemente un circuito que empieza con todas sus salidas bajas, y luego cuenta en binario a un ritmo que se determina con una señal de entrada de reloj. Cuando ha contado hasta el punto en que están altas todas las entradas, el siguiente pulso de reloj lo devuelve al estado original con todas las salidas bajas, y continúa contando de nuevo desde el principio.

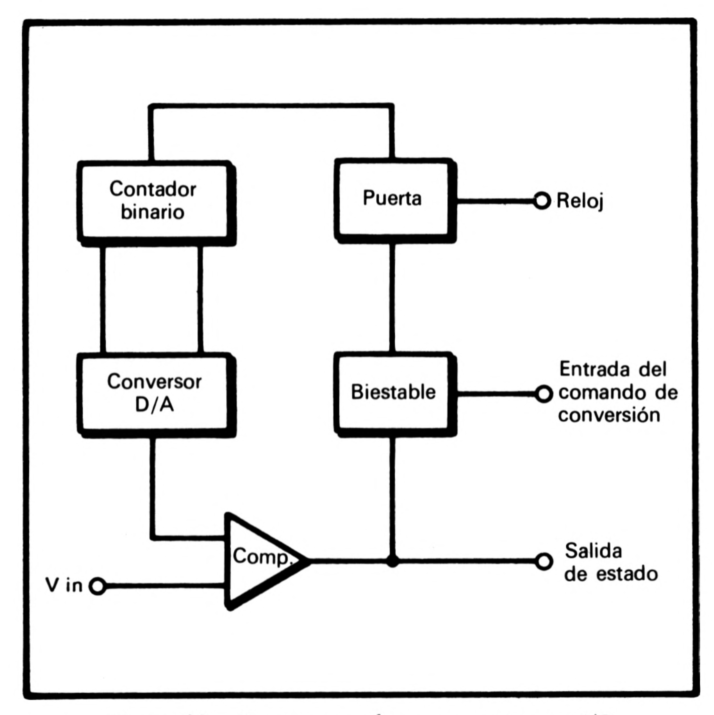


Figura 32.—*Esquema usado en un conversor A/D*

En este caso la señal de reloj se obtiene mediante una puerta *(gate)* y, bajo condiciones de espera, la puerta no pasará la señal de reloj al contador. Sin embargo, si se alimenta la entrada de comando de conversión con un pulso de disparo adecuado, esto pone a 1 a un biestable que activa la puerta, y el contador comienza su operación. Las entradas del conversor digital a analógico se alimentan con las salidas del contador binario, lo que da una forma de onda de salida de rampa escalonada. El creciente voltaje se compara con la tensión de entrada. Supuesto que el voltaje de entrada está en el rango de tensión de salida del conversor digital a analógico, la salida

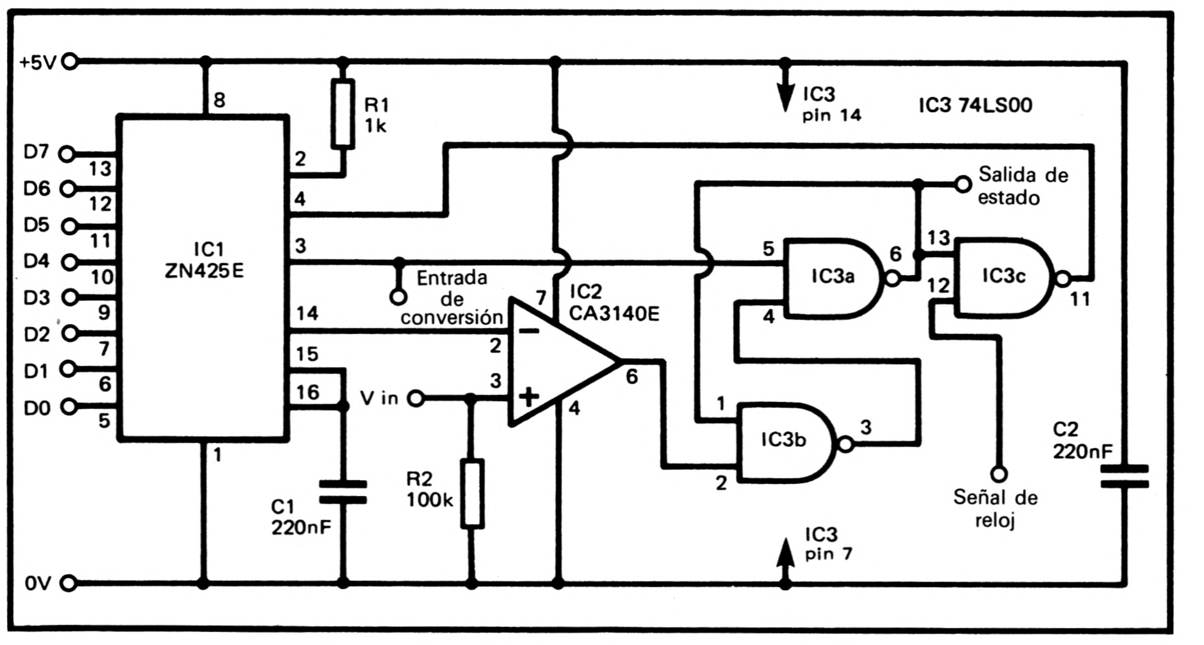


Figura 33.—*El ZN425 usado como conversor A/D*

del último irá eventualmente más allá del voltaje de entrada. La salida del comparador cambia su estado y pone a 0 el biestable, cortando la señal de reloj del contador.

A mayor voltaje de entrada, mayor será el número de salidas del contador binario antes de que se ponga a 0 el biestable y se "congele" la cuenta. La salida del contador da, por tanto, la representación digital de la señal de entrada. La salida del comparador o del biestable se puede usar como salida de estado para indicar al ordenador que se ha completado la conversión. Esto es importante por dos razones, y una es que se necesita alguna forma de sincronización entre el ordenador y el conversor, ya que de otra manera el ordenador podría leer el conversor durante la conversión. La segunda razón es que una tensión de entrada excesiva evitará la reinicialización del circuito y la terminación de la conversión. El contador binario contará indefinidamente. Si ocurriera una sobrecarga en la entrada, la salida de estado se puede usar para evitar que se lea el convertidor y se devuelvan números aleatorios.

Una desventaja de este tipo de conversor es que es relativamente lento. Si un conversor de 8 bits que use este sistema devuelve un valor de 250, habrá necesitado 250 ciclos de reloj para completar la conversión. Con una frecuencia de reloj de 250 kHz esto daría un tiempo de conversión de 1 ms. Tensiones de entrada menores darían una conversión mucho más rápida, pero, obviamente, no se podría tener siempre una conversión tan rápida. Por supuesto, para muchas aplicaciones no es importante una elevada velocidad de conversión, y un conversor que use este sistema es perfectamente adecuado para aplicaciones no críticas.

La figura 33 muestra un conversor analógico a digital práctico que usa este sistema, y está basado en un ZN425E. Mientras que cualquier conversor digital a analógico se puede usar en este tipo de circuito, el

ZN425E es mucho más fácil de usar que la mayoría de las alternativas, ya que tiene un contador binario incorporado y está diseñado para usar en circuitos conversores analógico a digital.

La patilla 2 es la entrada de selección lógica de IC1, y está a nivel alto, mediante R1, para que así las patillas de datos más las entradas del conversor digital a analógico se conecten a las salidas del contador binario.

IC2 es un amplificador operacional, pero aquí se usa como comparador. R2 polariza la entrada no inversora a la tensión negativa y pone la impedancia de entrada del circuito a 100K. Sin embargo, la impedancia de entrada se puede poner a cualquier valor, dando a R2 el valor apropiado. La salida del conversor digital a analógico se introduce directamente a la entrada inversora de IC2. Cuando la tensión de salida del conversor excede a la tensión de entrada, la salida de IC2 es negativa y repone el biestable formado por las puertas NAND de IC3a e IC3b. IC3c es la puerta de control del reloj. El circuito funciona con una frecuencia de reloj de hasta 1 MHz, y con la mayoría de sistemas 6809 y 6502 existirá una señal de reloj adecuada.

Con un microprocesador como el Z80A, la frecuencia de reloj disponible sería ciertamente demasiado alta y sería, por tanto, necesario dividir la frecuencia de reloj entre 4 para poder obtener una frecuencia suficientemente baja. Alternativamente, el conversor podría tener su propio oscilador de reloj, operando cerca de 1 MHz.

Un pulso negativo en la entrada de conversión fija es el biestable para que se realmacene la señal de reloj en el contador binario de nuevo. Esta señal también repone el contador binario a 0. La salida de estado se toma del circuito biestable, y está a nivel alto durante la conversión (la salida de IC3b es el complemento de ésta). Una puerta de IC3 se deja sin usar.

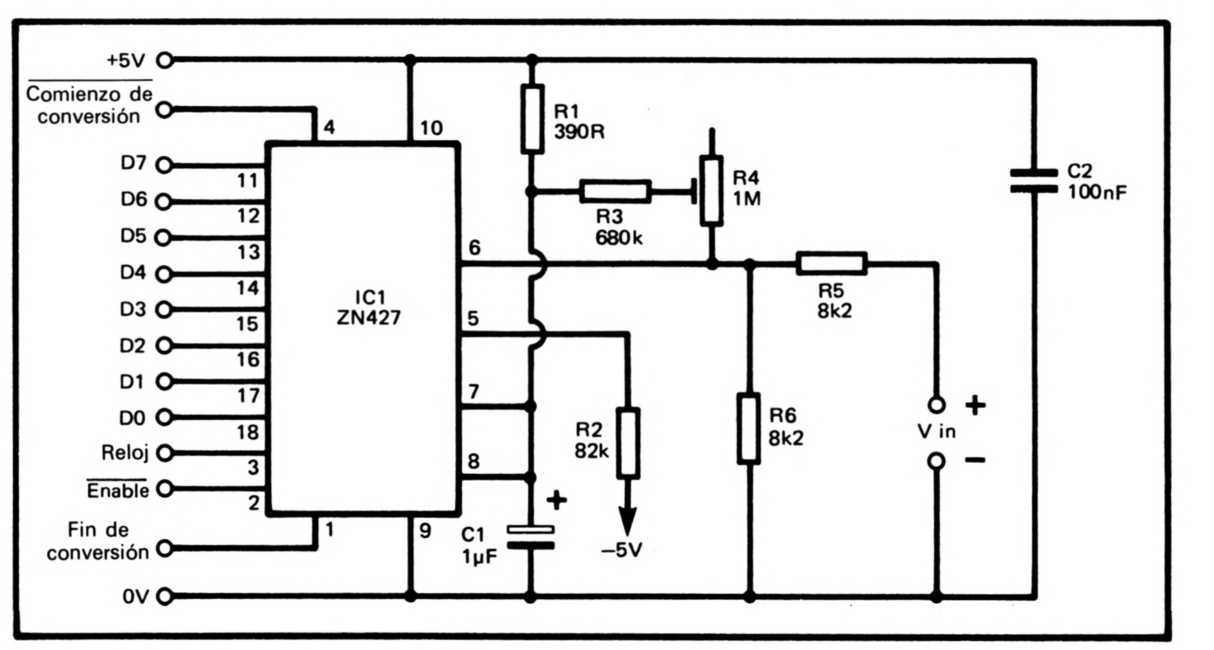


Figura 34.—*Conversor A/D de aproximaciones sucesivas*

Las 8 salidas del circuito no tienen capacidad tristate y, por tanto, deben ser interconectadas con el ordenador mediante un puerto de entrada, y no directamente sobre el *bus* de datos.

ZN427E

El ZN427E es un conversor analógico a digital que usa una técnica ligeramente diferente conocida como "conversión por aproximaciones sucesivas". Esto es similar a la técnica de conteo recién descrita en que la salida de un conversor digital a analógico se compara con la señal de entrada. La diferencia es que la entrada digital al conversor digital a analógico se compara, poniendo 1 bit cada vez, y comenzando con el bit más significativo.

El sistema funciona de la siguiente manera. Todos los bits se ponen a 0 excepto el más significativo, y el voltaje a convertir se compara entonces con la señal de entrada. Si es mayor que la señal de entrada, el bit más significativo se pone a 0; pero si no, se deja en su estado alto. Luego se pone a 1 el siguiente bit y, de nuevo, se pone a 0 si el voltaje convertido es mayor que la tensión de entrada, o se deja a 1 si no lo es. El mismo procedimiento se sigue con los seis bits restantes, uno a uno, poniéndose la salida digital en el valor correcto.

La ventaja de este sistema es que tarda un tiempo constante en cada conversión, y siempre un tiempo corto. De hecho, le lleva justo nueve ciclos de reloj, y como el ZN427E tiene una frecuencia máxima de reloj de 600 kHz, esto permite lograr cerca de 66000 conversiones por segundo.

La figura 34 muestra un circuito conversor analógico a digital. Se requiere un oscilador de reloj externo, y una señal de reloj de 1 MHz de un sistema 6502 ó 6809 es mayor que la frecuencia de reloj

usable máxima garantizada del dispositivo, aunque en la mayoría de los casos un reloj de 1 MHz parezca ser aceptable. Sin embargo, se podría usar un divisor para reducir una frecuencia de reloj disponible al valor adecuado, o se podría usar un generador de reloj separado para el dispositivo.

Las salidas tienen capacidad tristate, y la entrada de activación negativa en la patilla 2 se pone baja para leer las salidas (ésta se alimenta con un pulso negativo del circuito de decodificación de direcciones). El pulso de "proceso de conversión" se introduce en la patilla 4, y aquí se requiere un breve pulso negativo. Es posible controlarlo desde una línea de reserva de un puerto de salida, y otro método que a menudo se usa es alimentar éste desde el circuito de decodificación de direcciones, y así comenzar la conversión leyendo o escribiendo en cierta dirección. La señal de "fin de conversión" está en la patilla 1. Esta está a nivel bajo mientras se hace la conversión y, a nivel alto, cuando son válidos los datos en las salidas.

R2 es la resistencia terminal del comparador rápido, y requiere una tensión negativa de entre 3 y 30 voltios. El valor especificado es para una fuente de —5 voltios, y el valor necesario para varias tensiones de alimentación se muestra en la tabla siguiente:

Voltaje	*Valor*
3 voltios	47 K
10 voltios	150 K
12 voltios	180 K
15 voltios	220 K
20 voltios	330 K
25 voltios	390 K
30 voltios	470 K

La corriente absorbida desde esta fuente negativa es muy baja, de cerca de 65 microamperios.

R3, R4 y R5 se usan para dar un ajuste a 0 y fijar la sensibilidad de entrada (nominalmente de 0 a 5 voltios en este caso), pero el circuito de entrada necesitará probablemente unas modificaciones para adecuarse a la aplicación particular en que se use el circuito.

El circuito de la figura 35 es para un conversor analógico a digital que usa un dispositivo de Ferranti más reciente, el ZN449E. El circuito funcionará también con los dispositivos ZN447E y ZN448E, que son idénticos al ZN449E. La única diferencia es el grado de precisión garantizada que se obtiene (1/4 LSB para el ZN447E; 1/2 LSB para el ZN448E, y 1 LSB para el ZN449E). Para la mayoría de las aplicaciones, el ZN449E es satisfactorio, pero, obviamente, se puede usar uno de los otros dos en aplicaciones críticas donde su mayor coste esté justificado.

El circuito es muy similar al anterior, y la única diferencia notable es que la serie ZN449E tiene un oscilador de reloj incorporado. Este requiere sólo un condensador externo (C1), y un valor de 100 pF fija la frecuencia de operación a aproximadamente 900 kHz. La máxima frecuencia de reloj útil es 1 MHz, y si se omite C1 se puede aplicar una señal de reloj a la patilla 3. Sin embargo, en la práctica es más conveniente, por lo general, usar el reloj interno, con C1 fijado a una frecuencia de reloj nominal de 900 kHz, que da hasta 1000000 de conversiones por segundo.

La serie de dispositivos ZN427E y ZN449E tienen todos encapsulados plásticos estándar DIL de 18 patillas.

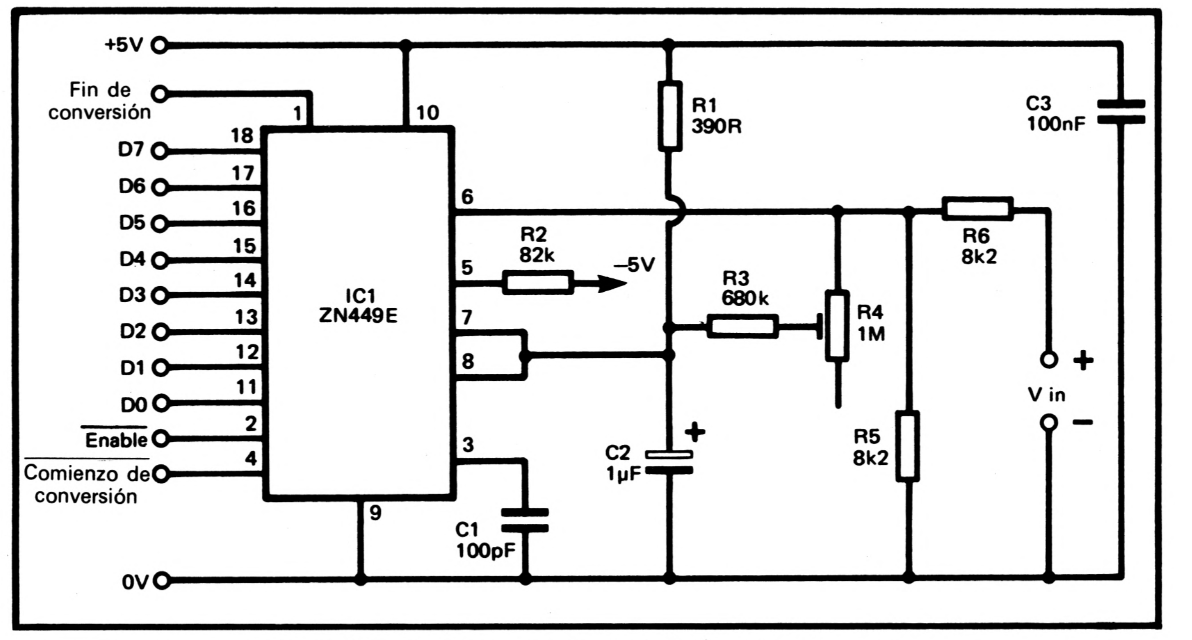


Figura 35.—*Conversor A/D con oscilador de reloj incorporado*

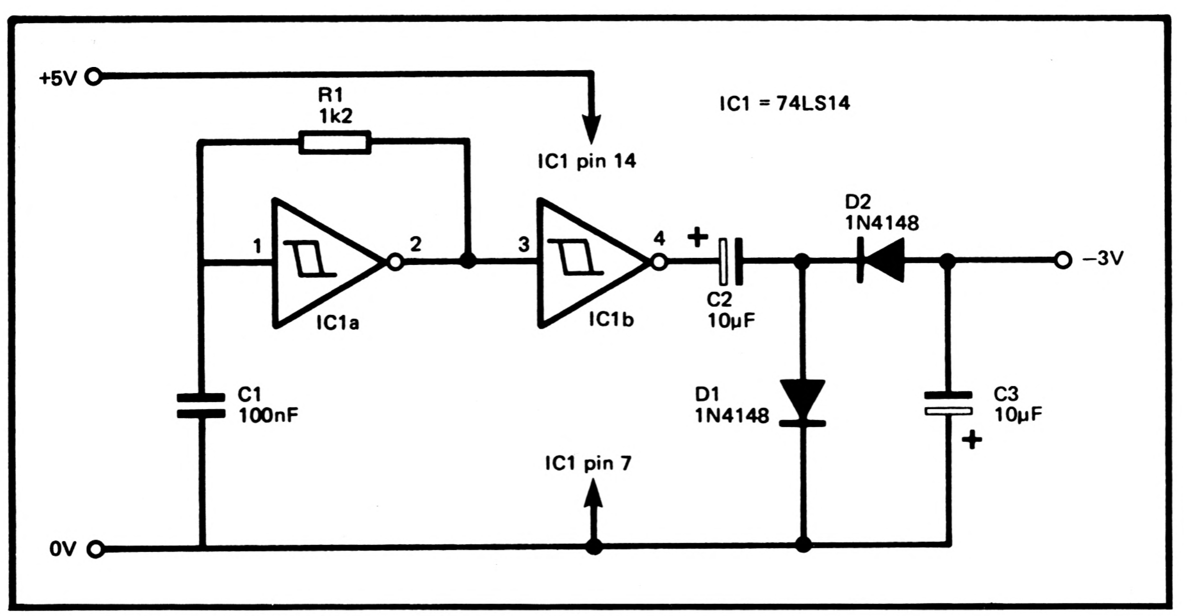


Figura 36.—*Generador de alimentación negativa*

Alimentación negativa

Como la alimentación negativa para los dos conversores recién descritos necesita sólo tener un bajo potencial y una corriente de alimentación mínima, es bastante fácil generar una alimentación adecuada a partir de una alimentación de +5 voltios. La figura 36 muestra una forma simple de hacer esto.

IC1a es un disparador inversor Schmitt de un dispositivo 74LS14 y, junto con R1 y C2, forma un simple oscilador operando a una frecuencia de unos 10 kHz. Su salida se separa con un segundo disparador de IC1, y luego la salida de éste se rectifica y suaviza por C1, D1, D2 y C3. Esto da una tensión de salida con carga de aproximadamente 3 voltios, y un valor de resistencia terminal adecuado para el ZN427E y ZN449E, cuando se usan con este circuito, es 47 K (véase la tabla dada anteriormente).

El circuito de la figura 36 no es muy eficiente y puede dar sólo una corriente de salida muy limitada. Tomar más que unas pocas decenas de microamperios carga la salida tan fuertemente que la tensión de alimentación cae prácticamente a 0. El ICL7660 es un útil dispositivo que da una alimentación negativa y un alto nivel de eficiencia. De hecho, da una alimentación negativa típica sin carga del 99.9 por 100 de la tensión de entrada positiva. La tensión de salida cae significativamente cuando se carga la salida de alimentación negativa, con alrededor de 4.5 voltios al obtener 10 miliamperios, y unos 4 voltios con 20 miliamperios. El rizado pico a pico es típicamente de 0.1 voltios con una corriente de salida de 5 miliamperios, y típicamente de 0.2 voltios con una corriente de salida de 20 miliamperios.

Aunque puede que estos valores no sean muy impresionantes respecto de las fuentes de alimentación normales, en muchas aplicaciones la alimen-

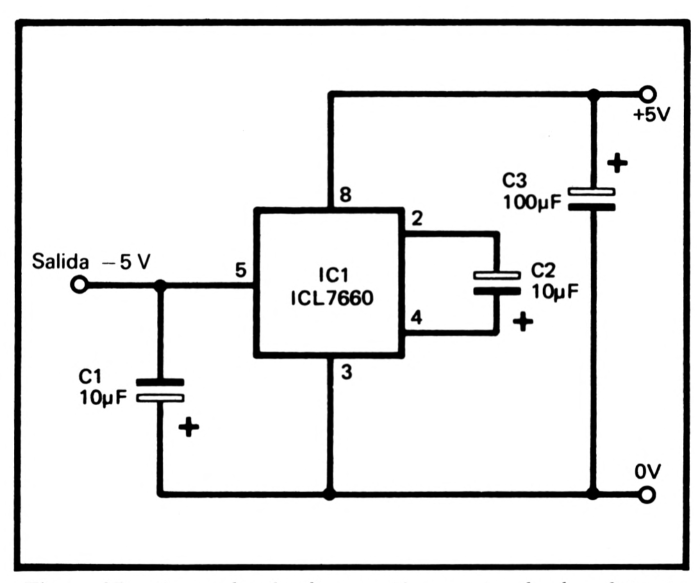


Figura 37.—*Generador de alimentación negativa de alta eficiencia*

tación negativa que da este dispositivo es perfectamente satisfactoria. A menudo es muy conveniente usar el ICL7660, ya que permite alimentar un circuito desde el ordenador, y de otra manera sería necesario construir una fuente de alimentación, o usar baterías para disponer de alimentación negativa.

En la figura 37 se muestra el circuito, usando el ICL7660 como generador de alimentación negativa. El dispositivo es básicamente un oscilador de 10 kHz controlando un interruptor electrónico DPDT. C2 se carga primero con la tensión de entrada positiva, y después se descarga (con la polaridad apropiada) en C1, que es el condensador de suavizado de la salida negativa. C2, por tanto, transfiere potencia de la fuente positiva a la negativa y, aunque el valor de este componente no es especialmente grande, la elevada frecuencia de transferencia permite la absorción de

una corriente de salida razonable. De hecho, el principal factor limitador en la tensión y corriente de salida disponibles es la caída de tensión que tiene lugar en los interruptores electrónicos.

El ICL7660 está en un encapsulado plástico estándar DIL de 8 patillas. Un circuito interno limitador de corriente evita la absorción de corrientes de salida de más de 50 miliamperios, y protege al dispositivo de sobrecargas en la salida.

Multiplexor analógico

Es el multiplexor/demultiplexor analógico CMOS 4051BE un útil dispositivo que se emplea conjuntamente con un conversor analógico a digital o digital a analógico. La figura 38 muestra la forma en que se usa este dispositivo.

Hay ocho entradas y una sola salida. Qué entrada se conecta hacia la salida depende de la dirección introducida en las tres entradas de dirección, que funcionan de manera binaria normal (por ejemplo, A0, A1 y A2 todas altas seleccionan la entrada 7).

Este dispositivo no se ha diseñado para manejar señales lógicas, y es un verdadero dispositivo analógico. Cualquier tensión, en el supuesto de que esté entre las dos tensiones de alimentación, se pasará a la salida desde la entrada activada. Hay una significativa resistencia serie a través del dispositivo, pero ya que está en la región de los 200 ohmios, normalmente no produciría una caída de tensión significativa a lo largo del dispositivo, y no es frecuente que tenga consecuencias prácticas.

Una manera de usar el dispositivo es poner su salida a la entrada de un conversor analógico a digital. Las tres líneas de dirección se pueden alimentar con salidas de un puerto con retención *(latching port),* permitiendo la selección de una de hasta ocho señales

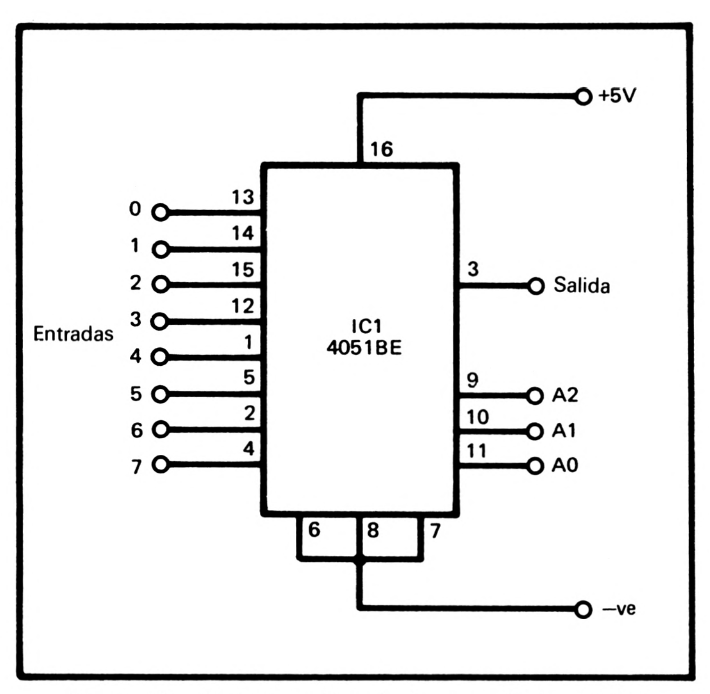


Figura 38.—*Multiplexor/demultiplexor analógico CMOS*

de entrada diferentes, y leerlas bajo el control del programa. Esto es mucho más simple y barato que usar ocho conversores analógico a digital, pero tiene la ligera desventaja de ralentizar, efectivamente, el ritmo de conversión. Sin embargo, en muchas aplicaciones cada entrada necesita leerse con relativa poca frecuencia, y un multiplexor analógico representa entonces la mejor solución, con múltiples entradas analógicas.

El 4051BE es bilateral, y una señal introducida por la salida se pasará a la entrada apropiada. Por tanto, es posible trasladar la salida de un conversor digital a analógico a cualquiera de hasta ocho circuitos, bajo

control de programa. Como no sería posible mantener las ocho salidas al mismo tiempo, esto no sería tan útil como uno podría esperar, aunque se podría usar un circuito de muestreo y retención *(sample and hold)* en cada salida para mantener la tensión entre actualizaciones del conversor.

5

Circuitos de interfaz de sonido

La mayoría de los microordenadores domésticos tienen algún tipo de circuito de sonido incorporado, aunque a menudo son sólo simples generadores de sonido que proporcionan un canal con un solo tono, y sin variación en el volumen de la señal (o envolvente, como se suele llamar). Por otro lado, hay ordenadores que tienen generadores de sonido multicanales integrales que se pueden usar para generar efectos de sonido bastante sofisticados y música de ordenador. Sin embargo, como la mayoría de los ordenadores personales no están en esta segunda categoría, es bastante común que se añadan sintetizadores de voz y generadores de sonido externos.

Este capítulo tratará principalmente del diseño de un generador de sonido programable o un sintetizador de voz, pero también se tratarán otros temas relativos al sonido, como filtros controlados digitalmente, conmutadores analógicos y amplificadores.

AY-3-8910 PSG

Hay numerosos circuitos integrados generadores de sonido para usar con sistemas de microprocesador, pero no hay suficiente espacio aquí para dar infor-

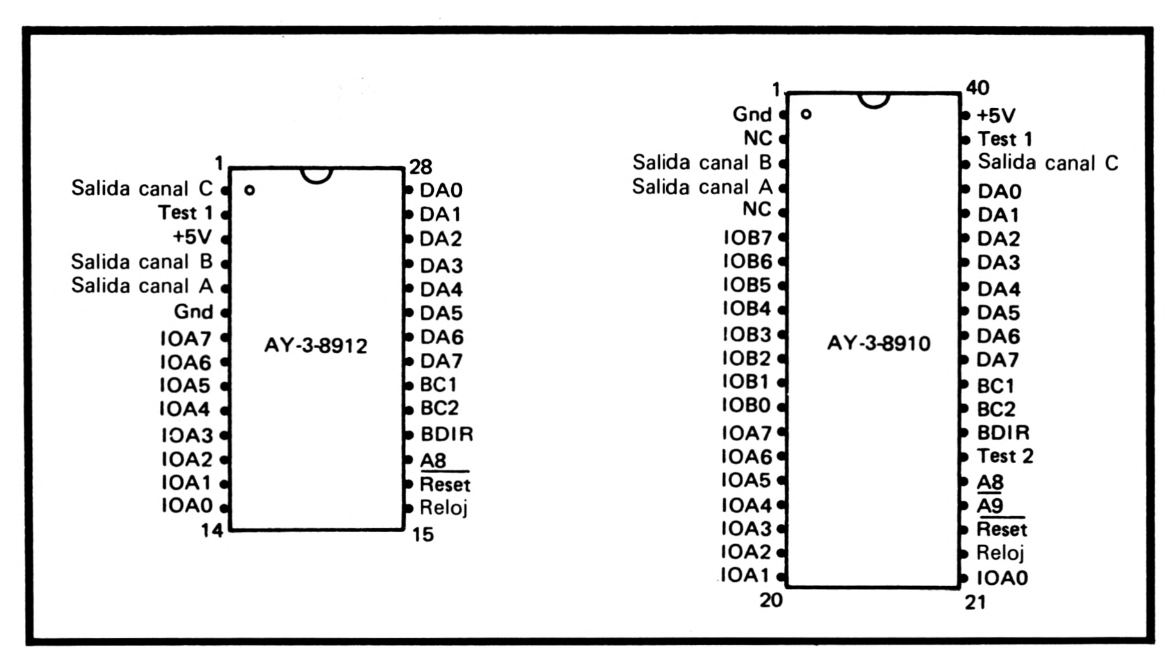


Figura 39.—*Patillajes de los dispositivos AY-3-8910/12*

mación detallada de más de uno de ellos. El dispositivo seleccionado es el AY-3-8910, y se ha escogido ya que es razonablemente barato, no muy difícil de programar, es capaz de generar un rango útil de efectos de sonido, así como musica, y es probablemente el generador de sonido programable más ampliamente disponible. De hecho, consideraremos también el *chip* generador de sonidos AY-3-8912, pero éste es virtualmente idéntico al AY-3-8910. Las secciones de generación de sonido de estos *chips* son actualmente idénticas y la única diferencia entre los dos dispositivos es que, además del generador de sonido, el AY-3-8910 tiene dos puertos de entrada/salida de ocho bits, mientras que el AY-3-8912 sólo tiene uno.

La figura 39 da los detalles de patillaje de ambos dispositivos. El generador de sonido tiene tres generadores de tono, y éstos tienen sus salidas disponibles en patillas separadas. Los canales son denominados A, B y C por el fabricante del *chip*. Al tener salidas separadas, es posible conseguir un efecto estéreo, o usar las tres salidas separadamente en ciertas aplicaciones especializadas (como en modulación por desplazamiento de frecuencia). Sin embargo, en la mayoría de los casos las tres señales de salida se mezclan juntas, y esto se puede lograr conectando simplemente las tres patillas relevantes juntas.

Además de los tres canales de tono hay un canal de ruido, pero un punto importante a tener en cuenta sobre esto es que no tiene una patilla de salida separada. Por el contrario, se mezcla con uno o más de los canales de tono, y hay un registro de control dentro del dispositivo que se usa para mezclar el ruido con el canal o canales deseados.

Las patillas marcados IOA* e IOB* son los puertos de entrada y salida. Cada puerto de 8 bits se debe programar para tener todas las líneas como entradas, o todas como salidas, y no hay líneas de protocolo. Esto reduce la utilidad de los puertos, aunque, abvia-

mente, son todavía adecuados para muchas aplicaciones. Los retenes de salida *(output latches),* incidentalmente, y las entradas tienen registros integrales tipo "pull-up".

Reloj

No hay oscilador de reloj incorporado y, en algunos casos, podría ser posible usar una señal de reloj del ordenador. La máxima frecuencia de reloj es 2 MHz y la mínima recomendada es 1 MHz. La mayoría de los sistemas basados en el 6502 o en el 6809 darían, por tanto, de una señal de reloj adecuada, pero con sistemas basados en el Z80 sería probablemente necesario dividir la señal de reloj por un factor de 2 ó 3 para obtener resultados satisfactorios. Si se va a usar el generador de sonido para la producción de música, la frecuencia del reloj se podría escoger de tal manera que las frecuencias de salida coincidan con las frecuencias de la escala musical. Esto no es esencial, ya que hay disponibles un largísimo número de tonos de salida, y cualquier frecuencia de reloj en el rango de 1 a 2 MHz proveería de una escala cromática de precisión perfectamente adecuada, y sobre un rango de al menos unas cuantas octavas.

La figura 40 muestra el diagrama del circuito de un oscilador de reloj simple que usa un dispositivo CMOS 4001BE. Este es una puerta cuádruple NOR de dos entradas, pero en este caso las cuatro puertas tienen sus dos entradas conectadas juntas para producir cuatro inversores. IC1a se usa como simple oscilador de cristal, mientras que las otras tres puertas del dispositivo se emplean como etapa separadora de la salida. El cristal (X1) puede tener cualquier frecuencia deseada en el rango de 1 a 2 MHz.

Para aquellos lectores familiarizados sólo con microprocesadores como el 6502, 6809 y Z80, las pa-

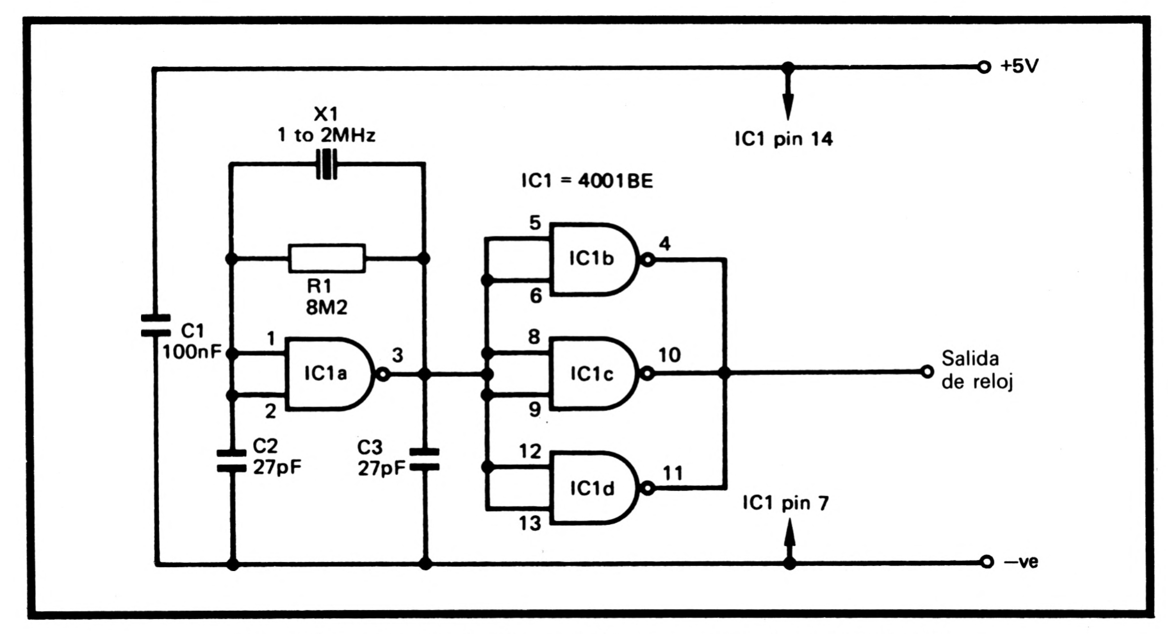


Figura 40.—*Circuito de reloj para los generadores de sonido 8910/12*

tillas marcadas DA0 a DA7 pueden ser un poco confusas. Estas son, de hecho, líneas combinadas de datos y direcciones, lo que da perfecta compatibilidad con algunos de los microprocesadores GI que tienen el *bus* de direcciones/datos multiplexado y las señales de control necesarias para el AY-3-8910/12. Esto hace que las cosas sean ligeramente menos directas cuando se intenta interconectar los dispositivos AY-3- 8910/12 a un ordenador doméstico popular basado en un 6502, 6809 o Z80. No es tan difícil como uno podría pensar, y todo lo que se necesita es una pequeña cantidad de circuitería lógica extra.

Para obtener resultados satisfactorios, las líneas combinadas de datos y dirección del generador de sonido se deben alimentar desde el *bus* de datos del ordenador y, definitivamente, no desde el *bus* de direcciones (lo que llevaría, entre otras cosas, a no poder usar los puertos de entrada/salida). Las direcciones para los 16 registros internos del *chip* de generación de sonido tienen que enviarse, por tanto, como datos en una instrucción POKE, seguidos por los datos a escribir en esa dirección en la siguiente instrucción POKE. Esta puede parecer una manera difícil de hacer las cosas, pero los programas de manejo del generador son todavía bastante simples de escribir en general.

Los *chips* AY-3-8910/12 tienen cuatro modos de operación, y el modo requerido se selecciona poniendo la combinación apropiada de niveles lógicos en las entradas BDIR, BC1 y BC2. De hecho, la entrada BC2 no es necesaria cuando el generador no se usa con uno de los microprocesadores GI, y se conecta, por tanto, a la fuente de alimentación positiva. Los cuatro modos de operación, junto con los niveles lógicos requeridos para BDIR y BC1, se muestran a continuación:

Función	*BDIR*	*BC1*
Inactivo	0	0
Lectura	0	1
Escritura	1	0
Dirección de retén *(Latch Address)*	1	1

La entrada BDIR es una línea de lectura/escritura convencional, pero no se puede alimentar directamente de la línea lectura/escritura porque tiene que estar baja cuando no se está programando el generador de sonido (se mantiene el generador en el estado inactivo). La manera habitual de hacer las cosas es que el decodificador de direcciones (más la línea de escritura/lectura sí es necesario) alimente un circuito que se usa para controlar las entradas BC1 y BDIR. Este circuito se debe diseñar para que, bajo condiciones de espera estén bajas (0 lógico), ambas entradas BC1 y BDIR, y el generador de sonido, estén en modo inactivo. POKEando en cierta dirección deben llevarse ambas BDIR y BC1 altas para que se pueda retener *(latch)* una dirección en el generador. Cuando se POKEa una segunda dirección se deben poner BDIR alto y BC1 bajo para que los datos se puedan escribir en el registro seleccionado. Finalmente, si se usa un puerto de entrada, tiene que haber una dirección que, cuando se lea (PEEK), pone BDIR bajo y BC1 alto para que el generador se ponga en el modo de lectura (podría, por supuesto, ser la misma dirección usada que cuando se escriben datos en el generador).

Como ejemplo de lo que hemos descrito de un circuito lógico de control está el diagrama del circuito de la figura 41.

Este usa dos puertas de un 74LS02 (cuádruple puerta NOR de dos entradas) para procesar las líneas de dirección A0 y A1, más un bloque decodificado de memoria. En este caso, asumiremos que la página FC

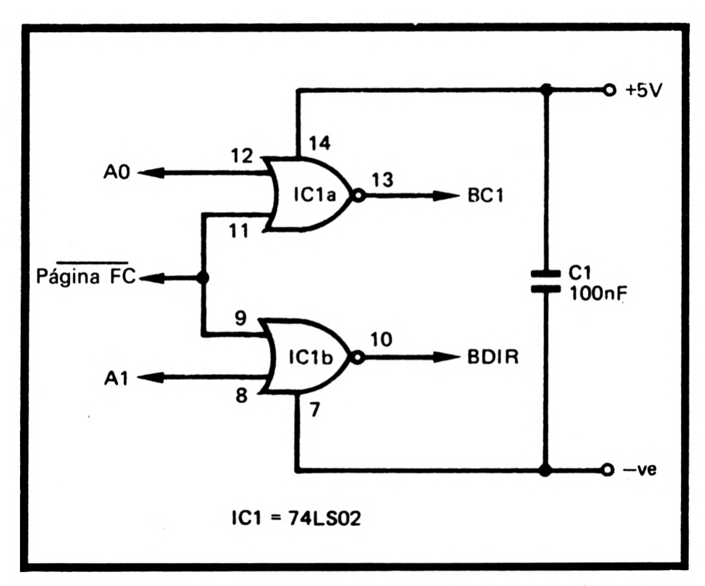


Figura 41.—*Un simple método de controlar las entradas BC1 y BDIR*

(direcciones hexadecimales desde FC00 a FCFF) ha sido decodificada y que se produce un pulso negativo, siempre que se accede a una dirección de ese rango. Por supuesto, en la práctica, podría ser cualquier bloque de memoria que esté libre para el uso en entrada/salida, y que no incluya la decodificación de A0 y A1. Los detalles de decodificación de direcciones se pueden encontrarse en el capítulo 1.

En una puerta NOR de dos entradas, la salida está baja si alguna de sus entradas está alta, y la salida estará alta sólo si ambas entradas están bajas. En este caso, una entrada de cada puerta se conecta a la línea de página FC decodificada que normalmente está alta, y las salidas de ambas puertas están, por tanto, bajas en condiciones de espera. Con ambas entradas BC1 y BDIR bajas, se da el estado inactivo requerido para el generador de sonido 8910/12.

Cuando se POKEa la dirección FC00, las tres líneas de entrada (A0, A1 y página FC) pasarán a nivel bajo, y ambas entradas, BDIR y BC1, pasarán a nivel alto. Esto pone al generador de sonido en el modo dirección de retén *(latch address),* y el valor POKEado (que debe estar entre 0 y 15) seleccionará el registro correspondiente del generador de sonidos. Escribir (POKE) un valor en la dirección FC01 pone ambas entradas de IC1b altas, y así la línea BDIR pasa a nivel alto; pero como la línea A0 está alta, la salida de IC1a (y la línea BC1) se queda baja. Esto pone el generador de sonido en modo escritura, y el valor POKEado se envía al registro que fue seleccionado previamente. Nótese que, una vez que se ha retenido una dirección, se pueden enviar datos a esa dirección (o leer de ella) tanto como se desee. Sólo es necesario enviar una nueva dirección al dispositivo cuando se lee o escribe en un nuevo registro. Esto a veces ayuda a simplificar, como cuando se usa un puerto de entrada/salida donde se deben realizar una serie de operaciones de lectura o escritura.

Si se lee la dirección FC02, BC1 pasa a nivel alto y BDIR a nivel bajo, y así el generador de sonido se pone en el modo lectura y se lee el registro de la última dirección retenida en el dispositivo. Este modo realmente sólo se necesita si uno de los puertos de entrada/salida se va a usar como entrada. Como la línea de lectura/escritura no se procesa por el circuito de lógica de control, se debe tener cuidado de no escribir en la dirección FC02, o se deberían incluir puertas adicionales para la línea lectura/escritura, o de otra manera el generador de sonido y el microprocesador podrían colocar simultáneamente una salida en el *bus* de datos.

El sistema presentado aquí es para un ordenador basado en un 6502, o para uno que use un microprocesador con *bus* compatible con el 6502 como el 6809, pero muestra el modo básico en que se puede

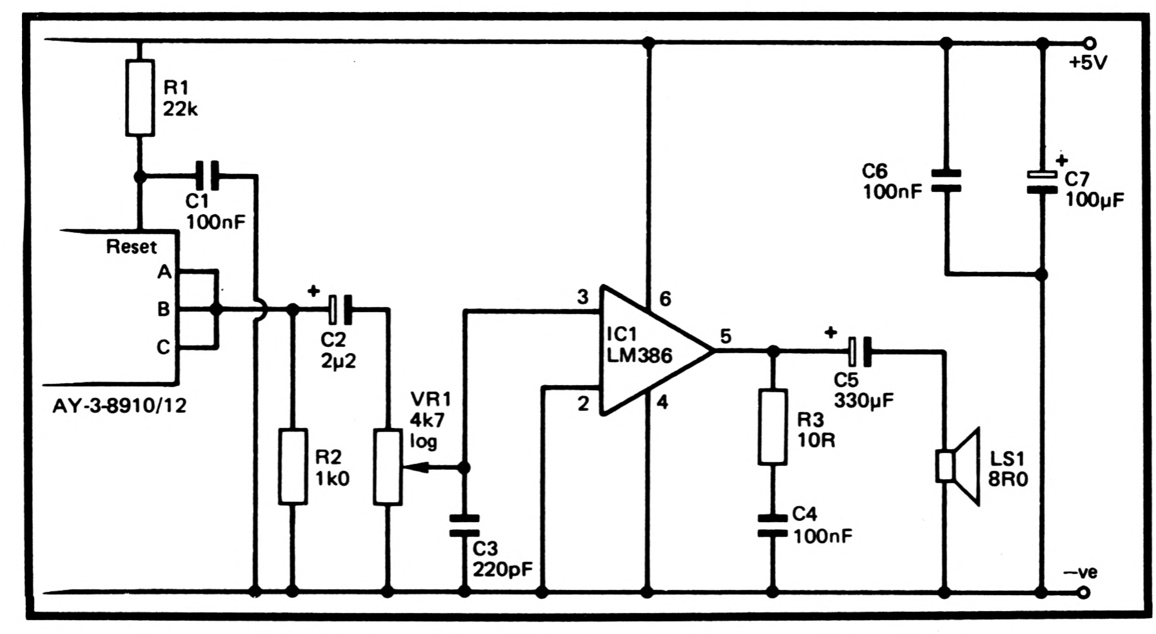


Figura 42.—*Etapa de audio para los generadores de sonido 8910/12*

controlar un 8910/12, por lo que no debería haber dificultad en diseñar un circuito de control y un decodificador para un Z80.

Amplificador de audio

La salida del generador de sonido se puede acoplar a un amplificador HiFi, a la entrada de sonido de un modulador de TV, a la entrada de audio de un ordenador, o a algo de esa naturaleza, pero en la mayoría de los casos sólo será necesario controlar un pequeño altavoz desde la unidad. El control disponible desde el generador del sonido no es adecuado para manejar apropiadamente un altavoz, pero un pequeño amplificador de potencia es suficiente para elevar la salida a un nivel adecuado. La figura 42 muestra un circuito basado en un circuito integrado amplificador de audio de potencia LM386.

Las tres salidas del *chip* generador de sonido simplemente se conectan juntas y se llevan a una resistencia de carga común (R2). C2 acopla la señal de salida de audio al control de volumen VR1 y, desde aquí, la señal se introduce directamente en la entrada no inversora de IC1. No se necesita condensador de bloqueo DC entre VR1 e IC1. C3 es un condensador de filtrado que ayuda a evitar problemas con señales desperdigadas de alta frecuencia y realimentaciones de alta frecuencia. Puede que no se necesite siempre, pero se puede incluir cuando sea necesario. La patilla 2 de IC1 es la entrada no inversora, pero no se requiere en esta aplicación y simplemente se conecta a la tensión negativa para prevenir cualquier ruido indeseado.

C5 es el condensador de bloqueo DC, y R3 y C4 forman una red de Zobel que ayuda a ganar estabilidad. C6 y C7 son condensadores de desacoplo de la fuente, y C6 debería montarse físicamente tan cerca

a IC1 como se pueda. Con una tensión de alimentación de sólo 5 voltios es difícil obtener una potencia de salida elevada, pero el LM386 es bastante eficiente. Usando un altavoz de impedancia de 8 R se puede lograr una potencia de salida de unos pocos cientos de milivatios, lo que debiera ser más que un nivel de volumen adecuado para propósitos normales. Nótese que el consumo de corriente con niveles altos de volumen pueden exceder los 100 mA.

R1 y C1 no son parte del circuito amplificador, pero se han incluido para demostrar cómo se puede producir un pulso de reset para el generador de sonido en el encendido. El ordenador bien puede ser capaz de dar un pulso negativo adecuado, pero si no, una simple red R-C de este tipo es todo lo que se necesita.

Hay actualmente dos terminales más en los dispositivos AY-3-8910/12 que no se han mencionado todavía, que son las entradas A8 y A9. (Incidentalmente, A9 no está presente en el AY-3-8912.) Estas son entradas de activación de *chip (chip enable inputs)* que se pueden usar como parte de la decodificación de direcciones si se desea. A8 se pone positiva para activar el *chip;* A9 se pone negativa. Si no se usan, estas entradas pueden ignorarse, ya que tienen resistencias internas de polarización, pero probablemente es mejor conectarlas a la alimentación apropiada para asegurar que no se recojan picos de ruido y se produzcan operaciones incorrectas en el dispositivo.

Por incidencia, las patillas TEST1 y TEST2 se usan por los fabricantes del *chip* cuando prueban el dispositivo, y no se deberían hacer conexiones en ninguno de éstos.

Registros

Con un circuito integrado complejo como el AY-3-8910 o el AY-3-8912, la obtención de las señales de

control correctas del dispositivo es solamente la mitad de la batalla: debe programarlo adecuadamente si tiene que hacer algo útil. Cuando se añade un generador de sonido a un ordenador, obviamente no hay programas de soporte en el ordenador para hacer la vida más fácil. Como se dijo anteriormente, hay 16 registros, y es esencial una comprensión básica de éstos para producir música o efectos de sonido.

Los registros 0 y 1 operan juntos y se usan para poner la frecuencia del canal A. Los 8 bits menos significativos se mandan al registro 0 y los cuatro más significativos se mandan al registro 1. Nótese que se usan los bits 0 a 3 del registro 1, y que los 4 bits más significativos son irrelevantes. La frecuencia de salida es igual a la frecuencia de reloj dividida por 16, y después dividida de nuevo por el número escrito en los registros de control de tono. Por tanto, cuanto mayor sea el número escrito en el registro de control de tono, menor será la frecuencia de salida. Si se necesita una frecuencia de 1 kHz, y la frecuencia de reloj era de 1 MHz, se necesitará en total una división entre mil. Con la división entre 16 dada por el "pre-scaler" en el generador de sonido, los registros de tono deberían efectuar una división entre 62.5 (1000/16 = 62.5).

Esto es obviamente imposible, ya que los registros sólo pueden dividir entre números enteros, pero un divisor de 62 ó 63 dará un error menor que el 1 por 100, y debería ser suficientemente bueno para propósitos prácticos. Por tanto, se debería escribir 62 ó 63 en el registro 0, y cero en el registro 1.

Las cosas son menos directas para divisores mayores, donde un número mayor que 0 se debe escribir en el registro 1. La mejor manera de hacer esto es convertir primero el número en binario. Por ejemplo, si el número es 625, éste es 1001110001 en binario. Los 8 bits menos significativos son 01110001, que es 113 en decimal, y éste es el valor

enviado al registro 0. Ello deja justo el 1 en la columna del 512, y 512 es el valor que se escribe en el registro 1.

En la práctica, si se desea programar música, es sólo cuestión de calcular los divisores que dan las notas requeridas, después calcular los números que se deben escribir en los registros 0 y 1 para producir esas notas, y finalmente poner los resultados en una tabla para tener una referencia fácil cuando se programe el generador de sonido. La lista de notas y frecuencias dada abajo sería útil. Esta es sólo para una octava, pero como el doble de frecuencia eleva una nota en una octava, no es difícil calcular las frecuencias de otras octavas.

LA	220 Hz	RE#	311.1 Hz
LA#	233.3 Hz	MI	329.63 Hz
SI	246.94 Hz	FA	349.23 Hz
DO	261.63 Hz	FA#	370 Hz
DO#	277.2 Hz	SOL	392 Hz
RE	293.66 Hz	SOL#	415.3 Hz

Las cosas son mucho más fáciles cuando se producen efectos de sonido, ya que la precisión de las frecuencias no parece ser de mucha importancia. Unas cuantas intentonas es normalmente todo lo que se necesita para conseguir los efectos deseados.

Los registros 2 y 3 operan exactamente de la misma manera que los registros 0 y 1, pero controlan la frecuencia del canal B. Similarmente, los registros 4 y 5 controlan la frecuencia del canal C.

El nivel de ruido se controla con el registro 6, pero nótese que sólo se usan los 5 bits menos significativos y que el valor POKEado en este registro debería, por tanto, estar en el rango de 0 a 31. Cuanto mayor sea el valor enviado, menor será el nivel de ruido. El ruido es actualmente un tipo de señal pulsada de longitud aleatoria, y hay fuertes armónicos

en la señal cuando se selecciona un nivel bajo. Esto siempre da un fuerte contenido de alta frecuencia en la salida, y un nivel bajo no da un sonido como el sonido blanco filtrado. Este tosco ruido de baja frecuencia es bastante útil en muchos efectos de sonido. Un alto valor de nivel da lo que es una aproximación razonable de ruido blanco. El generador de ruido es más útil para efectos de sonidos tales como disparos, explosiones y ruidos de motores.

El registro 7 es el registro de activación, y selecciona las fuentes de señal que se acoplarán hacia las salidas. Un punto importante a tener en cuenta es que poner bajo un bit de este registro activa la correspondiente fuente de señal, y no es, como uno podría esperar, el poner el bit alto lo que activa la fuente de señal.

Los bits 0, 1 y 2, respectivamente, controlan los canales A, B y C. Los bits 3 a 5 controlan el generador de ruido, y activan el ruido a mezclar con los canales A, B y C, respectivamente. Este registro también controla la dirección de los datos de los puertos de entrada/salida. El bit 6 controla el puerto A, mientras que el bit 7 controla el puerto B. Poniendo uno de estos bits alto se deja el correspondiente puerto como salida (y los puertos, por tanto, inicialmente están puestos como entradas, cuando el dispositivo se inicializa en el encendido). Por supuesto, en el caso del AY-3-8912 no hay puerto B, y el bit 7 de este registro no se usa.

El propósito del registro 8 es controlar el volumen del canal A, pero sólo se usan los 4 bits menos significativos. El valor de volumen escrito en este registro debe estar, por tanto, en el rango de 0 a 15, con el 0 desconectando el canal A y el 15 dando el máximo volumen. Si el bit 4 se pone a 1, el volumen ya no está controlado por los bits 0 a 3, sino controlado por un generador de envolvente incorporado. Los tres bits más significativos no se usan.

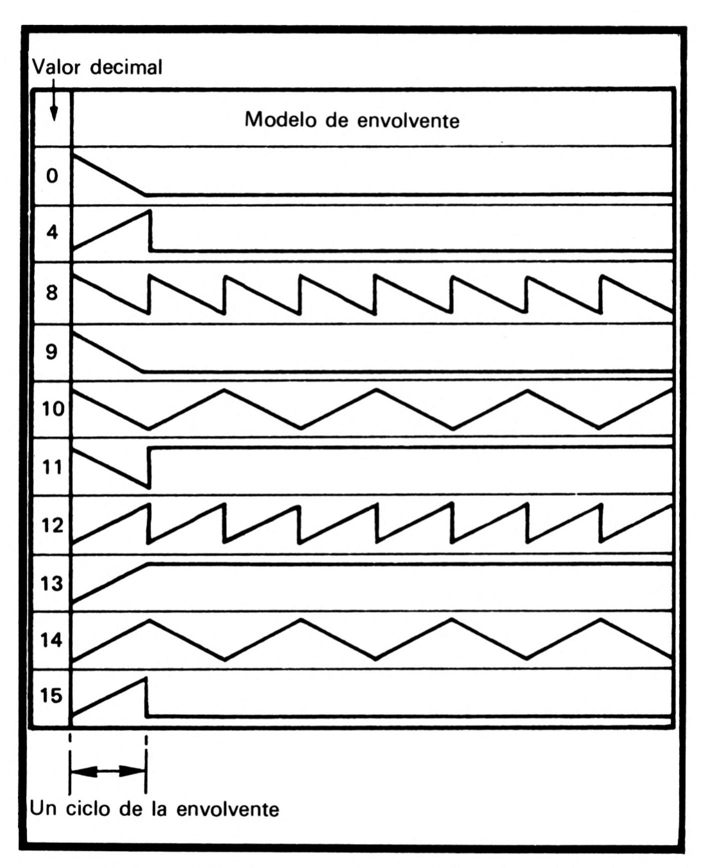


Figura 43.—*Modelos de envolvente disponibles*

Los registros 9 y 10 operan del mismo modo que el registro 8, pero controlan los canales B y C.

La duración de la envolvente se controla por los registros 11 y 12, y el registro 11 contiene los bits menos significativos del número de control de 16 bits. La frecuencia de reloj se divide entre 256, y después entre el número escrito en los registros 11 y 12. Esto da un rango muy amplio de duración de envolvente.

Por ejemplo, con un reloj de 1 MHz, la duración mínima es sólo una fracción de un milisegundo, pero el período máximo de envolvente está en la región de los 20 segundos.

Hay un número de patrones de envolvente preprogramados, y el registro 13 se usa para seleccionar cuál de ellos se necesita. Sólo se usan los cuatro bits menos significativos. Las envolventes disponibles se muestran en la figura 43, que da el valor decimal que se debe escribir en el registro 13 para conseguir cada una de aquéllas. Nótese que donde se muestra una subida o bajada continua de volumen, el volumen, de hecho, sube o baja en 16 etapas. Estas etapas a menudo son claramente audibles. La primera de estas envolventes es útil para ambos: música y efectos de sonido de percusión. (La cuarta envolvente en la lista tiene las mismas características que la primera, y sólo hay siete envolventes diferentes obtenibles.)

Los registros 14 y 15 no son parte del circuito generador de sonido, pero son los registros usados cuando se lee o escribe en los puertos de entrada/salida. El registro 14 se usa en conjunto con el puerto A, y el registro 15 se usa junto con el puerto B. Por supuesto, el registro 15 no está implementado en el AY-3- 8912, que no tiene puerto B.

Cuando se programa el generador de sonido, la figura 44 es útil, ya que da una guía rápida de referencia de lo que hace cada registro. Es posible experimentar con el generador de sonido en el modo comando, pero en algunos casos (cuando se usa el generador de envolvente) no funcionará correctamente a menos que esté controlado por un programa, y así se provea de una rápida secuencia de instrucciones. Una omisión de este generador (común en la mayoría de los dispositivos de este tipo) es que no hay control de la duración del sonido incorporado. Este se tiene que manejar con un bucle de programa, o usando las facilidades de temporización del ordenador.

Registro	Función	Bit 7	6	5	4	3	2	1	0
0	Tono canal A	Tono fino de 8 bits							
1						Tono tosco de 4 bits			
2	Tono canal B	Tono fino de 8 bits							
3						Tono tosco de 4 bits			
4	Tono canal C	Tono fino de 8 bits							
5						Tono tosco de 4 bits			
6	Tono del ruido				Control de tono 5 bits				
7	Activación	$\overline{E}$/S		Timbre			Tono		
		B	A	C	B	A	C	B	A
8	Volumen canal A				Env	Control de volumen de 4 bits			
9	Volumen canal B				Env	Control de volumen de 4 bits			
10	Volumen canal C				Env	Control de volumen de 4 bits			
11	Duración de la envolvente	Fino 8 bits							
12		Tosco 8 bits							
13	Modelo de envolvente					Control de 4 bits			
14	Puerto de E/S A	Puerto paralelo de 8 bits							
15	Puerto de E/S B	Puerto paralelo de 8 bits							

Figura 44.—*Las funciones de los 16 registros*

El siguiente programa demuestra la manera básica en que se programa el generador de sonido. Simplemente produce un corto estallido de tonos desde el canal C.

```
10 POKE FC00,4
20 POKE FC01,127
```

```
30 POKE FC00,5
40 POKE FC01,1
50 POKE FC00,7
60 POKE FC01,251
70 POKE FC00,10
80 POKE FC01,15
90 FOR A=1 TO 200
100 NEXT A
110 POKE FC01,0
120 STOP
```

Las instrucciones POKE van por parejas, siendo la primera la que selecciona el registro requerido y, la segunda, la que escribe el valor apropiado en ese registro. Los primeros cuatro POKEs ponen el nivel del generador de tono del canal C y los valores especificados dan una frecuencia de audio media. Las líneas 50 y 60 activan el canal C, pero no el ruido u otros canales de tono. Los últimos dos POKEs sitúan el canal en el volumen máximo. El lazo FOR...NEXT simplemente proporciona el retraso (típicamente algo menos de un segundo) antes de que la línea 110 cierre el generador de tono. Si el ordenador tiene un PAUSE, TIMER, o función similar, probablemente sería más conveniente emplearlas para fijar la duración del tono, en lugar de emplear este sistema de temporización con un bucle.

Por supuesto, las direcciones utilizadas aquí son sólo un ejemplo, y serían ciertamente diferentes en la práctica.

El siguiente programa muestra el empleo de un generador de envolvente. De nuevo, las primeras seis líneas fijan el nivel del canal C y activan el generador de tono del canal C. Las líneas 70 y 80 ponen el valor del volumen del canal C en 16, que entrega el control al conformador de envolvente *(envelope shaper)*. Las siguientes cuatro líneas fijan el período de envolvente y, finalmente, las líneas 130 y 140 fijan el

modelo de envolvente. Cuando se ejecuta, este programa produce un tono tosco durante aproximadamente un segundo de duración. El modelo de envolvente seleccionado da un aumento instantáneo al volumen máximo, seguido de una disminución gradual. Es importante no olvidar que si se emplea una envolvente periódica, o una que mantenga la señal al máximo de volumen hasta el final, la salida continuará indefinidamente. El valor del volumen para el canal involucrado debiera ponerse a cero para interrumpir la señal en el momento apropiado.

```
10 POKE FC00,4
20 POKE FC01,127
30 POKE FC00,5
40 POKE FC01,1
50 POKE FC00,7
60 POKE FC01,251
70 POKE FC00,10
80 POKE FC01,16
90 POKE FC00,11
100 POKE FC01,0
110 POKE FC00,12
120 POKE FC01,20
130 POKE FC00,13
140 POKE FC01,9
```

El siguiente programa usa la fuente de ruido y el conformador de envolvente para dar un sonido explosivo.

```
10 POKE FC00,6
20 POKE FC01,31
30 POKE FC00,7
40 POKE FC01,223
50 POKE FC00,10
60 POKE FC01,16
70 POKE FC00,11
```

```
80 POKE FC01,0
90 POKE FC00,12
100 POKE FC01,20
110 POKE FC00,13
120 POKE FC01,9
```

Las dos primeras líneas fijan el valor del nivel de ruido en 31, que da el nivel mínimo. Las líneas 20 y 30 activan el ruido (que se mezcla con el canal C), mientras que las siguientes dos líneas entregan el control del volumen al conformador de envolvente. El resto del programa fija el período y el tipo de envolvente. Si se emplea un valor de nivel de ruido mayor y un período de envolvente más corto, se produce un sonido de disparo. Los puertos de salida y entrada son bastante fáciles de usar. Por ejemplo, para escribir 127 en el puerto A sería necesario poner el puerto A previamente como salida. Para hacer esto se escribiría 64 en el registro 7. Después se escribiría 127 en el registro 14. Esto da el siguiente programa:

```
10 POKE FC00,7
20 POKE FC01,64
30 POKE FC00,14
40 POKE FC01,127
```

Si se usa algún dispositivo de este tipo, es realmente cuestión de experimentar con ello durante algún tiempo hasta que se domine completamente. Los puntos más importantes a tener en cuenta son asegurar que el registro haya sido seleccionado antes de escribir datos en él, y que los valores escritos estén comprendidos entre los límites del registro, ya que muchos no utilizan los ocho bits. Escribir una cantidad ilegal en un registro no supone el colapso del generador de sonido, pero tampoco se logrará el efecto preciso que se deseaba.

Síntesis de voz

Hasta hace bastante poco la síntesis de voz sólo era una proposición viable para sistemas de ordenador bastante grandes, debido a la gran cantidad de memoria requerida para guardar incluso un vocabulario básico en forma digital. Un gran esfuerzo de investigación ha conducido a maneras más económicas de guardar voz digitalizada, y en estos días es posible añadir síntesis de voz incluso a un sistema de ordenador muy pequeño y básico.

Hay varios circuitos integrados disponibles para usar en sistemas de síntesis de voz, y la mayoría tienen un vocabulario de cerca de 200 palabras. Un dispositivo que se ha hecho muy popular entre los aficionados es el SPO256, que usa un sistema diferente. Tiene un vocabulario de 64 fonemas, o sonidos vocales básicos. Varios de estos sonidos se reúnen para producir palabras individuales, siendo la ventaja de este sistema que proporciona un vocabulario ilimitado, ya que se puede producir una representación razonable de cualquier palabra inglesa. Los fonemas requeridos se seleccionan bajo el control de un programa, y sólo se necesitan unos cuantos octetos de memoria para cada palabra. Así, incluso un ordenador con tan poca memoria como 1K podría guardar unas cuantas frases cortas sin acaparar seriamente la memoria. La desventaja del método de fonemas en síntesis de voz es que da una calidad vocal que no es tan buena como la de los sistemas de palabra completa. Es también un poco más difícil y tedioso el componer las frases deseadas. Sin embargo, para el aficionado, el SPO256 y su sistema de fonemas representa probablemente la aproximación más práctica a la síntesis de voz.

Más tarde consideraremos los fonemas y la formación de palabras más detalladamente, pero primero echaremos un vistazo al SPO256 y a cómo se usa.

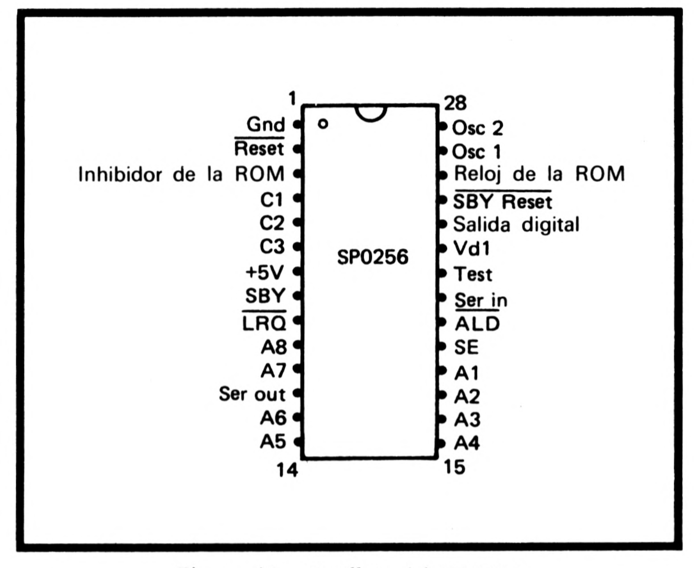


Figura 45.—*Patillaje del SPO256*

SPO256

El SPO256 es un dispositivo muy complejo que contiene una ROM de 2K * 8 bit, un oscilador de reloj, lógica de control, un filtro digital (para modelar la forma vocal humana) y un modulador de anchura de pulsos *(pulse width modulator)*. Aunque el dispositivo es muy complejo en su forma de operación, afortunadamente la mayoría de su complejidad no es aparente para usuario, y no es particularmente difícil interconectar este dispositivo a un microordenador.

La figura 45 muestra el patillaje del *chip* de voz SPO256. Requiere la fuente usual (en circuitos lógicos) de +5 voltios. Algunas de las patillas están ahí para hacer posible expansiones futuras con ROM

adicionales, pero éstas no se necesitan realmente, y se puede hacer un sintetizador de voz perfectamente bueno usando las facilidades básicas dadas por el SPO256. Por tanto, no consideraremos estas facilidades y patillas de expansión aquí.

Hay ocho entradas de dirección (A1 a A8), pero A7 y A8 no se utilizan normalmente, y simplemente se conectan a la tensión negativa. Las seis entradas de dirección más bajas se usan para seleccionar el fonema deseado. Estas se podrían alimentar con las líneas de dirección del ordenador, POKEándose la dirección apropiada (con cualquier número) para seleccionar el fonema requerido. Sin embargo, en la mayoría de los casos sería más bien una rara manera de hacer las cosas, y suele ser mejor manejar las líneas de dirección desde el *bus* de datos del ordenador. De hecho, es esencial la temporización correcta de las señales de control del SPO256 para que funcione correctamente y un método que parece que invariablemente da buenos resultados, es alimentar las líneas de dirección desde las líneas de datos, mediante un puerto de salida paralelo con retén *(latching port)*. Los puertos de salida paralelos se discutieron en el capítulo 2.

En operación, el SPO256 es una reminiscencia de un conversor analógico a digital. Tiene una entrada que activa el dispositivo para que produzca el fonema seleccionado por la dirección puesta en su *bus* de direcciones. Se debe monitorizar una salida de estado hasta que indique que se ha completado el fonema. Se puede poner entonces la siguiente dirección en el *bus* de direcciones, activar la entrada de disparo de nuevo, monitorizar la salida de estado, y así hasta que se han completado todos los fonemas.

La patilla 20 (ALD) es la entrada que se usa para disparar el dispositivo, y requiere un breve pulso negativo. La salida de estado está en la patilla 9 (LRQ), y está normalmente en cero lógico, pero pasa

a nivel alto cuando el dispositivo está produciendo un fonema. Por tanto, después de disparar la entrada ALD, la salida LRQ pasa a nivel alto, y no se deben cargar más fonemas hasta que pase a nivel bajo de nuevo. En la práctica, un bucle de programa podría usarse normalmente para esperar hasta que la salida LRQ pase a nivel bajo.

Hay un modo alternativo de usar el SPO256, aunque nunca he llegado a probar este modo. Si la patilla 19 (SE o *Strobe Enable)* se pone a nivel bajo, la entrada ALD se desconecta. El dispositivo entonces retiene *(latch)* automáticamente la dirección en su *bus* de dirección aproximadamente un microsegundo después de que se detecte un 1 lógico en cualquier línea de dirección. Este sistema podría ser útil donde haya escasez de líneas de control, ya que se puede implementar usando justo seis salidas para manejar el *bus* de direcciones y una entrada para monitorizar la salida LRQ.

La salida digital de la patilla 24 tiene lo que quizá es un nombre más bien ambiguo. Esta es, de hecho, la salida de audio, pero está en forma de señal digital modulada en anchura de pulsos. En otras palabras, la señal de salida de aquélla es de frecuencia constante, y está de hecho en alta frecuencia, justo fuera del rango de frecuencias audibles. La señal es una serie de pulsos, y variando la amplitud del pulso se puede variar el voltaje medio de salida. Por ejemplo, con una larga anchura de pulso de tal forma que los pulsos virtualmente se mezclen juntos, el voltaje de salida medio sería casi igual al potencial de alimentación de 5 voltios. Por otro lado, con pulsos muy breves el voltaje medio de salida sería prácticamente cero. Sin modulación, la salida tiene un ritmo de pulso sí/pulso no, por lo que el voltaje medio de salida es aproximadamente la mitad del voltaje de alimentación.

Para recuperar la señal de salida de audio frecuencia sólo es necesario usar un filtro paso bajo para eliminar la señal portadora de alta frecuencia, y dejar un potencial de salida igual al voltaje medio de la portadora. Se recomienda por el fabricante del SPO256 un filtro con una frecuencia de corte de 5 kHz.

Circuito práctico

En la figura 46 se puede ver un circuito práctico que usa el SPO256, pero no incluye el interfaz con el microprocesador. Todo lo que se necesita aquí es un puerto paralelo capaz de dar 7 salidas y 1 entrada, y unos dispositivos de interfaz paralelo como el 6821 o el 6522 serían más que adecuados. De hecho, sólo se necesitaría uno de los puertos, teniendo algunos ordenadores un puerto de usuario que proporciona las líneas de entrada/salida necesarias. Por supuesto, se pueden usar dispositivos TTL para hacer el interfaz, con los siete biestables de un 74LS273 usados como retenes de datos *(data latches)* para proporcionar las salidas que manejan el dispositivo, y una sección del separador tristate cuádruple 74LS125 *(quad tristate buffer)* usada para proporcionar una entrada y que así se pueda leer la línea LRQ.

Si, por ejemplo, el circuito se va a manejar desde un puerto de una VIA 6522 o de una PIA 6821, una manera de hacer las cosas sería usar las seis líneas de datos menos significativas como salidas para manejar las entradas de dirección del SPO256, con las dos líneas de datos remanentes utilizadas como una salida para manejar la línea ALD, y una entrada para leer la línea LRQ. Alternativamente, las líneas CA1 y CA2 (o CB1 y CB2) se podrían usar para proporcionar el protocolo con las líneas ALD y LRQ. Las líneas CA2/CB2 se podrían programar como salida de vali-

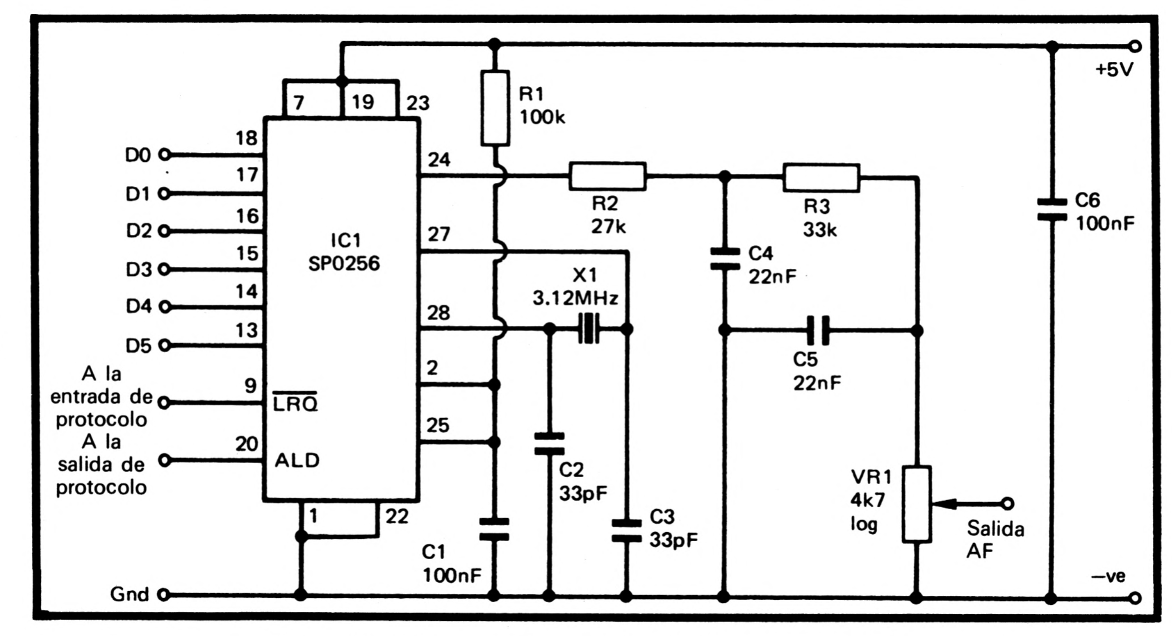


Figura 46.—*Circuito práctico de síntesis de voz con el SPO256*

Componentes del sintetizador de voz (figura 46)

Resistores, todos de 0.25W, 5%

R1	100k
R2	27k
R3	33k

Potenciómetro

VR1	4k7 log. carbón

Condensadores

C1	100 nF poliéster
C2,C3	33 pF cerámico 2%
C4,C5	22 nF poliéster
C6	100 nF cerámico

Semiconductor

IC1	SPO256-AL2

Varios

X1	Cristal de 3.12 Mhz (véase texto)

Placa de circuito impreso, zócalo DIL de 28 patillas, cable, soldador, etc.

dación que automáticamente darían un pulso negativo cada vez que se mandaran datos frescos al sintetizador. La línea CA1/CB1 se podría poner como entrada de transición alto/bajo para monitorizar la salida LRQ. Un bucle REPEAT...UNTIL (o un lazo de programa similar) podría usarse para hacer la espera hasta que el SPO256 estuviera listo para el

siguiente fonema. Las direcciones de fonema podrían guardarse convenientemente en una sentencia DATA junto con un lazo FOR...NEXT. Es cuestión de escoger el método de interfaz y control de programa que sea más conveniente.

Un problema que puede ocurrir algunas veces cuando se usa el SPO256 es que el fonema final no desconecte, sino que continúe indefinidamente, por lo que la unidad produce una señal de ruido o tono continuo. Presumiblemente, ello es debido a que no es muy correcta la temporización de las señales de control, pero una solución simple del problema es usar uno de los fonemas de pausa al final de cada frase. El sintetizador produciría silencio si se dejara en estado activo, lo que obviamente es bastante aceptable. La circuitería discreta del sintetizador es bastante directa. R1 y C1 producen un pulso de reset negativo para el dispositivo en el encendido, y se usa primariamente para asegurar que no se producirá una salida de audio indeseada. El filtrado para recuperar la modulación de audio se logra con un circuito pasivo de dos etapas que comprende a R2, C4, R3 y C5. Esto debería ser adecuado y no parece que se requiera un filtro activo de alta pendiente. VR1 es el control de volumen.

Sería posible introducir la señal de audio en la entrada de audio de un ordenador, ya que muchos ordenadores domésticos tienen esta facilidad. Alternativamente, el circuito amplificador de audio que se describió anteriormente (figura 42) podría usarse para controlar un altavoz.

Oscilador de reloj

Tal como se dijo anteriormente, el SPO256 tiene un oscilador de reloj incorporado que está destinado principalmente al control de cristal. Los únicos com-

ponentes discretos requeridos son el cristal en sí (X1) y los condensadores C2 y C3. El circuito está pensado para usar un cristal de 3.12 MHz, pero no es esencial usar uno que tenga precisamente esa frecuencia de oscilación. Una desviación de frecuencia de hasta cerca de 200 kHz sobre aquella frecuencia daría resultados perfectamente aceptables, y el principal efecto usando una frecuencia de reloj diferente es que sube o baja el timbre de la señal de salida. También resulta que la voz se ralentiza o acelera ligeramente, pero este efecto tiende a notarse menos. Es posible usar una inductancia en lugar del cristal, y un valor de alrededor de 100 microhenrios es adecuado. La frecuencia de reloj se podría alterar entonces para dar cualquier timbre de voz cambiando los valores de C2 y C3 (que deberían mantenerse con un valor próximo).

En algunos casos, el ordenador puede tener una salida de reloj con una frecuencia de unos 3.12 MHz y sería entonces posible usar esta señal. C2, C3 y X1 se omitirían, y la señal de reloj se aplicaría a la patilla 27 de IC1.

Hay un modo más sofisticado de usar el dispositivo, y es tener un oscilador controlado por voltaje (VCO) para proporcionar la señal de reloj (con su salida manejando la patilla 27). La ventaja de usar un VCO es que se podría variar la frecuencia de reloj bajo control de programa, y así se podrían programar cambios en el timbre de la voz. Esto añadiría algo de inteligibilidad, y daría ciertamente una salida más realista y un sonido menos mecánico. Idealmente, el VCO se controlaría con un conversor digital-analógico, pero quizá sería bastante más efectivo un arreglo con una salida digital que diera dos timbres de voz. Sin embargo, deberían evitarse cambios rápidos en el timbre de voz, empleando una red de suavizado R-C si fuera necesario. Una sección del VCO dual TTL 74LS629 sería adecuado como base del oscilador

de reloj, si es que se va a intentar modulación de timbre.

Fonemas

Un punto importante a tener en cuenta cuando se seleccionan fonemas es que no es cuestión de elegir un fonema por cada letra de la palabra o frase que se compone. Las letras tienen más de una pronunciación, algunas incluso no suenan, y otras operan juntas para indicar un sonido simple. Esta es la razón por la que habiendo 26 letras en el alfabeto haya 64 fonemas en el SPO256.

La lista de fonemas dada más abajo incluye, por tanto, palabras de ejemplo que ayudan a dar una idea del sonido real que da cada uno. Cuando se seleccionan fonemas, es cuestión de pensar en los sonidos constitutivos de una palabra, y después buscar en la lista para encontrar el más parecido. Los fonemas incluyen pausas de cinco duraciones diferentes, lo que evita el uso bucles de tiempo en el programa, o algo de naturaleza similar, para conseguir pausas entre palabras, etc. Un punto que quizá no es tan obvio es que no siempre se necesitan espacios entre las palabras, debido ello al modo en que tendemos a juntar las palabras en el habla normal. Contrariamente, una pausa corta situada dentro de una palabra puede algunas veces ayudar a la inteligibilidad. Realmente es cuestión de pensar en cómo se dice la palabra o frase y después escoger los fonemas apropiados, en lugar de fijarse en la manera en que se escribe la palabra o frase como base de la elección. Algunos fonemas salen mejor si están precedidos por una corta pausa, y algunos de este tipo son aquellos que tienen un comienzo abrupto, como los fonemas 28, 33, 61 y 63.

Con unos pocos fonemas es posible usar dos o más en sucesión para dar un sonido más largo, pero en la mayoría de los casos esto no es posible. Solo los fonemas 7, 12, 15, 23, 24, 26, 29, 30, 40 y 55 pueden usarse de esta forma. En varios casos hay fonemas que parecen ser duplicados o casi duplicados de otros. Esto ocurre cuando dos sonidos son el mismo o muy similares, pero uno es de mayor duración que el otro. En estos casos, es una buena idea probar ambas versiones para determinar cuál suena mejor en la palabra particular que se intenta reproducir.

Dirección	*Fonemas*	*Dirección*	*Fonemas*
0	10 ms de pausa	32	OUt
1	30 ms de pausa	33	Dog
2	50 ms de pausa	34	pIG
3	100 ms de pausa	35	Vest
4	200 ms de pausa	36	GUest
5	tOY	37	SHine
6	flY	38	aZure
7	End	39	bRave
8	Come	40	Find
9	Power	41	sKy
10	dodGe	42	Camera
11	biN	43	Zoo
12	pIn	44	raNG
13	To	45	Light
14	Ran	46	Win
15	sUcceed	47	repaiR
16	Man	48	WHen
17	carT	49	Yet
18	THey	50	CHair
19	sEE	51	tURn
20	bAy	52	cERtain
21	coulD	53	tOW
22	dO	54	THere
23	AUght	55	beSt
24	tOp	56	Now

25	YEt	57	Home
26	bAt	58	stORe
27	Hat	59	bARn
28	Ban	60	cleAR
29	THin	61	Gone
30	lOOk	62	saddLe
31	fOOd	63	draB

Cuando se usa por primera vez el SPO256 puede ser un poco difícil obtener buenos resultados, pero después de algunos experimentos con el sintetizador, se hace mucho más fácil obtener una salida vocal que sea fácilmente comprensible.

Conversores D/A

Hay otras formas de generar señales de audio usando un ordenador además de las de utilizar un *chip* especial sintetizador de voz o sintetizador de audio. Una aproximación común es usar un conversor digital a analógico, como el circuito que usa un dispositivo ZN428 que se vio en el capítulo 4. Con los programas de manejo adecuados, el voltaje de salida se puede variar en la manera deseada, con lo que se puede producir cualquier forma de onda de audio. Por supuesto, la forma de onda de salida está escalonada (en el caso del ZN428 hay 256 niveles de salida diferentes), pero ya que el voltaje salta de escalón muy rápidamente, las frecuencias indeseadas producidas por esta acción de escalonado serán tan altas que serán inaudibles (aunque es recomendable filtrarlas de todas maneras). Alternativamente, se usaría un filtro paso bajo en la salida del circuito para suavizar los saltos, dar la forma de onda continua requerida y quitar las frecuencias de audio indeseadas.

Aunque este método de producir señales de audio es muy versátil, y en teoría se podría usar para

sintetizar cualquier señal de audio deseada, tiene una importante contrapartida. Esta es el problema de confeccionar programas adecuados para lograr el efecto deseado. Para obtener una velocidad de operación suficientemente alta, es necesario usar código máquina e, incluso, unas formas de onda bastante simples pueden requerir un bucle para sacar repetidamente varios cientos de fragmentos de datos hacia el conversor D/A. Sin embargo, esto representa un interesante área experimental para aquellos que tengan grandes habilidades de programación.

Para este tipo de generación de sonido no es esencial usar un conversor digital a analógico de alta calidad, y un simple circuito como el mostrado en la figura 47 daría resultados bastante buenos. Este toma las ocho salidas de un 6522 (o cualquier otra salida paralela de 8 bits) y las introduce en una red resistiva que actúa como una especie de circuito sumador. Sin embargo, como los resistores R1 a R8 no tienen todos el mismo valor, cuando algunas salidas se ponen altas se produce una mayor salida de voltaje que cuando lo hacen otras. De hecho, los valores de las resistencias se han calculado de tal manera que aproximadamente doblan en valor de un bit al siguiente (comenzando por el bit más significativo). Esto da toscamente la ponderación correcta para que se obtenga una simple acción de conversión digital a analógico y, aunque la precisión de este sistema es como mucho pobre, es perfectamente adecuado para sintetizar formas de onda de audio razonablemente buenas, siendo además extremadamente barato si hay disponible un puerto de salida paralelo. En esta aplicación, la resolución de 8 bits no es esencial, y se pueden lograr resultados bastante buenos usando sólo 6 bits (esto es, omitiendo R8 y R7). El circuito da una salida de unos 4 voltios pico a pico.

Un punto que merece la pena tener en cuenta es que los dispositivos como el 6522 tienen contadores/

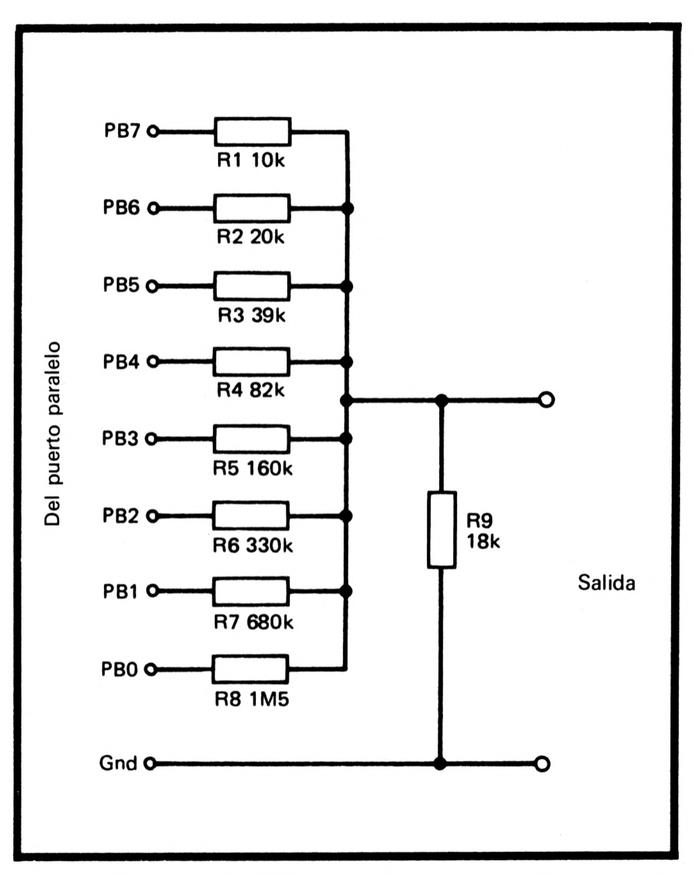


Figura 47.—*Conversor D/A para generación de señales de audio*

temporizadores que se pueden usar para generar un amplio rango de frecuencias de salida, utilizando el mismo sistema básico que se empleaba en los generadores de sonido 8910/12. Además de la generación de la frecuencia de audio, los dispositivos de este tipo pueden ser útiles para cosas como la división de la frecuencia de reloj del sistema, y así dar una frecuencia de reloj menor para un circuito periférico.

Conmutación Audio

Es bastante fácil controlar por ordenador señales audio usando un puerto paralelo que maneje conmutadores electrónicos. Un conmutador analógico CMOS (como el 4051BE que se comentó en el capítulo 4) se adecua perfectamente en este tipo de aplicación, pero hay dispositivos especiales de conmutación analógica diseñados específicamente para el control de señales de audio de alta calidad.

Dos dispositivos de este tipo son el LM1037 y el LM1038, conmutadores estéreo de cuatro canales. Los circuitos básicos se muestran en las figuras 48 y 49. Nótese que en ambos circuitos sólo aparece un canal estéreo, pero el circuito del otro canal es idéntico (los números de patilla del IC para los otros canales están entre paréntesis). Ambos dispositivos requieren una fuente de alimentación en el rango de 5 a 28 voltios, tienen una separación de canales de 95 dB, dan 90 dB de supresión de canales indeseados, una tensión de ruido de salida de justo 5 microvoltios y un nivel de distorsión armónica total de 0.04 por 100, con una entrada de 1 voltio RMS. Ambos tienen también cuatro entradas y una salida por canal estéreo. En otras palabras, operan efectivamente como circuito selector de cuatro vías estéreo. De hecho, se pueden acomodar más canales usando dos dispositivos con la patilla 7 de cada dispositivo conectados juntos. Las salidas de la parte izquierda se conectan unidas, al igual que las de la parte derecha, y sólo se necesita un condensador de acoplo en la salida para cada salida estéreo.

La diferencia entre los dos *chips* es la forma en que se selecciona el canal deseado. El LM1037 es el más simple de los dos; tiene cuatro entradas de control, y se pone a nivel alto la que corresponda para seleccionar el canal deseado. Los canales A, B, C y D se seleccionan usando las patillas 1, 3, 16 y 18,

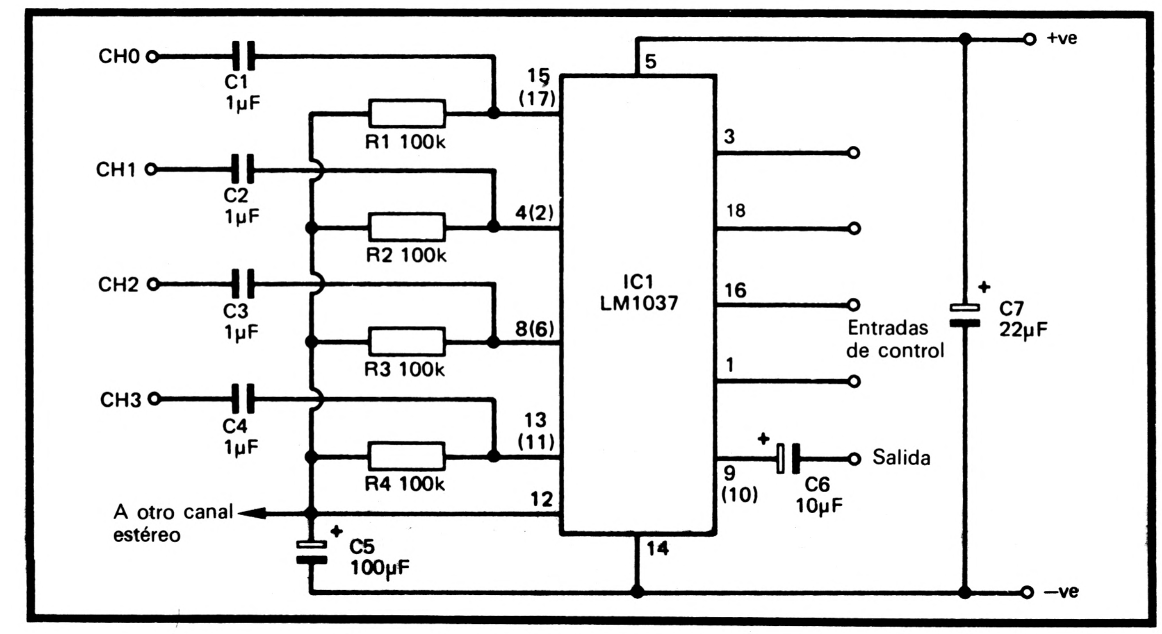


Figura 48.—*Selector de canales con un LM1037*

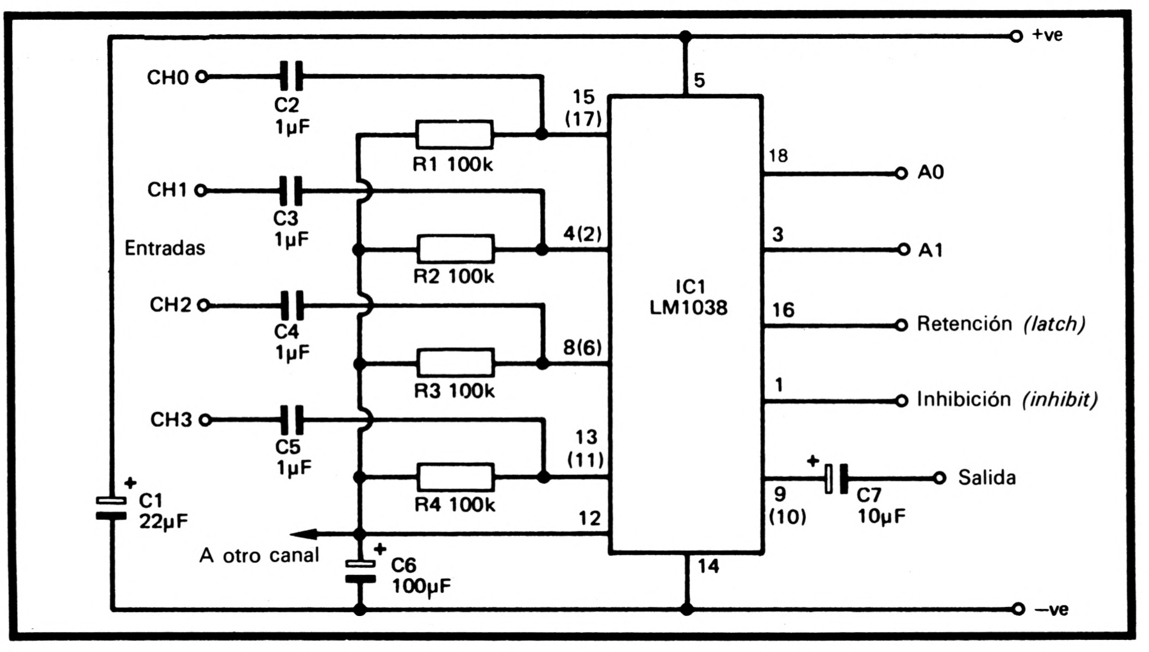


Figura 49.—*Selector de canales con un LM1038*

respectivamente. Se puede usar con ambos dispositivos una tensión desde 2 a 50 voltios para activar una entrada de control.

El LM1038 tiene dos entradas de dirección, siendo la dirección binaria puesta en ellas la que se usa para seleccionar el canal deseado. Hay otras dos entradas de control, y la entrada "Inhibit" corta todas las entradas de audio cuando está a nivel alto. En la mayoría de las aplicaciones prácticas, ésta no es necesaria y simplemente se conecta a la tensión negativa. La entrada de control final se usa para retener direcciones, y controla una forma de retén *(latch)* transparente en las entradas de dirección. Se usa una transición negativa-positiva para retener las direcciones y ,en teoría, sería posible controlar el dispositivo directamente desde el *bus* de datos del microprocesador, siendo el circuito de decodificación de direcciones el que proporciona el pulso de retén *(latch pulse)*. Si el circuito se maneja desde un puerto paralelo que tenga las salidas con retención, la entrada "Latch" no se necesita y se conecta a la tensión positiva.

Filtro digital

Cuando se requiere un filtro controlado por ordenador, una solución del problema sería usar un filtro controlado por tensión, manejado a través de un conversor digital a analógico. Hoy se puede usar un método alternativo, que es emplear un así llamado filtro digital, o filtro de condensadores conmutados, como también se les denomina. Este tipo de filtro está basado en un conmutador electrónico y dos condensadores, como se muestra en la figura 50. El conmutador electrónico se controla por un oscilador de reloj que opera en una frecuencia relativamente alta (típicamente entre 20 kHz y 1 MHz), siendo la acción

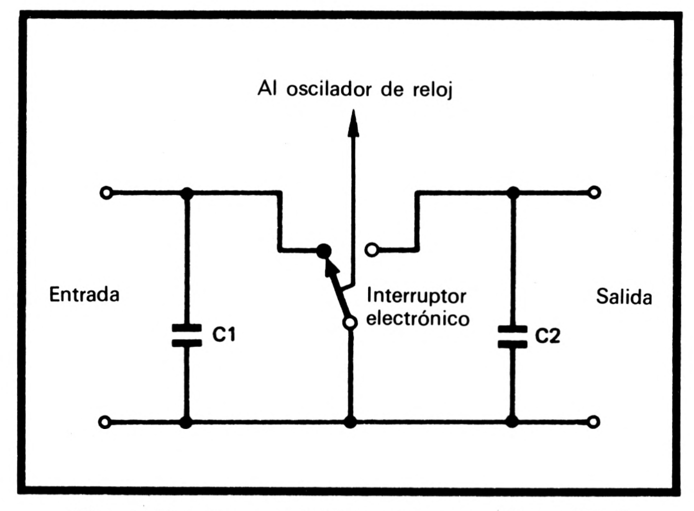


Figura 50.—*Esquema básico usado en un filtro digital*

básica del circuito cargar repetidamente C1 con el potencial de entrada, y después conectarlo a través de C2 (y a la salida del filtro). Si la carga en C1 es mayor que la de C2, C1 se descarga hacia C2 hasta que los dos tengan el mismo potencial. Si C2 tiene mayor carga, se descarga en C1 hasta que ambos tengan el mismo potencial.

El efecto de esto es mantener C2 con una carga similar al potencial presente en la entrada. Sin embargo, C1 tiene un valor mucho menor que C2, y sólo es posible que la salida se mantenga virtualmente a la misma tensión que la entrada si la frecuencia de reloj es mucho mayor que la frecuencia de entrada. C1 puede entonces dar una transferencia de carga suficientemente grande para hacer eso. El circuito, de hecho, no es muy diferente de un filtro paso bajo R-C ordinario, y se usan el conmutador y C1 para reemplazar el resistor de un filtro R-C convencional. A mayor frecuencia de reloj, mayor es la transfe-

rencia de carga que se puede lograr, menor el efecto resistivo del conmutador y de C1, y mayor la frecuencia de corte del filtro.

La ventaja de este tipo de filtro es que la frecuencia de corte se puede controlar por una señal de reloj, que se puede generar por un circuito digital (como un temporizador/contador de una VIA 6522). El control por ordenador de la frecuencia de corte es, por tanto, bastante directo.

Filtro MF10CN

El MF10CN es un filtro digital muy útil que es razonablemente barato (para ser un dispositivo de este tipo). De hecho, contiene dos filtros de condensadores conmutados de segundo orden (12 dB por octava), ambos del tipo de estado variable. En otras palabras, además de los filtros paso bajo básicos hay una circuitería adicional que hace posible producir varios tipos de filtros. De hecho, se pueden obtener filtros paso bajo, paso alto, paso banda, en hendidura y paso-todo. La frecuencia del filtro puede ser tanto 1/100 como 1/50 de la frecuencia de reloj con un error típico de menos del 1 por 100.

La figura 51 muestra un circuito de filtro basado en el MF10CN. Este sólo usa una sección del dispositivo (los números de patilla entre paréntesis son para la otra sección). El circuito requiere alimentación dual de 5 voltios, pero la señal de reloj sólo tiene que ser una señal ordinaria TTL o CMOS, y no necesita ser más negativa que los 0 voltios de la alimentación (GND). Como se ve, el circuito tiene una frecuencia de corte que es 1/100 de la frecuencia de reloj, pero se puede cambiar a 1/50 conectando la patilla 12 a la tensión de +5 voltios.

El MF10CN tiene una etapa de entrada con amplificador operacional, y se usan R2 y R4 para

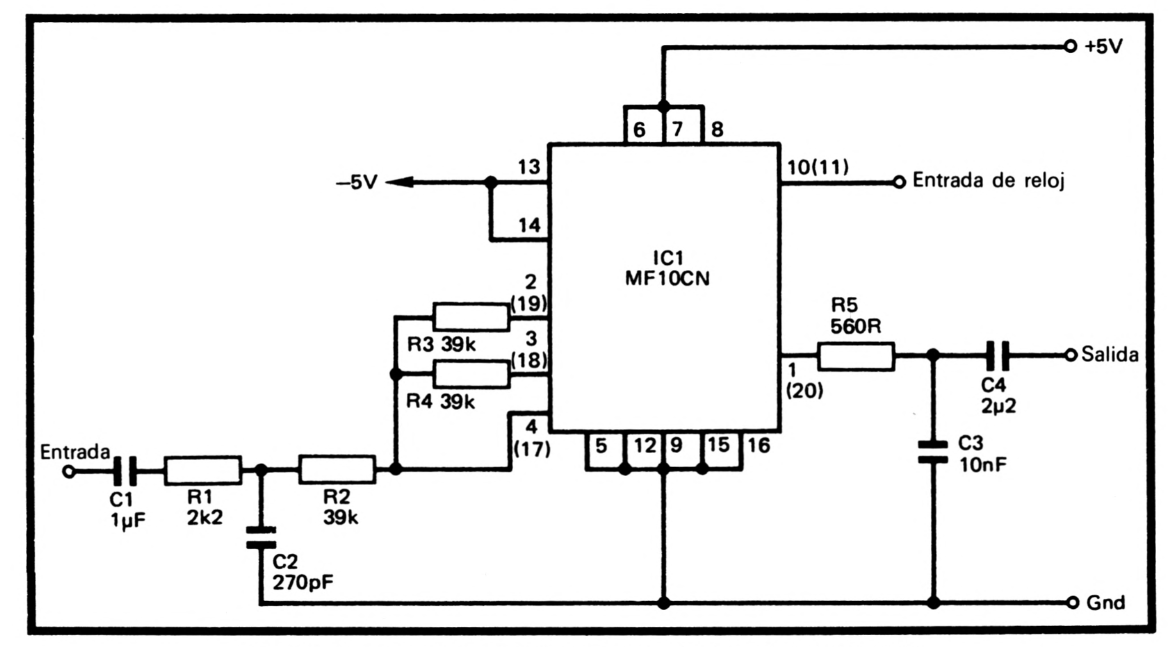


Figura 51.—*Un filtro paso bajo usando el filtro digital MF10CN*

polarizarlo y fijar su ganancia de tensión a la unidad. R3 da realimentación desde la salida paso banda del filtro. Tomando la salida de la patillla 1, como en este circuito, se obtiene una acción de filtrado paso bajo. Sin embargo, tomando la salida de la patilla 3 o de la patilla 2 se pueden obtener filtrados en hendidura o paso banda. Se necesita una configuración diferente para los filtrados paso alto y paso-todo. El valor de R3 controla el Q del filtro, y con el valor especificado el Q (factor de calidad) es 1. Un valor mayor incrementa el Q, y un valor menor reduce el Q.

R1 y C1 forman un simple filtro paso bajo en la entrada del circuito. Este atenúa cualquier señal de alta frecuencia que podría de otro modo introducirse en el filtro y acoplarse con la señal de reloj para producir heterodinos. R5 y C3 forman un simple filtro paso bajo a la salida de la unidad, lo que ayuda a reducir el paso de la señal de reloj hacia la salida. El nivel de señal de reloj en la salida del MF10CN es sólo de unos 10 milivoltios, y un simple filtro pasivo de este tipo suele ser suficiente para reducirlo a un nivel tal, que no causará ningún problema con el equipo en el que se introduzca la salida de este circuito.

Un punto a tener en cuenta es que la frecuencia de reloj no debe ser menor que 20 kHz, o su presencia en la salida será audible. Eso se podría evitar usando un filtro paso bajo de alta calidad, para atenuar el paso de reloj a un nivel inaudible, pero obviamente se restringiría la respuesta de audio superior del circuito, lo que podría ser inaceptable en algunas aplicaciones. Por otro lado, en algunas aplicaciones, como en ciertos tipos de pruebas de acoplo, una presencia en la salida de la señal de reloj de 10 mV no tendría ninguna importancia. Sería, por tanto, posible bajar la frecuencia de reloj tanto como se desee, y sería innecesario el filtro paso bajo de la salida.

VCA

Por lo que yo conozco, no hay un control de volumen equivalente a un filtro digital, y los circuitos que proporcionan un control digital de ganancia realmente consisten en un convertidor digital a analógico que maneja un amplificador de voltaje controlado de algún tipo. Al tiempo de escribir esto se fabrican algunos dispositivos digitales de control de volumen, pero son pocos, difíciles de conseguir y bastante caros. Por supuesto, cualquier VCA convencional podría ser manejado virtualmente por un convertidor digital a analógico para proporcionar un control digital del volumen. Sin embargo, el coste elevado de un convertidor digital a analógico de alta calidad normalmente no está justificado, y muchas veces un circuito más sencillo, como el que se emplea en la figura 52, es perfectamente adecuado.

Básicamente, es un VCA estándar construido sobre una sección de un amplificador operacional dual de transconductancia LM13600N (o LM1370M). Los números entre paréntesis son los números de patilla de la segunda sección del dispositivo.

R9, R10 y C2 dan un centro de derivación de corriente de las líneas de alimentación, mientras que R11 a R13 se usan para polarizar IC1. R14 se usa para reducir la ganancia en voltaje del circuito a la unidad, y sube la impedancia de entrada desde 470 R a un valor más útil de unos 5K. R15 es la resistencia de polarización entre los diodos de línealización, lo que ayuda a mejorar las características de ruido y distorsión.

La ganancia en tensión del circuito es aproximadamente proporcional a la corriente de polarización introducida en la patilla 1 (16) y, hablando estrictamente, el circuito es más bien un amplificador controlado por corriente que controlado por tensión. Las salidas del puerto paralelo (con retención) de

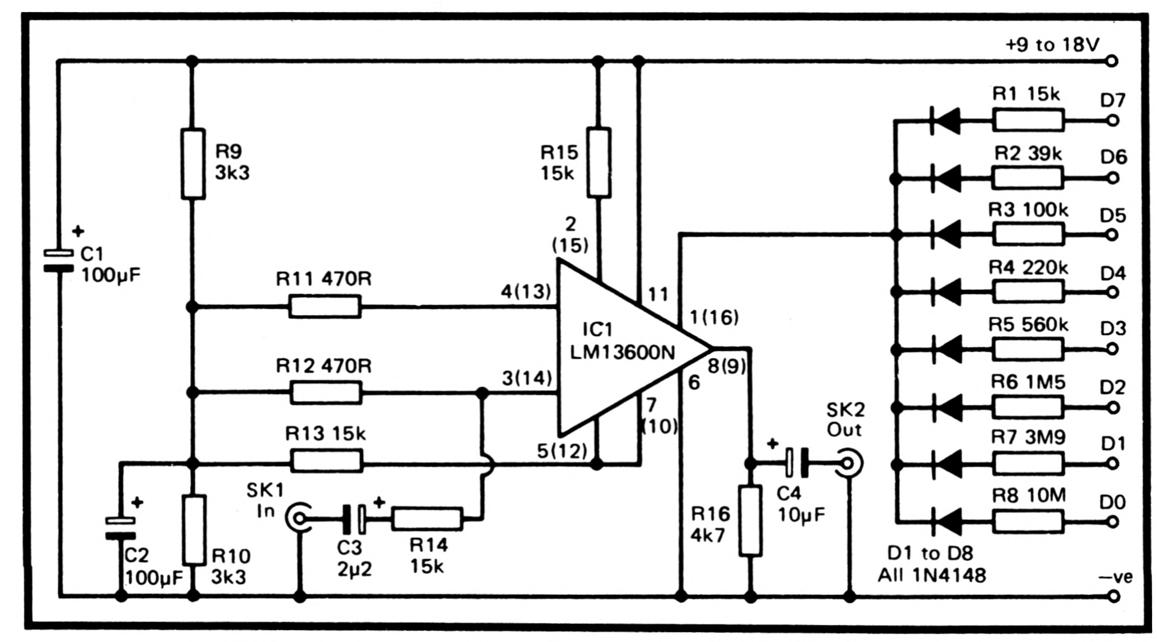


Figura 52.—*Circuito digital de control de volumen*

Componentes del circuito digital de control de volumen (figura 52)

Resistencias, todas 0.25 W 5%

R1	15K
R2	39K
R3	100K
R4	220K
R5	560K
R6	1M5
R7	3M9
R8	10M
R9, R10	3K3
R11, R12	470R
R13-R15	15K
R16	4K7

Condensadores

C1	100 μF 25 V electrolítico
C2	100 μF 10 V electrolíco
C3	2.2 μF 50 V electrolítico
C4	10 μF 25 V electrolítico

Semiconductores

IC1	LM13600N (o LM13700N)
D10D8	1N4148

Varios

Circuito impreso, conectores de entrada y salida, cable, soldador, etc.

8 bits se acoplan a la entrada de control de IC1 a través de ocho resistencias, una por cada salida. Los resistores están ponderados adecuadamente para proporcionar el grado apropiado de control para cada bit. Se necesita un diodo en serie con cada resistencia para que pueda añadirse a la corriente de control cuando la salida está a nivel alto, pero no se pueda absorber ninguna de las corrientes de control cuando la salida esté a nivel bajo.

El rango de control del circuito es bastante amplio, con unos 70 dB o más de atenuación dados, cuando sólo la entrada D0 se pone alta. Hay cerca de 90 dB de atenuación cuando todas las entradas de control están bajas, e IC1 está en corte. Con 256 posibles ganancias diferentes, la ganancia de tensión se puede variar suavemente sin que este escalonamiento de la ganancia sea apreciable por el oyente, debido al tamaño reducido de los escalones. De hecho, la ganancia se puede variar en incrementos menores que 1 dB.

Por supuesto, se puede usar para operar en estéreo la segunda sección de IC1 con el mismo circuito básico. La ganancia de los dos canales se puede controlar separadamente usando un puerto de salida de 8 bits para cada canal estéreo. Alternativamente, las patillas de control de las dos secciones de IC1 se podrían conectar juntos y manejar desde una red de resistencias/diodos común. En este caso, la corriente de control se repartiría entre las dos secciones de IC1 y, para compensar esto, los valores de R1 a R8 tienen que ser aproximadamente la mitad. Además, las entradas de control deberían alimentarse desde una salida que dé señales lógicas ordinarias de 5 voltios, aunque el circuito funcionaría correctamente con cualquier tensión de alimentación en el rango de 9 a 18 voltios. Se pueden manejar señales de hasta 2 voltios RMS antes de que se produzcan recortes y distorsiones serias.

6

Luz y temperatura

En este capítulo vamos a considerar la interconexión de dispositivos optoeléctricos, incluyendo cuestiones como el manejo de presentaciones *(displays)* LED de siete segmentos, circuitos que usan sensores optoeléctricos y circuitos de detección de nivel de luz. También se considerarán dispositivos para la medida y sensado de temperatura.

Manejo de las presentaciones *(displays)*

Los ordenadores personales usan normalmente un monitor o una televisión para presentar la información, pero hay aplicaciones en las que no es deseable usar una televisión o un monitor. Por ejemplo, en una aplicación donde el ordenador se deja operando continuamente durante largos periodos de tiempo, y se deja a menudo desatendido, alguna forma simple de presentación de su estado *(status display)* probablemente sería mucho mejor. Esto evitaría el uso innecesario del televisor o monitor, que no debería dejarse funcionando y desatendido de ningún modo, ya que podría representar un peligro de incendio. En

una aplicación como una cámara oscura computerizada, la cantidad de luz generada por una televisión o un monitor podría ser inaceptable.

Una presentación de estado puede tener formas variadas, y podría consistir simplemente en algo como un LED intermitente, controlado desde un puerto de salida, para indicar que el programa se está ejecutando apropiadamente, y que el ordenador no se ha colapsado. Una presentación ligeramente más sofisticada podría usar una serie de LED, o una presentación con grafico de barras apropiada, para indicar el progreso del programa a través de varias etapas. Siempre que fuese apropiada una presentación de 8 LED, éstos se podrían manejar desde un puerto de salida con retención *(latching port)* de 8 bits. Para un mayor número de LED, una solución sería usar dos puertos de salida de 8 bits, pero probablemente sería mejor usar un decodificador de 4 a 16 líneas, como se ve en la figura 53. Esto requiere sólo 4 salidas con retén *(latching outputs)* para manejar 16 LED.

El dispositivo usado en este circuito es un CMOS 4514BE. Tiene cuatro entradas, y el número binario que se introduce en ellas selecciona qué salida pasa a nivel alto. Sólo pasará una salida a nivel alto cada vez y, por tanto, sólo uno de los LED (D0 a D15) se activará en un momento dado. Suponiendo que las cuatro entradas se manejan desde los 4 bits menos significativos del puerto de salida, y que los 4 bits más significativos no se usan, el número POKEado en el puerto hará que el LED que tenga el número correspondiente se encienda. Como sólo se enciende un LED cada vez, es aceptable tener un único resistor de limitación de corriente (R1) para los 16 LED. El valor específico de R1 da una corriente de LED de unos 7 u 8 mA.

La patilla 23 de IC1 es la entrada de inhibición, (que puede ponerse a nivel alto para apagar las 16

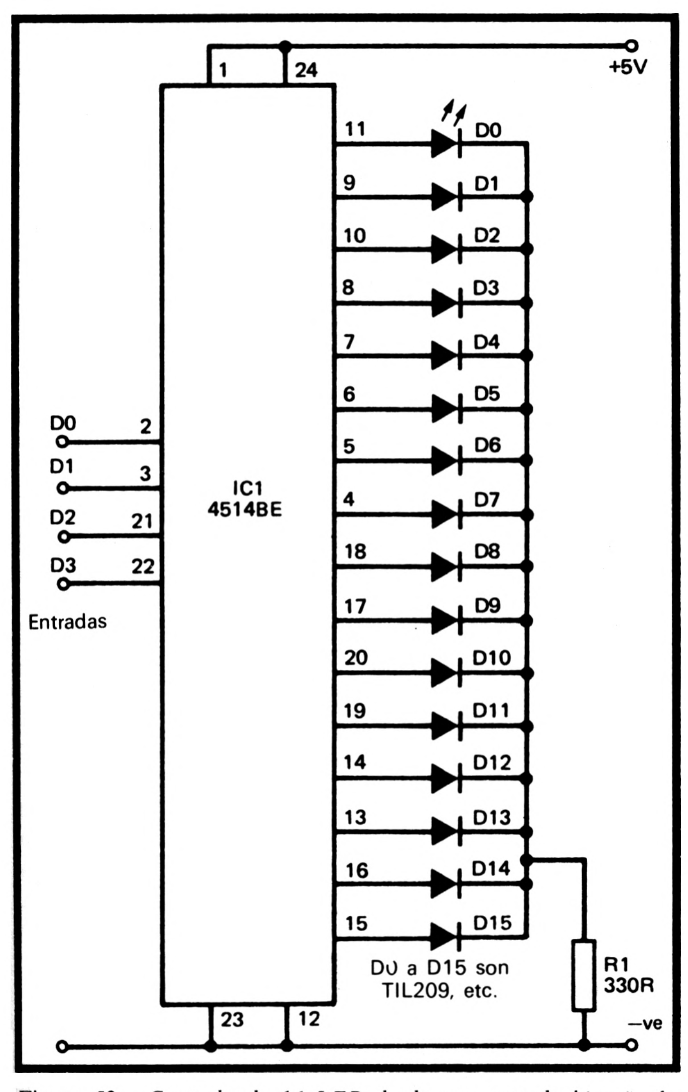


Figura 53.—*Controlando 16 LED desde una entrada binaria de 4 bits*

salidas. La patilla 1 es la entrada de validación *(strobe input)* y no se necesita en una aplicación donde se maneja el circuito desde un puerto con retención *(latching port)*. Este simplemente se conecta a la tensión positiva. Podría alimentarse con un pulso positivo de un decodificador de direcciones para retener los datos introducidos en las cuatro entradas de datos, y así estas últimas se podrían alimentar directamente desde el *bus* de datos. Sin embargo, en la práctica, los dispositivos CMOS no son siempre compatibles con los circuitos de microprocesador, y podrían no dar resultados fiables en todos los casos.

Siete segmentos

Una forma alternativa de presentación con LED, y que quizá es más fácilmente legible, es la de siete segmentos. Tiene los segmentos colocados en la forma familiar de ocho, como se ve en la figura 54. Los segmentos tienen letras de identificación estándar desde la a hasta la g, como muestra el diagrama. Activando los segmentos apropiados se puede producir una representación razonablemente clara de cualquier dígito (por ejemplo, los segmentos a, b y c producen el número 7).

Si hay disponible un puerto de salida con retención *(latching output port)* de 8 bits, se podría usar para controlar el display LED de siete segmentos, usándose unos programas para decodificar y encender los segmentos apropiados. Esta es una manera más bien rara de hacer las cosas, especialmente si se necesita separación *(buffering)* para dar suficiente corriente de manejo *(current drive)* del display. Una manera más eficiente de resolverlo es usar un decodificador/controlador de display de siete segmentos *(seven-segment LED display driver/decoder)* como el que se muestra en la figura 55.

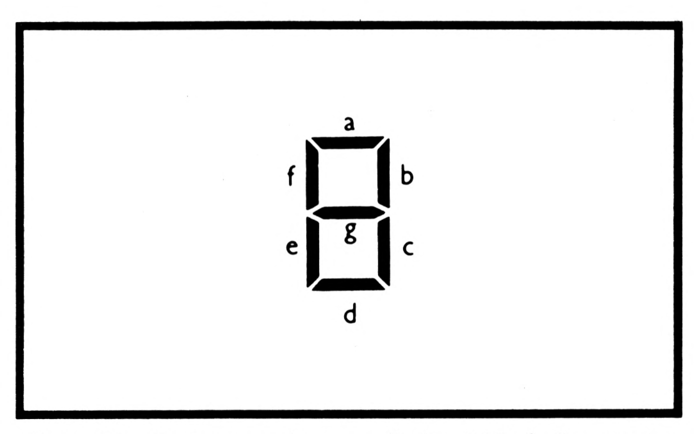


Figura 54.—*Esquema usado en un* display *LED de 7 segmentos*

Este usa el decodificador / controlador CMOS 4511BE y un display LED de siete segmentos DL704. El circuito funcionaría perfectamente bien usando otro de los muchos displays LED, pero nótese que sólo los del tipo de cátodo común pueden manejarse directamente con el 4511BE. La corriente de LED es de nuevo de unos 7 u 8 mA, pero como se van a manejar varios segmentos a la vez, la corriente total de LED puede exceder los 60 mA, y se necesita una resistencia separada de limitación de corriente para cada segmento. Supuesto que las cuatro entradas se alimentan desde los 4 bits menos significativos del puerto de salida, y que los 4 bits más significativos no se usan, el número POKEado en el puerto aparecerá en el display. Sin embargo, sólo se pueden generar los números del 0 al 9. Podría ser posible manejar un segundo display 4511BE desde los cuatro bits más significativos del puerto, de tal manera que se pudieran producir números de dos dígitos, pero los programas que manejarán esto podrían ser bastante más difíciles de lo que, en principio, cualquiera podría esperar.

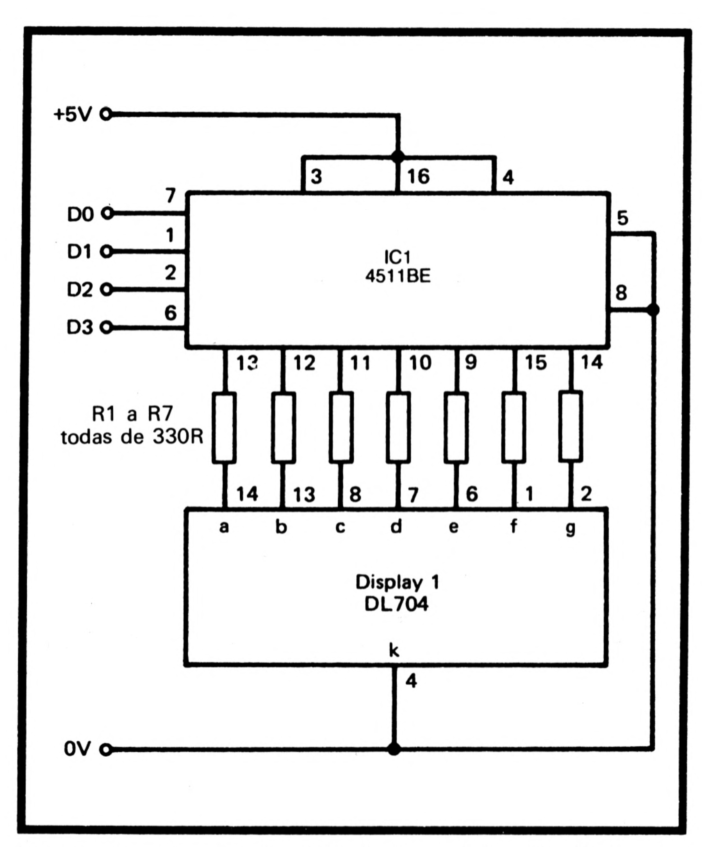


Figura 55.—*Circuito decodificador/controlador de* display *de 7 segmentos*

La patilla 3 de IC1 es la entrada LT (prueba de luces, *ligth test),* y si se pone en la fuente de tensión negativa se encienden los siete segmentos del display. Una entrada BL (apagado de luces, *blank lamp)* se encuentra en la patilla 4, y poniendo esta patilla a nivel bajo se apagan todos los segmentos del display. Ninguna de estas facilidades parece necesitarse en este contexto y, consecuentemente, ambas

patillas han de conectarse a la alimentación positiva. La patilla 5 es la entrada de validación *(strobe input),* y se produce una acción de retención *(latching)* si éste está normalmente alto, y se usa un pulso negativo de retención *(latching pulse).* Si las entradas se alimentan desde un puerto de salida con retención *(latching port),* el patilla 5 simplemente se conecta a la fuente de tensión negativa. En algunos casos, podría ser posible manejar las entradas desde el *bus* de datos si el decodificador de direcciones produce un pulso de retención.

Optocontador

Los dispositivos optoeléctricos son útiles como base de contadores automáticos y circuitos sensores, y se usan mucho en estas aplicaciones. Los circuitos de este tipo tienden a asociarse sólo con aplicaciones como contadores "batch", pero también se usan en casos de contadores y temporizadores de llegada de coches, modelos de ferrocarriles controlados por ordenador y robótica.

La figura 56 muestra un circuito de este tipo que usa un par detector y emisor de infrarrojos (D1 y D2, respectivamente). Una ventaja de los dispositivos infrarrojos en una aplicación de esta especie es que tienen una inmunidad buena a disparos espúreos producidos por la luz ambiente. Ello es debido al bajo nivel de luz infrarroja que está normalmente presente, incluso cuando se utiliza luz artificial (lámparas de tungsteno). D2 incorpora un filtro infrarrojo, por lo que es casi totalmente insensible a la luz visible ordinaria, ya que el elemento semiconductor en el corazón del dispositivo es sensible a una amplia gama de frecuencias luminosas. El circuito es del tipo donde se detectan los objetos según pasan entre los dispositivos emisor y detector, que se colocan a una

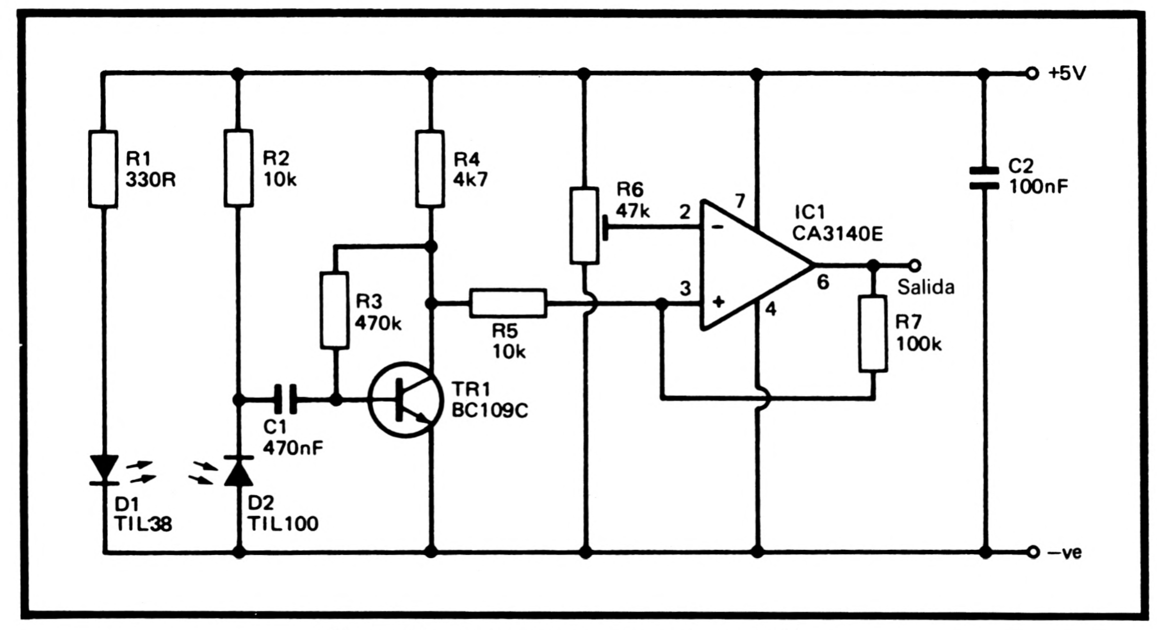


Figura 56.—*Simple circuito contador opto-eléctrico*

corta distancia. Además de para aplicaciones de conteo, dos circuitos de este tipo se pueden usar en una disposición que mida el tiempo que tarda un objeto en viajar de un detector a otro.

D1 es un LED infrarrojo, y simplemente necesita una corriente directa de polarización de unos pocos miliamperios, igual que un LED ordinario. La corriente del LED es de unos 7 mA con el valor especificado de R1, lo que da un rango de operación máximo de unos 30 mm. Este rango se puede ampliar algo usando una corriente de LED mayor de hasta 50 mA, pero este tipo de circuito no se puede usar cuando se tienen que detectar grandes objetos, y las dos células deben estar colocadas a bastante distancia.

El diodo detector está polarizado en inversa por R2, y una pequeña corriente fluye a través de R2 y D2. El flujo preciso de corriente depende de la intensidad de la luz infrarroja recibida por D2, y es aproximadamente proporcional a este nivel infrarrojo. Como D2 normalmente recibe una fuerte dosis de radiación infrarroja desde D1, el flujo de corriente de espera a través de estos componentes es relativamente alto. Cuando un objeto pasa entre D1 y D2, el nivel infrarrojo recibido por D2 cae dramáticamente, así como la corriente que lo atraviesa. Esto da un pequeño pulso de tensión positivo en la unión de R2 y D2.

La amplitud de este pulso es demasiado baja para manejar una entrada lógica, y debe amplificarse considerablemente. C1 acopla el pulso a la entrada de un amplificador de emisor común de alta ganancia basado en Tr1. La señal amplificada se acopla entonces directamente a la entrada de un disparador Schmitt (basado en IC1) que conforma la señal para dar un pulso de salida "limpio". R5 acopla el colector de Tr1 a la entrada no inversora del amplificador operacional IC1. R6 se usa para polarizar la entrada inversora de IC1, y se ajusta para dar una tensión de polarización que es ligeramente menor que el potencial de la

entrada no inversora de IC1. Esto conduce a que la entrada de IC1 pasa a nivel alto en condiciones de inactividad.

Cuando D2 produce un pulso positivo, se genera en el colector de Tr1 un pulso negativo mucho más grande. Esto pone brevemente la entrada no inversora de IC1 a un potencial menor que la entrada inversora, dando un pulso negativo en la salida de IC1. R7 se usa para dar una cierta cantidad de histéresis que ayuda a evitar problemas de múltiples generaciónes de pulsos de salida cada vez que se activa el circuito.

Para poner el circuito listo para usarse, R6 debe fijarse primero para que tenga una tensión máxima en su terminal intermedio. Después se baja lentamente hasta que la salida de IC1 conmute al estado alto. El circuito debiera dar entonces buenos resultados, aunque probablemente merezca la pena bajar marginalmente R6 en el futuro para conseguir una buena y duradera fiabilidad.

La longitud del pulso generado por la unidad depende grandemente del tiempo que tarda cada objeto en pasar entre los sensores. Si los objetos no pasan en 0.1 segundos o menos la baja respuesta en frecuencia del circuito puede ser inadecuada, y la unidad puede no funcionar correctamente. Esto se puede evitar usando un valor mayor de C1. Obviamente, el circuito tiene un tiempo de respuesta finito, y un objeto que se mueva muy deprisa puede ser demasiado rápido para que la unidad lo detecte, aunque el tiempo de respuesta es bastante corto y esto sólo ocurriría con objetos excepcionalmente veloces.

Está claro que se puede usar cualquier entrada digital de 5 voltios para monitorizar la salida del circuito, pero probablemente serán más fáciles de diseñar los programas si se usa una entrada sensible al flanco. Es cuestión entonces de diseñar el programa para contar el número de transiciones positivas o negativas producidas por el circuito. Una entrada de protocolo de un

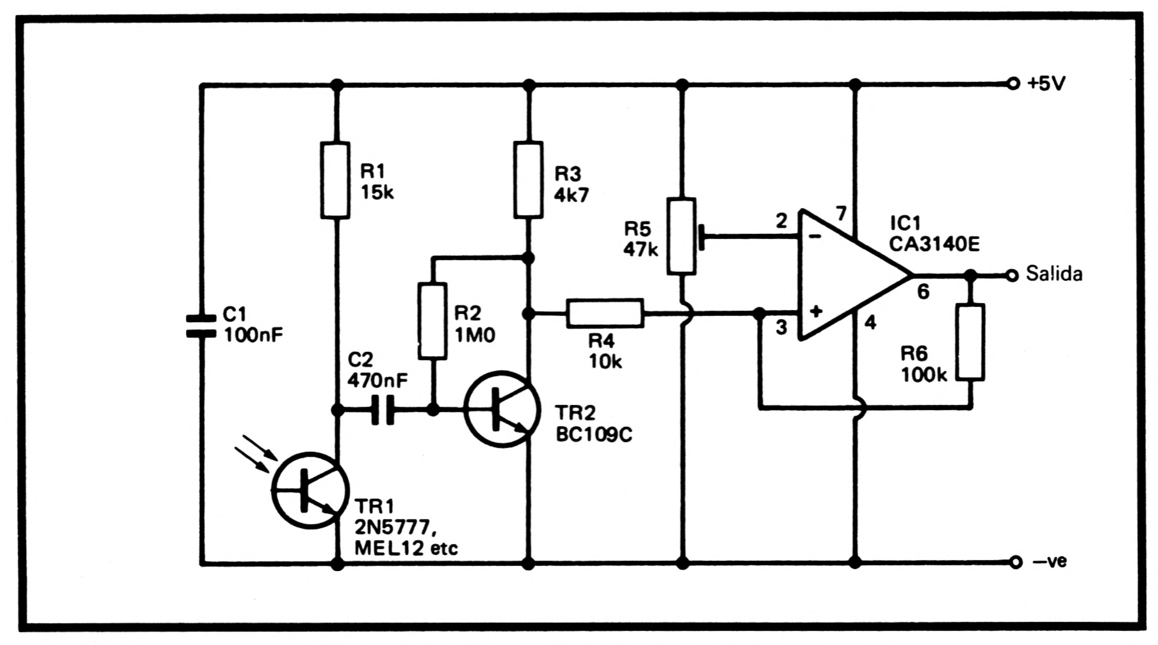


Figura 57.—*Circuito detector opto-eléctrico pasivo*

dispositivo interfaz como el 6522 ó 6821 es ideal para este tipo de aplicación.

Un punto que merece la pena tener en cuenta es que IC1 es uno de los pocos amplificadores operacionales que funcionan con una tensión de alimentación tan baja como 5 voltios, y no debe sustituirse por un amplificador operacional ordinario (como un 741C), que no funcionará. Un punto final es que es esencial apuntar la salida de D1 a la superficie más sensible de D2 si se quieren obtener resultados razonablemente buenos. La superficie sensible de D2 es muy grande y opuesta a la cara marcada con el número de tipo, etcétera.

Detector pasivo

Para algunas aplicaciones será suficiente un circuito detector pasivo. El tipo de circuito no transmite ninguna forma de punto luminoso, sino que detecta un cambio en el nivel de luz recibida, producido según pasa el objeto a detectar. Los detectores pasivos pueden ser, de hecho, bastante efectivos y no suele ser muy difícil arreglar las cosas para que el fondo contraste bien con los objetos a detectar, y que así se produzca un cambio grande en el nivel de luz. Los detectores pasivos pueden operar sobre distancias de hasta un metro, pero obviamente el rango máximo obtenido depende mucho de las condiciones bajo las que va a operar el equipo.

La figura 57 muestra el diagrama circuital de un simple pero eficiente circuito detector pasivo. Este está basado en el circuito anterior, y realmente sólo difiere de aquél en que la sección de emisor se ha omitido, y en que el diodo detector se ha cambiado por un fototransistor Darlington. Es necesario cambiar el dispositivo detector, ya que estamos interesados en

la parte visible del espectro de luz en este caso, y se necesita buena sensibilidad. Un foto-Darlington es la elección obvia, y cualquiera de los modelos comunes como el 2N5777 o el MEL12 darían buenos resultados en este circuito. Es la corriente que circula entre el colector y el emisor de Tr1 (que depende de la luz) la que se usa en este circuito. No hay conexión al terminal de base de Tr1.

En la práctica, Tr1 necesitará probablemente colocarse con la superficie sensible dentro de un tubo estrecho que esté pintado de negro mate en su interior. La idea es darle al detector buenas propiedades direccionales para que sólo detecte los objetos correctos, y no se vea afectado por todo lo que se mueva en sus proximidades. Una alternativa a usar el tubo sería usar una lente convexa (aunque el sensor necesitaría todavía estar razonablemente bien aislado de la luz ambiental). La ventaja de una lente es que, supuesto que está correctamente colocada, concentrará la luz recibida sobre un gran área de la fotocélula, dando una sensibilidad excelente. Las contrapartidas son que una lente adecuada es difícil de obtener, y que sería relativamente cara y difícil de colocar.

Un punto importante a notar es que el circuito no puede funcionar correctamente con oscuridad total, y que incluso en presencia de niveles de luz bajos, las señales generadas por Tr1 no son suficientemente grandes para que la unidad opere correctamente. El valor especificado de R1 daría buenos resultados, pero sería posible obtener un rango y una fiabilidad mejorados si el valor de este componente se selecciona para adecuarse a las condiciones bajo las que operará el circuito. Es sólo cuestión de experimentar con unos cuantos valores para determinar cuál da óptimos resultados. El circuito funcionará también bastante bien utilizando un fotorresistor de sulfuro de cadmio en lugar de Tr1, pero el tiempo de respuesta

de este tipo de células es significativamente más lento que un foto-Darlington.

Sensor de eco

Este es otro tipo de sensor activo, y usa un emisor y detector de infrarrojos montados más o menos juntos. Normalmente el detector recoge muy poca parte de la señal transmitida, ya que la salida del transmisor se apunta hacia fuera de la célula del detector. Sin embargo, si pasa un objeto enfrente de la célula reflejará algo de radiación infrarroja hacia el receptor, y es este eco el que se usa para activar el recéptor y dar el pulso de salida.

El arreglo básico usado en esta unidad se presenta en el diagrama de bloques de la figura 58. Con este tipo de detector un circuito DC es impracticable, ya que la cantidad de infrarrojos reflejada hacia el receptor es extremadamente pequeña, y totalmente inadecuada para inactivar fiablemente un circuito DC. La señal transmitida tiene por tanto la forma de pulsos infrarrojos, a una frecuencia de unos 10 kHz en este caso. Realmente el transmisor es sólo un oscilador que introduce pulsos en un LED infrarrojo con una corriente de unos 70 miliamperios.

El receptor usa un diodo detector de infrarrojos que alimenta un amplificador AF de alta ganancia. Aunque los infrarrojos reflejados pueden dar sólo una señal de menos de 1 mV pico a pico del diodo detector, después de la amplificación el nivel de señal sería de 1 V pico a pico o así. Esta señal es suavizada y rectificada para producir una polarización positiva DC que se introduce en un circuito disparador Schmitt, y esta etapa convierte la subida de la tensión de salida del circuito suavizador en un pulso de señal apropiado que se puede usar para controlar un circuito lógico.

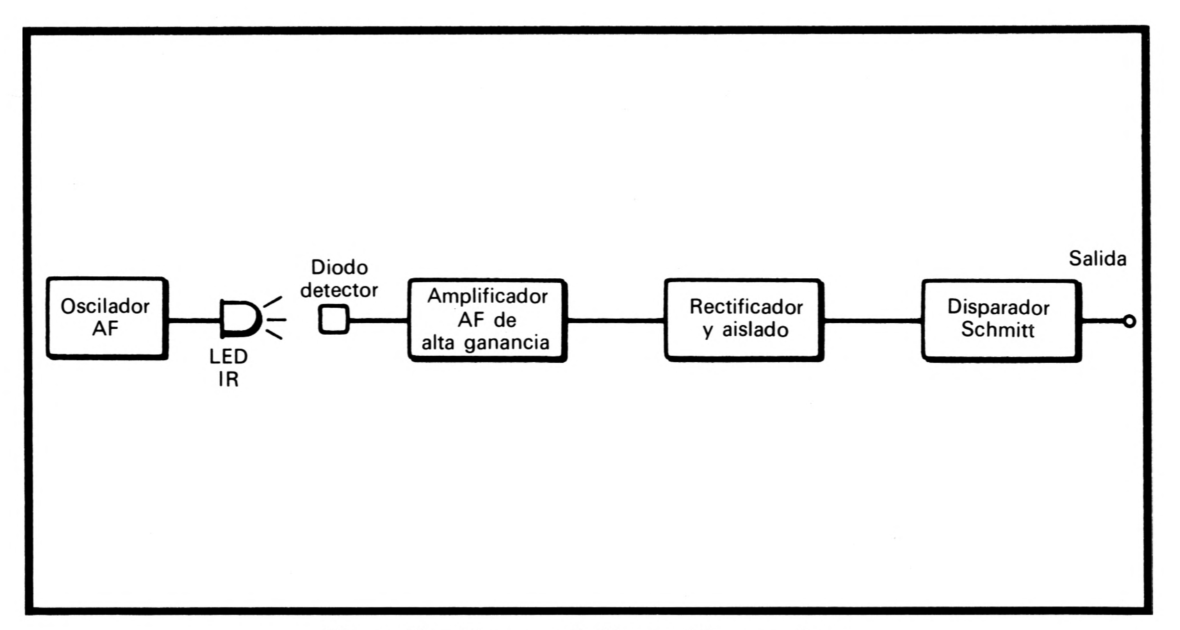


Figura 58.—*Diagrama de bloques del sensor de eco*

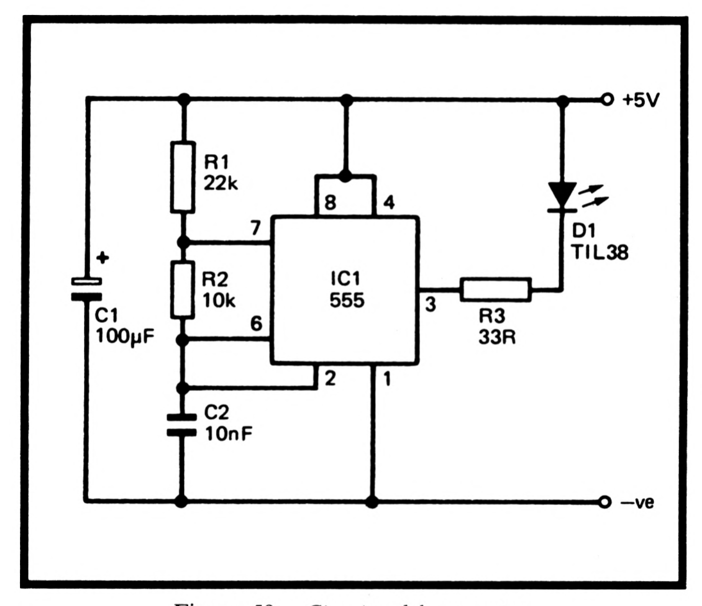


Figura 59.—*Circuito del transmisor*

El diagrama del circuito del transmisor se muestra en la figura 59. Este es justo un circuito estándar aestable 555 que tiene los valores de los componentes de temporización (R1, R2 y C2) escogidos para dar una frecuencia de operación adecuada. R1 es una resistencia de limitación de corriente, e incluso cuando se opera con una tensión de alimentación tan baja como 5 voltios la etapa de salida del 555 es capaz de dar una corriente de salida adecuada para esta aplicación. La forma de onda de salida de IC1 no es una onda cuadrada, y el período de la señal alta es unas tres veces más largo que el período de la señal baja. El diodo emisor D1 se conecta entre la salida de IC1 y la fuente positiva, para que así sólo trabaje un 20 ó 25 por 100 del tiempo. Esto no degrada significativamente el comportamiento del circuito, y ayuda

Componentes del detector de eco (transmisor) (figura 59)

Resistores, todos de 0.25W, 5%

R1	22K
R2	10K
R3	33R

Condensadores

C1	100 µF 10 V electrolítico
C2	10 nF poliéster

Semiconductores

IC1	555
D1	TIL38 LED infrarrojo

Varios

Placa de circuito impreso, cable, etc.

a mantener el consumo medio de corriente del circuito en un nivel razonable (sobre unos 25 mA de hecho).

La figura 60 muestra el diagrama del circuito receptor. El diodo detector es un TIL100, como el usado en el circuito de la figura 46 que se describió anteriormente. Es esencial que R2 y D1 se alimenten de una fuente desacoplada y bien estabilizada, ya que cualquier ruido en la alimentación de este circuito se acoplará a la entrada del amplificador, y podría bloquear la operación de la unidad. R1 y C1 se usan, por tanto, para filtrar la alimentación de R2 y D1.

El amplificador es simplemente del tipo de dos etapas, de emisor común, acoplado capacitivamente. A los condensadores de acoplo C2 y C3 se les ha

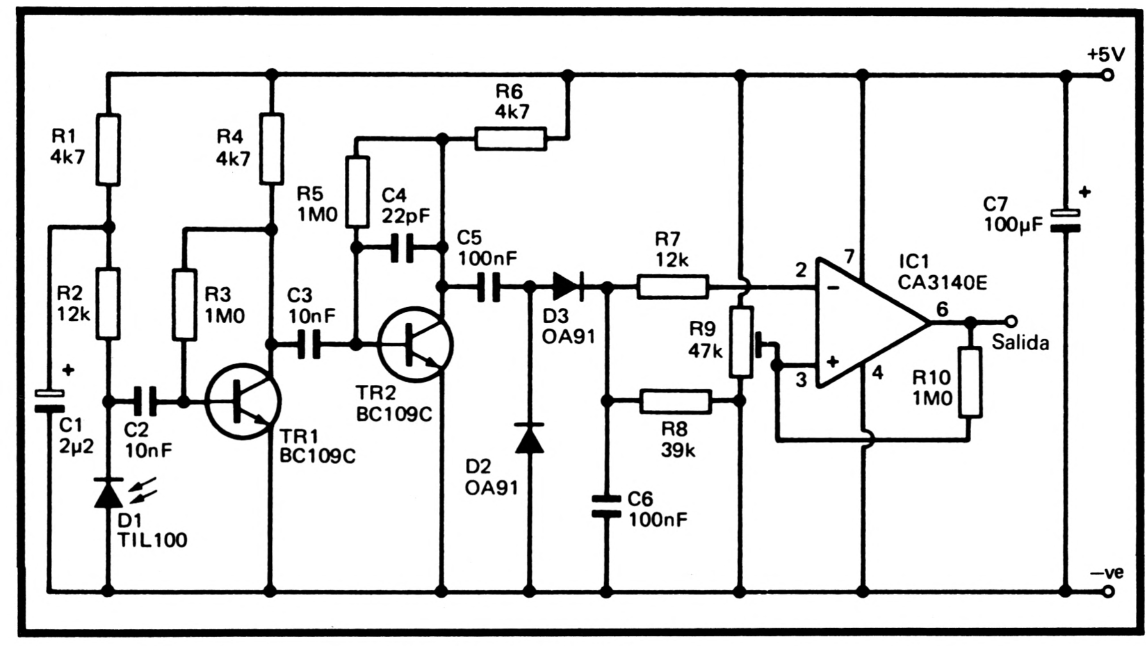


Figura 60.—*Circuito del receptor de eco*

Componentes del Detector de eco (receptor) (figura 60)

Resistores, todos de 0.25W, 5% excepto R9

R1	4K7
R2	12K
R3	1M
R4	4K7
R5	1M
R6	4K7
R7	12K
R8	39K
R9	47K 0.1W preset
R10	1M

Condensadores

C1	2.2 MF 50 V electrolítico
C2,C3	10 nF poliéster
C4	22 pF cerámico
C5,C6	100 nF poliéster
C7	100 μF 10 V electrolítico

Semiconductores

Tr1,Tr2	BC109C
IC1	CA3140E
D1	TIL100 detector de infrarrojos
D2,D3	OA91

Varios

Placa de circuito impreso, zócalo DIL de 8 patillas, cable, etc.

dado a propósito valores más bien bajos para que den en baja frecuencia un camino de la señal muy deficiente. El propósito de esto es conseguir una fuerte atenuación a 50 Hz para que cualquier acoplo de la red se reduzca a un nivel insignificante. La señal del transmisor es de una frecuencia mucho mayor, y C2 y C3 producen un acoplo eficiente. C4 limita la respuesta de radiofrecuencia del amplificador, lo que ayuda a evitar problemas de inestabilidad a alta frecuencia y acoplo de radiofrecuencias.

C5 acopla la salida del amplificador a un circuito de suavizado y rectificado convencional que usa D2, D3, C6 y R8. El circuito tiene un tiempo de respuesta bastante rápido y tarda sólo 1 milisegundo en responder a cambios en el nivel de la señal de entrada. El disparador Schmitt se basa en IC1 y usa la misma configuración que el circuito detector pasivo descrito anteriormente. Para obtener buena sensibilidad se le ha dado a R10 un valor mayor en este caso para así tener menos histéresis. Aunque si fuera necesario, se podría reducir el valor de R10 para tener una salida más fiable y libre de ruido. Sin embargo, en la mayoría de las aplicaciones el valor especificado sería perfectamente satisfactorio.

Los diodos detector y emisor se montarían próximos entre sí y apuntarían en la misma dirección. Es inevitable que se acople una pequeña cantidad de señal del transmisor al receptor debido a capacidades parásitas, pero este acoplo no sería suficientemente grande como para necesitar el apantallado del receptor. Es esencial evitar que el diodo detector recoja directamente la luz de la salida del diodo emisor, pero cualquier objeto opaco entre los dos diodos evitará esto.

Cuando se ajusta R9, empiece fijándola para una tensión mínima (lo que causaría que la salida pasara a nivel bajo). Entonces ajústese lentamente para un voltaje mayor hasta que la salida conmute al estado

alto. Poniendo su mano justo enfrente de los diodos emisor/detector debería conmutar la salida de la unidad al estado bajo, y quedarse allí hasta que se quite la mano.

El rango obtenido usando este sistema depende en gran medida del tamaño y otras características del objeto que se debe detectar. Un objeto grande, plano y altamente reflexivo daría un rango de unos 150 a 300 mm. Por otro lado, un objeto pequeño podría dar un rango de detección máximo de sólo unos 25 mm, y un objeto muy pequeño podría no detectarse en absoluto por este sistema.

Detector de rayo interrumpido

El circuito detector de eco se puede usar como detector de rayo interrumpido sin hacer ninguna modificación al circuito. Es sólo cuestión de apartar los diodos emisor y detector, y apuntarlos entre sí. Un rango máximo de 1 m o así sería posible con este arreglo. Cuando se ajuste R9, inicialmente se pondría para un potencial máximo, y después se bajaría hasta que la salida del circuito conmutara al estado bajo. Interrumpiendo el rayo resultaría entonces que la salilida conmutaría al estado alto.

Detector de nivel de luz

Si se necesita un circuito detector de nivel de luz, se podría usar una entrada analógica del ordenador (mandos de juego de tipo potenciométrico) junto con una fotocélula de sulfuro de cadmio. Por supuesto, no todos los ordenadores tienen algún tipo de entrada analógica y donde no haya un interfaz incorporado se necesitará alguna clase de circuito externo. Sin embargo, los conversores analógico a digital se trataron

en el capítulo 4, y no se comentarán aquí de nuevo. El circuito de la fotocélula es el mismo, tanto si el puerto analógico en el que se introduce es parte interna del ordenador como si es un añadido del usuario.

Hay dos tipos de entrada analógica: el verdadero conversor analógico a digital y el conversor resistencia a digital. Con el primero la entrada responde a la tensión introducida, y tres ejemplos de ordenadores con este tipo de entrada son el BBC modelo B y el Dragón 32/64. Un puerto analógico añadido por el usuario es casi seguro que sea de este tipo. El segundo tipo suele basarse en un simple circuito temporizador R-C, y es la resistencia entre la entrada y (normalmente) la alimentación positiva a lo que responde el circuito. Las entradas de juegos del Atari, Commodore 64, VIC-20 y Apple II son ejemplos de este tipo de conversor.

El segundo tipo es más fácil de usar, ya que es sólo cuestión de conectar un fotorresistor de sulfuro de cadmio en lugar de un resistor variable de mando de juegos. Para obtener resultados útiles la fotocélula debe dar una gama de resistencias similar a la que daban los mandos de juego, que es normalmente de 0 a 470K. En la práctica, la barata célula RPY58A parece dar buenos resultados. Puede ser preferible una célula más sensible, como la ORP12, para el funcionamiento a bajos niveles de luz, y una de menor sensibilidad, como la ORP60 u ORP61, serían mejores para operar con altos niveles de luz. Un punto que se debe tener en cuenta es que el valor devuelto desde el puerto decrece según se incrementa el nivel de luz recibido por la célula. Esto es simplemente porque la resistencia de la célula decrece con niveles de luz crecientes.

Conectar una fotocélula a un conversor analógico a digital es también fácil, y sólo se necesita una resistencia de carga. La figura 61 muestra el método

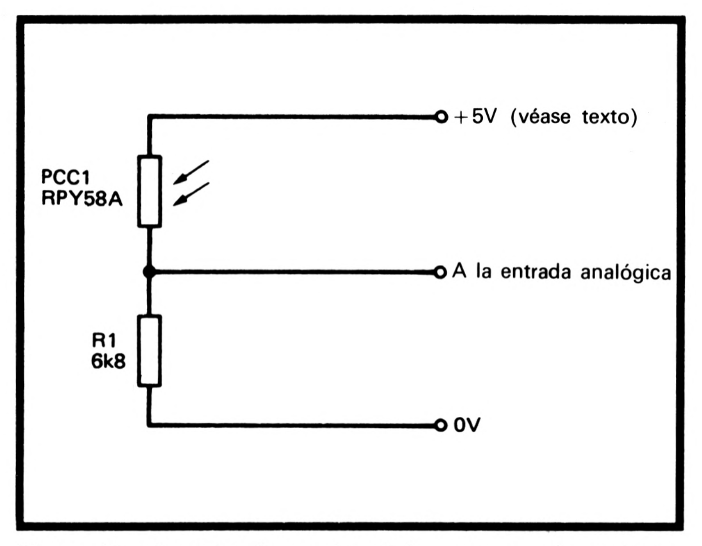


Figura 61.—*Conexión de una fotocélula a una entrada analógica*

correcto de conexión. Se ha asumido aquí que el conversor digital a analógico tiene un rango de voltajes de entrada de 0 a 5 voltios, como es el caso de los ordenadores Dragón, por ejemplo. Este no es siempre el caso, ya que el conversor del ordenador BBC modelo B, por ejemplo, requiere un rango de entrada de 0 a 1.8 voltios. El puerto analógico del BBC modelo B incluye una referencia de 1.8 voltios, y el terminal superior de PCC1 se conectaría a éste en lugar de la tensión de alimentación de 5 voltios. La ventaja de hacer esto, es que se asegura que la tensión de entrada al conversor no se sale del rango de operación previsto.

Si la fotocélula se va a conectar al ordenador mediante un largo cable de conexión, probablemente sea necesario incluir un condensador de 1 microfaradio en paralelo con R1 para reducir la incidencia de ruido en los resultados. Esto ralentiza inevita-

blemente el tiempo de respuesta del circuito de forma bastante significativa. Nótese que con un conversor resistencia a digital un condensador de filtro no se debe conectar con la fotocélula, y que el uso de un largo cable de conexión a la fotocélula será probablemente impracticable.

El valor especificado de la resistencia de carga R1 daría resultados aceptables, pero si el circuito tiene que funcionar con altos niveles de luz, podría necesitarse un valor menor. Para el funcionamiento con bajos niveles de luz sería preferible usar un valor de R1 mayor, aunque esto sería poco efectivo si el conversor analógico a digital tiene una baja impedancia de entrada. Se necesitaría entonces un amplificador separador.

El circuito de la figura 61 da una lectura del puerto analógico que se incrementa según crece el nivel de luz recibido por la fotocélula.

Interruptor activado por luz

Sólo se necesita realmente una entrada analógica en aplicaciones en las que se deba medir el nivel de luz. En muchos casos sólo es necesario que el equipo actúe si el nivel de luz sobrepasa o no alcanza un cierto valor de disparo. Todo lo que se requiere es un simple circuito del tipo mostrado en la figura 62, y una entrada digital de un solo bit.

IC1 tiene su entrada no inversora polarizada a la mitad de la tensión de alimentación merced a R2 y R3. La entrada inversora de IC1 está polarizada por el divisor de tensión formado por R1 más VR1, y la resistencia colector-emisor del dispositivo foto-Darlington Tr1. VR1 se ajusta de tal manera que en la entrada inversora de IC1 haya la mitad de la tensión de alimentación cuando Tr1 se encuentre en el nivel de luz en el que se desea la conmutación.

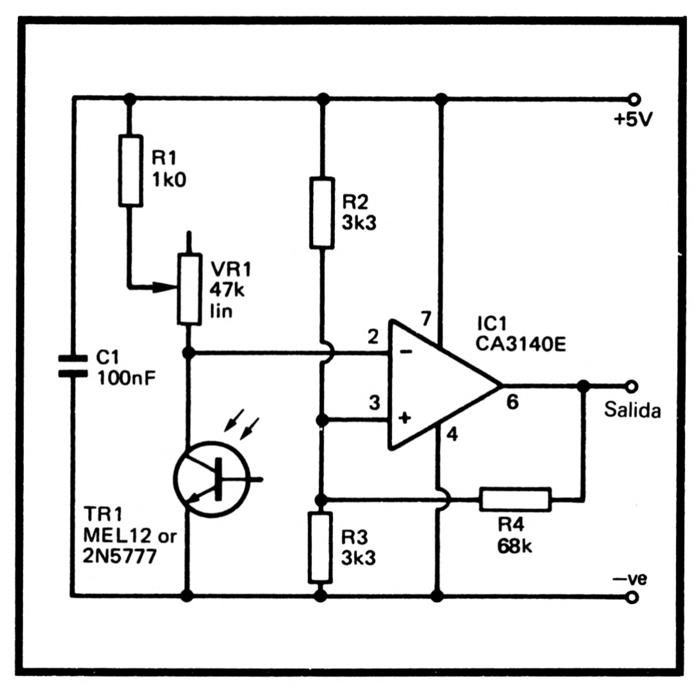


Figura 62.—*Circuito detector de nivel de luz*

Si Tr1 se encuentra con un nivel de luz mayor, cae su resistencia colector-emisor y, consecuentemente, también cae el voltaje en la entrada inversora de IC1. Con la entrada inversora con un menor voltaje que la entrada no inversora, la salida de IC1 pasa a nivel alto. Si Tr1 se encuentra con una intensidad de luz menor que el nivel umbral, se incrementa la resistencia colector-emisor, resultando una mayor tensión en la entrada inversora de IC1. Con la entrada inversora a un mayor voltaje que la entrada no inversora, la salida de IC1 pasa a nivel bajo. R4 se usa para introducir una pequeña cantidad de realimentación positiva que asegura que la salida conmuta limpiamente

de un nivel lógico al otro, y que no se queda en un nivel intermedio.

VR1 proporciona un amplio rango de niveles umbrales de luz, pero si se necesitan niveles umbrales mayores se pueden reducir de valor R1 y VR1 (digamos 4K7 para VR1 y 100R para R1). Se puede obtener un nivel umbral luminoso menor usando mayores valores para estos dos componentes (digamos 470K para VR1 y 10K para R1). El circuito funcionaría apropiadamente usando cualquier transistor foto-Darlington normal.

Sensado de temperatura

El sensado de temperatura se puede hacer de modo muy parecido a la detección del nivel de luz, pero se usa un termistor en lugar de una célula de sulfuro de cadmio. Un termistor VA1067S sería adecuado para usarse con la entrada de juegos de un Atari o un Commodore. Muchos otros termistores no darían buenos resultados, ya que tienen rangos resistivos que están demasiado lejos para esta aplicación. La mayoría de los termistores, incluyendo el VA1067S, tienen un coeficiente de temperatura negativa. Esto significa, en la práctica, qué incrementos de temperatura producen valores reducidos en el puerto de entrada de los juegos. Realmente esto no tiene gran importancia, ya que este simple arreglo no es muy adecuado para una medida precisa de la temperatura, y es mejor en una aplicación donde se deba detectar y actuar frente a un cambio de temperatura. Cuando el termistor está en la temperatura umbral requerida, se puede leer el puerto de entrada para conocer su valor. Incluso si el sistema debe responder a varios niveles de temperatura, el mismo arreglo y procedimiento de inicialización se pueden usar para determinar los valores umbrales.

Se puede usar el circuito de la figura 61 (que se describió anteriormente) con un ordenador que tenga un conversor normal analógico a digital que responda a la tensión de entrada. Obviamente se debe reemplazar PCC1 por un termistor. Un VA1066S daría buenos resultados. De nuevo, este sistema está lejos del ideal para aplicaciones de medida de temperatura, incluso a pesar de que en este caso los incrementos de temperatura producen incrementos en los valores leídos del puerto. El problema es la falta de linealidad sobre un amplio rango de temperaturas.

Sensor de semiconductor

Hay muchos dispositivos semiconductores que se pueden usar como sensores de temperatura precisos, e incluso el conocido diodo de silicio puede dar resultados buenos en este campo. Hay disponibles algunos sensores útiles de temperatura integrados que tienen una linealidad excelente sobre un rango amplio de temperaturas, y quizá sean éstos los tipos de sensor más adecuados para una aplicación de interfaz de temperatura para ordenador. Probablemente el dispositivo de este tipo más conocido, y uno de los más precisos disponibles, sea el LM335Z. Este es un dispositivo de tres terminales que se usa con el esquema básico de la figura 63.

En efecto, el LM335Z es un regulador de voltaje de precisión (tipo derivación), pero la tensión producida depende de la temperatura. Cuando se usa para un ordenador presumiblemente se alimente el sensor con una tensión bien estabilizada de 5 voltios, aunque la fuente no necesita realmente estar bien estabilizada. La salida de voltaje del circuito es igual a 10 milivoltios por grado Kelvin o, puesto de otro modo, 2.73 voltios más 10 milivoltios por grado centígrado. VR1 se ajusta para dar un potencial de salida de

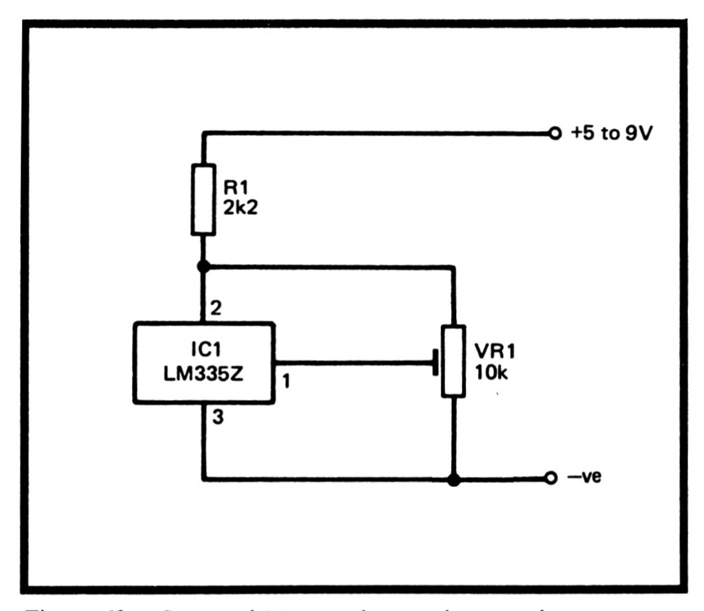


Figura 63.—*Circuito básico usado con el sensor de temperatura LN335Z*

2.98 voltios cuando el LM335Z está a 25 grados centígrados. Se cubre por este dispositivo un rango de temperaturas desde —150 a +150 grados centígrados, con una linealidad excelente. Esto lo hace ideal en aplicaciones donde se requiera una medida de temperatura precisa.

Una manera de usar el LM335Z sería acoplar la salida del circuito a la entrada de un conversor digital a analógico de 8 bits que tenga fijada su sensibilidad de entrada a 5.1 voltios. Multiplicando la lectura del puerto por 2, y después restando 273 de este valor, daría la temperatura del sensor en grados centígrados. Aunque esto cubriría el rango completo de los 300 grados disponibles del LM335Z, sólo daría una resolución de 2 grados centígrados, lo que sería inadecuado para la mayoría de los propósitos. Por su-

puesto, usando un conversor de 12 bits se mejoraría enormemente la resolución y la precisión.

Una forma alternativa de enfocar el problema es usar un circuito desplazador de nivel para llevar la variación del voltaje de salida del circuito sensor de temperatura a un rango más adecuado para el conversor analógico a digital, y así obtener buenos resultados usando el tipo ordinario de 8 bits. La figura 64 muestra un circuito desplazador de nivel adecuado para esta aplicación.

La salida de tensión del sensor de temperatura se introduce en dos amplificadores inversores de ganancia unidad que están conectados en serie. En conjunto se tiene ganancia unidad y no inversión. Sin embargo, la tensión en la salida del circuito no es idéntica a la tensión de entrada del circuito sensor debido a la tensión positiva de polarización que se introduce en la entrada no inversora de IC1a. Este voltaje de polarización reduce la tensión de salida en una cantidad fija. De hecho, la tensión de salida se reduce en una cantidad que es igual al doble de la tensión de polarización. IC3 es un generador de referencia de precisión de 1.26 voltios y, junto con VR2, hace posible que efectivamente se reduzca la tensión de salida del sensor de temperatura desde 0 a 2.52 voltios.

Si, por ejemplo, se requiere un rango de 0 a 100 grados centígrados, se podría ajustar VR2 para reducir el potencial del sensor en 2.33 voltios de tal manera que se produzca una salida de 0.4 voltios cuando el sensor se encuentre a 0 grados centígrados. Con un conversor analógico a digital de 8 bits diseñado para tener un rango de tensiones de entrada de 0 a 2.55 voltios, o 10 milivoltios por división, un rango de temperaturas de 0 a 100 grados devuelve del conversor valores de 40 a 140. Restando 40 de los valores devueltos, se tiene, por tanto, la respuesta en grados centígrados.

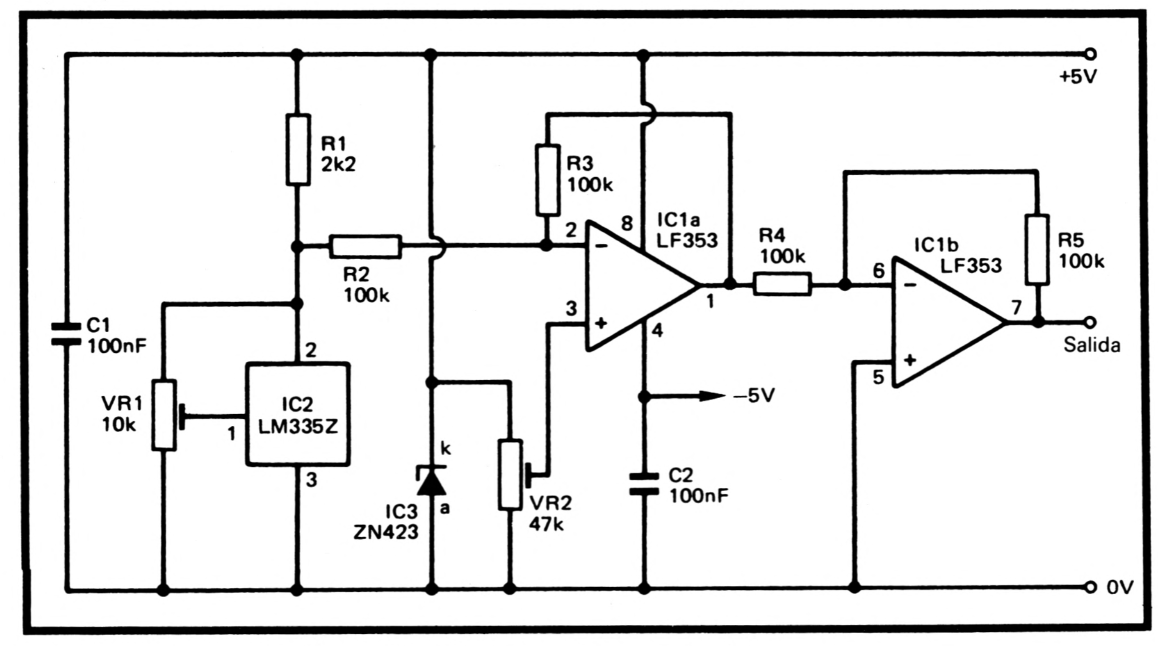


Figura 64.—*Un versátil circuito sensor de temperatura*

Componentes del sensor de temperatura (figura 64)

Resistores, todos de 0.25W, 5%

R1	2K2
R2-R5	100K

Potenciómetros

VR1	10K 0.1 W preset
VR2	47K 0.1 W preset

Condensadores

C1,C2	100 nF cerámico

Semiconductores

IC1	LF353
IC2	LM335Z
IC3	ZN423

Varios

Placa de circuito impreso, cable, etc.

Esto da una resolución de 1 grado centígrado, pero se puede lograr fácilmente un comportamiento mejorado. Reemplazando R5 por un resistor de 200K (1 por 100) se consigue todavía la reducción del potencial del sensor, pero IC1 tiene una ganancia de voltaje del doble. Como resultado de esto, el rango de potenciales de salida para temperaturas de 0 a 100 grados centígrados se amplifica al intervalo de 0.8 a 2 voltios. El límite superior es demasiado alto para el conversor, pero usando un voltaje mayor de VR2 se corrige este efecto. Por ejemplo, una reducción de

2.5 voltios en la salida del sensor da un rango de voltaje de 0.46 a 2.46, y se puede convertir la lectura a grados centígrados restando 46 y dividiendo entre 2. Aquí de nuevo se asume que el conversor analógico a digital es de un tipo que tenga una sensibilidad a fondo de escala de 2.55 voltios. Con este sistema se obtiene una resolución mejorada de 0.5 grados centígrados.

Este circuito básico se puede usar con otros rangos de temperatura ajustando VR2 al valor adecuado, y usando IC1b con una cierta amplificación de voltaje donde sólo se necesite un intervalo de temperatura relativamente restringido. La ganancia de tensión de IC1b es igual al valor de R5 dividido entre el valor de R4.

Interruptor de temperatura

Se puede usar el circuito de la figura 62 (que se describió con anterioridad) cuando se necesite un sensor de temperatura para controlar una entrada digital. La única modificación requerida es sustituir la fotocélula Tr1 por un termistor. Un VA1055S es adecuado y se puede adaptar a un amplio rango de temperaturas umbrales.

Lápiz de luz

Faltaba en este capítulo, obviamente, un circuito de lápiz de luz. Quizá, la denominación "lápiz de luz" sea un poco confusa, ya que da la impresión de que se produce luz, mientras que lo que se hace, de hecho, es detectarla. La idea básica es que un rayo de electrones recorre el tubo de rayos catódicos de un aparato de televisión o de un monitor, lo que, efectivamente, produce un punto de luz que recorre las

líneas de la pantalla. El sistema estándar empieza el primer recorrido al principio de la pantalla, después un poco más abajo, después más abajo todavía, hasta que tras varios cientos de recorridos se ha cubierto la pantalla completa. De hecho, la mayoría de los sistemas usan "interlacing", donde sólo se recorre una de cada dos líneas; en la siguiente pasada se recorren las líneas que fueron saltadas, y entonces de nuevo se recorren las primeras, y así sucesivamente. La ventaja del "interlacing" es que da una imagen más estable y sin parpadeos.

Aunque el proceso de exploración es demasiado rápido para que el ojo humano lo perciba claramente, un dispositivo sensible a la luz, como un foto-Darlington colocado contra la pantalla, puede detectar el punto de luz según pasa, y enviar una señal al ordenador. Hoy en día muchos ordenadores personales tienen una entrada para lápiz de luz, y se suelen encontrar en el puerto de mandos de juego. La posición del lápiz de luz en la pantalla se puede determinar usando un programa y un simple proceso de temporización, y de nuevo, muchos ordenadores personales tienen algo de *hardware* incorporado que hace que esta tarea sea relativamente directa. Suele ser sólo cuestión de leer dos registros del *chip* controlador del CRT (tubo de rayos catódicos), dando estas lecturas las posiciones horizontal y vertical del lápiz. Una vez detectada la posición del lápiz de luz se usa una rutina del programa para encender un pequeño bloque gráfico (o cualquier otro carácter) en esa posición. Por tanto, según se mueve el lápiz a través de la pantalla se encienden una serie de bloques u otros caracteres, produciendo una línea sobre la pantalla por donde ha pasado el lápiz. Un punto importante a tener en cuenta es que un lápiz de luz no funciona correctamente si se selecciona un fondo negro, ya que, obviamente, no hay un punto de luz que lo active. Por supuesto, el sistema mencionado arriba es sólo una manera de usar

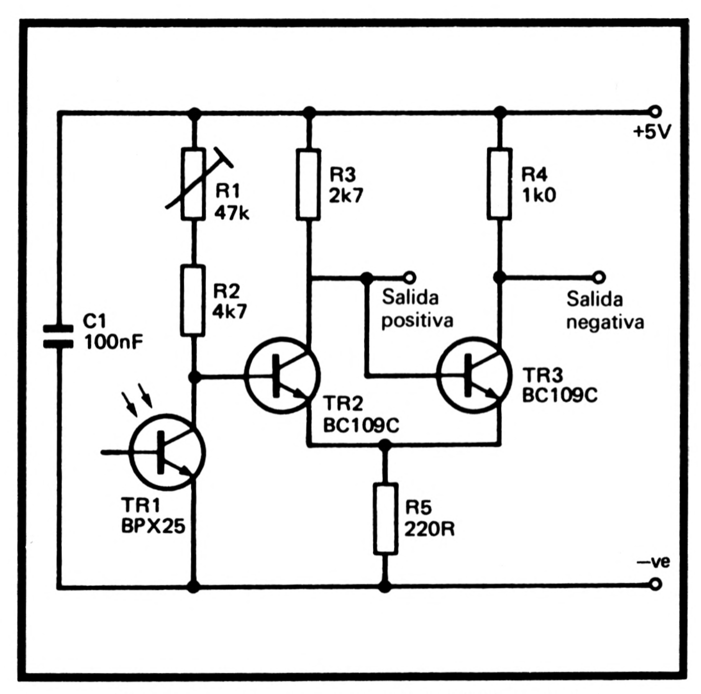


Figura 65.—*Diagrama circuital del lápiz óptico*

un lápiz de luz, y hay otras muchas formas en que se puede emplear este tipo de equipo, tanto en juegos como en aplicaciones más serias.

Eléctricamente un lápiz de luz es bastante simple. Se fabrican interruptores activados por luz en circuito integrado que se adecuan para esta aplicación y que sólo requieren un mínimo de componentes discretos, pero suelen ser difíciles de obtener y muy caros si se consiguen. Sin embargo, incluso un circuito totalmente discreto no es muy complejo, y un posible diseño se ve en el circuito de la figura 65.

El sensor de luz usado en este circuito es un fototransistor BPX25, pero se podría usar igualmente

Componentes del lápiz de luz
(figura 65)

Resistores, todos de 0.25 W, 5% excepto R1

R1	47K 0.1 W preset
R2	4K7
R3	2K7
R4	1K
R5	220R

Condensador

C1	100 nF cerámico

Semiconductores

Tr1	BPX25
Tr2,Tr3	BC109C

Varios

Placa de circuito impreso, cable, tubo para encapsular a Tr1, soldador, etc.

cualquier otro fototransistor. Sería ventajosa en esta aplicación la alta sensibilidad de un foto-Darlington o de un fotorresistor de sulfuro de cadmio, pero ninguno de éstos es adecuado por sus tiempos de respuesta. Se usan a menudo en esta aplicación fotodiodos de alta velocidad, pero los fototransistores tienen una buena velocidad de operación y la ventaja de ser fáciles de obtener, baratos y de mayor sensibilidad.

El circuito es sólo un disparador Schmitt formado por Tr2 y Tr3, con la entrada alimentada por el divisor de tensión formado por Tr1 y R1 más R2. Cuando Tr1 recibe el pulso de luz, conduce y pone a

nivel bajo la entrada del disparador Schmitt. Esto da un pulso de salida positivo en el colector de Tr2 y un pulso negativo en el colector de Tr3. En muchos casos será el pulso positivo de Tr2 el que se necesite. Las salidas del circuito manejan satisfactoriamente las entradas MOS normales, y muchas entradas de lápiz de luz son de este tipo. Puede necesitarse una etapa separadora para manejar una entrada TTL apropiadamente.

A R1 se le da cualquier valor que dé resultados satisfactorios. La sensibilidad del circuito es bastante buena, pero se puede aumentar algo la sensibilidad reduciendo un poco el valor de R5.

Es recomendable montar Tr1 en un tubo con una boca estrecha por la que asome el dispositivo. Además de facilitar el uso y la sujeción del lápiz, también ayuda a estrechar el ángulo visual de Tr1, que podría por otro lado ser excesivo, aunque este fototransistor en particular tiene una lente incorporada que ayuda considerablemente a este respecto. El BPX25 tiene una pestaña cerca de la patilla de emisor que puede molestar a la hora de montar el dispositivo, pero se puede quitar con cuidado. Cuando se use, la punta del lápiz se debe poner tan cerca como se pueda a la pantalla de televisión para conseguir una sensibilidad óptima.

7

Control de potencia

Unos cuantos circuitos de control de potencia se han visto ya en otro capítulo de este libro, aunque éstos eran simplemente del tipo "on/off" que usaban relés u otros dispositivos interruptores de estado sólido. En este capítulo vamos a considerar unos cuantos controladores de potencia para motores de 12 voltios DC (o aplicaciones similares) y todos éstos proporcionan un potencial de salida variable. Estos circuitos están dirigidos, en primer lugar, a aquellos que estén interesados en trenes eléctricos controlados por ordenador y robótica, pero sin duda tienen muchos otros usos. En mucho casos los circuitos dan un control preciso de la potencia de salida, pero también se da un circuito muy barato para aplicaciones no críticas.

Controlador unipolar

La figura 66 muestra el esquema de un controlador unipolar (salida con sólo una polaridad). Su funcionamiento es muy directo, y realmente es un circuito amplificador operacional separador (modo no inversor).

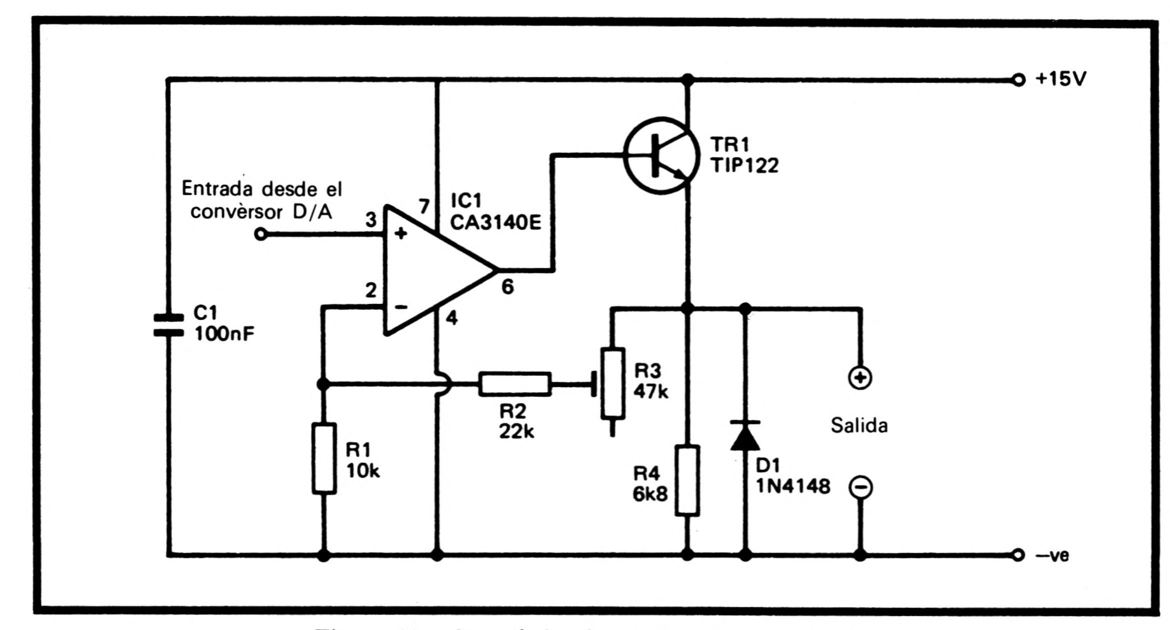


Figura 66.—*Controlador de potencia de 12 voltios DC*

Para que se obtenga un potencial variable el ordenador tiene que generar un voltaje controlado, y esto se consigue empleando un conversor digital a analógico. No vamos a considerar esta parte del circuito aquí, puesto que esto ya se detalló en el capítulo 4, pero se asumirá que se usa el circuito basado en el ZN428 y que da un rango de tensiones de salida de 0 a 2.55 voltios (la tensión de salida se obtiene directamente a la salida del ZN428). Este voltaje, obviamente, es demasiado bajo para controlar un motor de 12 voltios DC, y la corriente disponible es también demasiado baja. Se necesita, por tanto, un circuito que dé una cierta cantidad de amplificación de tensión y una gran cantidad de amplificación de corriente.

En el circuito de la figura 66 se usa IC1 para dar la amplificación de tensión y Tr1 es el responsable de la ganancia de corriente. R1 a R3 forman una red de realimentación negativa que fijan la ganancia del voltaje del circuito al nivel apropiado, y la ganancia de tensión se ajusta, de hecho, usando Tr1 para producir el rango de salida requerido de 0 a 12 voltios. La realimentación se toma de la salida del amplificador como un todo, mejor que de la salida de IC1, para lograr un voltaje de salida más estable al que afecte poco la carga en la salida. Cuando se controlan motores eléctricos, esto ayuda a lograr una buena regulación de la velocidad.

R4 no es más que una resistencia de carga de Tr1, lo que asegura que la etapa de salida del seguidor de emisor formada por Tr1 funciona correctamente, incluso cuando se usa el circuito para manejar una carga de baja corriente. Es esencial que Tr1 tenga una alta ganancia de corriente si el circuito tiene que dar las más bien altas corrientes de salida necesarias en esta aplicación, y se ha usado, por tanto, uno de tipo Darlington. D1 se usa para suprimir cualquier pico de tensión inversa que podría generarse con una carga

inductiva con un motor, y que podría de otro modo danar los dispositivos semiconductores del circuito.

El circuito puede manejar corrientes de salida de hasta 2 amperios, pero Tr1 tiene que disipar potencias del orden de 15 vatios si se usa para controlar corrientes tan grandes. Se necesita entonces el uso de un gran disipador de calor del tipo de 2.6 grados centígrados por vatio. Incluso con cargas que consuman corrientes de unos cuantos cientos de miliamperios se necesita un pequeño disipador de calor. Si la unidad se encapsula en una caja metálica, se podría usar ésta como disipador, pero nótese que la placa disipadora de Tr1 está conectada internamente a su terminal colector y que, con toda seguridad, será necesario aislar Tr1 de la caja o del disipador utilizando las placas normales de plástico.

Se requiere una alimentación de 15 voltios, en lugar de la de 12 voltios, para compensar la caída de tensión que se produce inevitablemente en Tr1, incluso fijado el circuito para el máximo voltaje de salida. Probablemente la manera más conveniente de obtener una alimentación adecuada sea usar un circuito basado en un regulador de voltaje monolítico de 15 voltios. Este sistema tiene la ventaja de proveer limitación de corriente, lo que protege al controlador en el caso de un cortocircuito en la salida. La tensión de alimentación no tiene que estar regulada, pero el potencial de alimentación a plena carga no debe ser menor de 15 voltios, y no mayor de unos cuantos voltios sobre este valor. Así se evitan problemas de una tensión de salida inadecuada o una excesiva disipación en Tr1.

La forma más fácil de ajustar R3 es comenzar poniéndola en máxima resistencia, y escribir 255 en el conversor digital a analógico para que dé la máxima tensión de salida. Bajando R3, se causará en alguna etapa que caiga la tensión de su valor inicial y, por tanto, se ajusta para incrementar su resistencia,

aunque suficientemente lejos para devolver la tensión de salida de nuevo a su nivel máximo. El circuito no tiene un control de ajuste a cero, ya que en muchas aplicaciones no importa si la salida cae a 0 voltios cuando se escribe 0 en el conversor digital a analógico. Sin embargo, si esto fuese importante por alguna razón es fácil añadir un control de "offset" nulo. Los extremos del potenciómetro de preajuste de 10K se conectan entre las patillas 1 y 5 de IC1, y el cursor se conectaría a la tensión de la alimentación negativa mediante un resistor de 4K7.

No hay circuitería incorporada para controlar la polaridad de la salida, pero esto se puede lograr usando un relé DPDT controlado desde una salida con retén mediante un circuito controlador adecuado. Alternativamente se puede usar un conmutador DPDT para tener control manual de la polaridad de salida.

Controlador bipolar

La figura 67 muestra el esquema del circuito de un controlador de potencia bipolar. Con este tipo de circuito se usan alimentaciones duales balanceadas de manera que la salida no conectada a tierra del controlador se pueda hacer positiva o negativa sin usar un relé o un interruptor en la salida. En una aplicación de control de un motor esto da la posibilidad de fijar fácilmente la dirección del motor, así como su velocidad, y no se requiere una salida digital. El número teórico de velocidades disponibles se reduce de 255 más la parada; a 127 en una dirección, y 128 en la otra. Incluso dado que en la práctica algunas de las tensiones de salida bajas no se pueden usar, ya que no son suficientes para manejar el motor, se tiene todavía un número de velocidades que son más que adecuadas en la práctica.

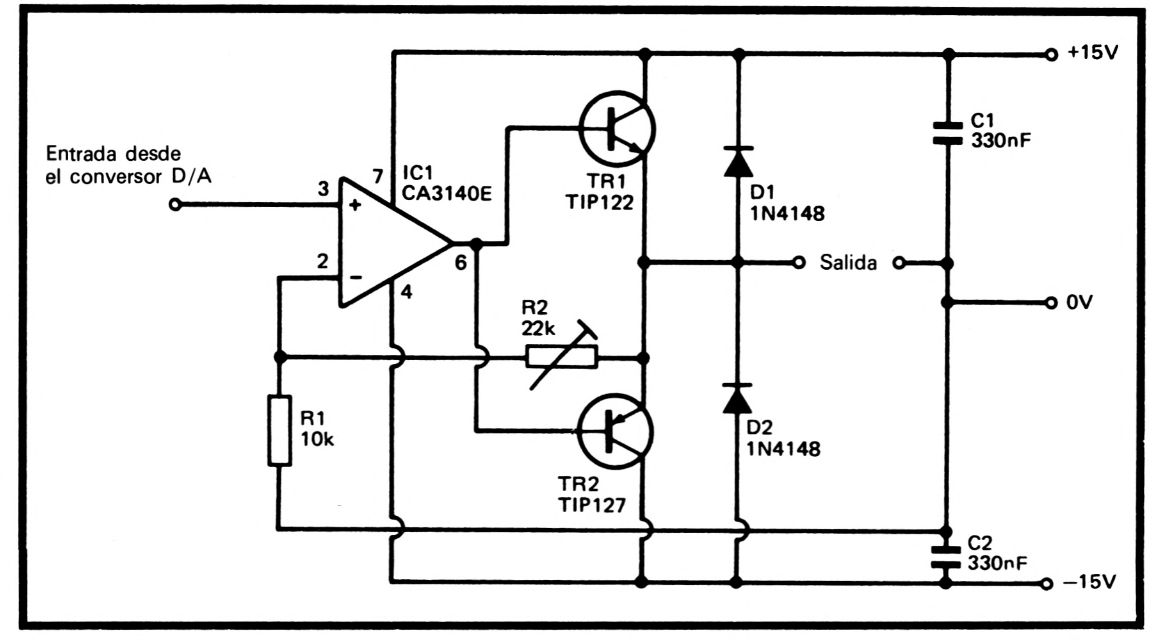


Figura 67.—*Circuito controlador de potencia bipolar*

El circuito es similar a un amplificador de potencia de audio clase B. IC1 se usa como amplificador de tensión y etapa controladora, mientras que Tr1 y Tr2 forman la etapa de salida complementaria clase B seguidor de emisor. El propósito de los últimos es dar al circuito la capacidad requerida de alta corriente de salida. R2 y R1 dan una realimentación negativa, y la ganancia en tensión del circuito se puede controlar usando R2. El circuito requiere un rango nominal de entrada de —5 voltios a +5 voltios, y R2 se ajusta para dar el rango de tensiones de salida requerido de —12 voltios a +12 voltios.

En funcionamiento, Tr1 actúa como etapa de salida cuando la salida es positiva y Tr2 está entonces en corte. Cuando la salida es negativa es Tr1 el que está en corte y Tr2 actúa como etapa de salida seguidor de emisor. Tr1 y Tr2 son ambos dispositivos de potencia Darlington para que puedan dar las altas ganancias de corriente que se necesitan aquí, y puedan también manejar los niveles de potencia y altas corrientes envueltas en esta aplicación. D1 y D2 se usan para suprimir cualquier tensión inversa que pueda generar la carga.

El circuito puede controlar corrientes de salida de hasta 2 amperios, pero se necesitará un gran disipador, tanto para Tr1 como para Tr2, si se van a manejar corrientes de salida sustanciales. De otro modo, Tr1 y/o Tr2 se sobrecalientan y se destruyen. Probablemente la forma más fácil de tener una alimentación dual balanceada de 15 voltios sea usar un circuito basado en unos reguladores de voltaje monolíticos. Estos proporcionarían limitación de corriente en ambos terminales de alimentación para que el controlador esté protegido contra cortocircuitos u otras sobrecargas en la salida. No son esenciales alimentaciones estabilizadas, e incluso no tienen que estar precisamente balanceadas, pero las tensiones mínimas aceptables son de más y menos 15 voltios.

Tensiones de alimentación de más de 15 voltios son indeseables, ya que esto conlleva una innecesaria y alta disipación en Tr1 y Tr2.

R2 se ajusta simplemente con intentonas para encontrar el nivel correcto de ganancia de tensión que hace que la salida sea completamente positiva o negativa cuando la tensión de entrada está en sus niveles máximo y mínimo.

Conversor bipolar

Un ligero problema con el circuito controlador bipolar de la figura 67 es que requiere una tensión de entrada bipolar. Un conversor digital a analógico normal produce una salida unilateral de típicamente 0 a 2.55 voltios, o quizá algo como de 0 a 5 o de 0 a 10 voltios cuando se ha añadido un amplificador/separador de salida. Afortunadamente es bastante fácil conseguir una señal bipolar de una señal unipolar, y la figura 68 muestra un simple circuito que lo logra. El circuito requiere una entrada de 0 a 2.55 voltios, más una referencia de voltaje de 0 a 2.55 voltios. Un conversor digital a analógico ZN428 da ambos voltajes.

El circuito se parece, de hecho, mucho al amplificador/separador de salida del conversor digital a analógico, pero en este caso es obviamente necesaria una alimentación negativa para el amplificador operacional (IC1), ya que la salida de IC1 tiene que ser negativa respecto de la pista de tierra.

Para reducir el voltaje por debajo de la tensión de tierra cuando la tensión de salida del conversor es menor que la mitad de su valor máximo, se usa R1 para dar una polarización positiva a la entrada inversora de IC1. R1 es, de hecho, un resistor ajustable y se sitúa en un punto tal que los voltajes de salida máximos positivo y negativo sean iguales (o al menos

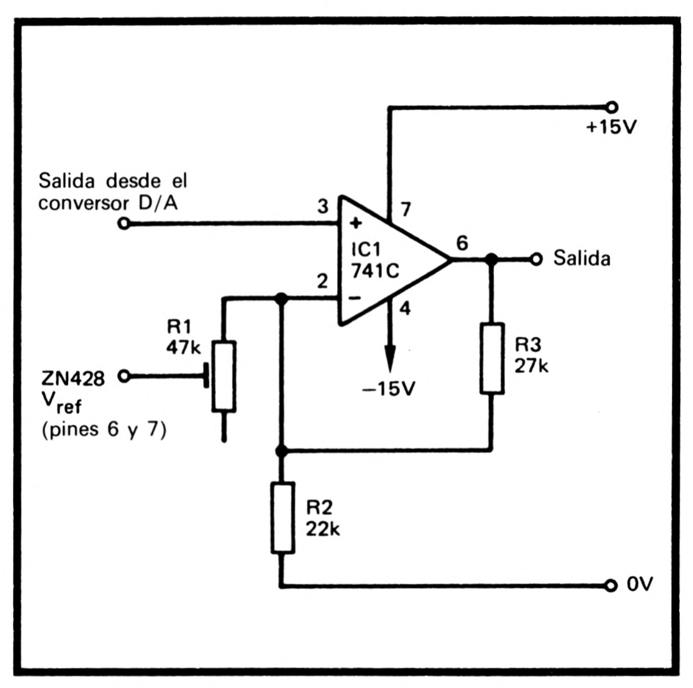


Figura 68.—*Circuito de conversión unipolar a bipolar*

con sólo unos cuantos milivoltios de diferencia). R1 se alimenta con la fuente de voltaje de precisión del ZN428 para tener buena estabilidad, y no es necesario reajustar frecuentemente R1. Se han escogido los valores de R2 y R3 para dar la variación de voltaje de salida de —5 a +5 voltios. Esto no necesita ser muy preciso, ya que la ganancia del controlador es ajustable, siendo R2 el componente que se usa para fijar la ganancia total del sistema al nivel adecuado.

Controlador a pulsos

Para muchas aplicaciones el circuito controlador del tipo visto en la figura 66 es perfectamente adecuado, pero si se usa como controlador de un motor puede tener un comportamiento inadecuado a bajas velocidades. El problema es simplemente que a bajas velocidades la cantidad de potencia entregada al motor es bastante baja y sólo un pequeño incremento en la carga mecánica del motor es suficiente para pararlo. Otro problema es el del pobre comportamiento en el arranque, que es más visible en una aplicación como un controlador de trenes eléctricos. Básicamente el problema es que el motor necesita más potencia para arrancar que la que necesita para seguir funcionando una vez en marcha. En la práctica esto significa que se ha de entregar una potencia más bien alta al motor antes de que arranque, y que una vez que lo haya hecho saltar a una velocidad de funcionamiento más bien alto.

Aunque estos problemas pueden parecer insuperables, hay varias formas de mejorar estos comportamientos. Probablemente, la forma mejor conocida y más simple sea un circuito del tipo controlador a pulsos. Con este tipo de controlador la señal introducida en el motor no es directamente una señal DC, sino que es una señal DC pulsada. La frecuencia de los pulsos suele ser fija, pero la anchura del pulso es variable. Un pulso de corta duración sólo da, por tanto, un voltaje de salida medio muy pequeño, y se entrega al motor demasiada poca potencia para activarlo. Por otro lado, si la anchura del pulso se hace tan larga que cuando acaba un pulso casi empieza el siguiente, el voltaje de salida medio es casi la tensión de alimentación y el motor se controla con lo que se podría llamar, en la práctica, a plena potencia.

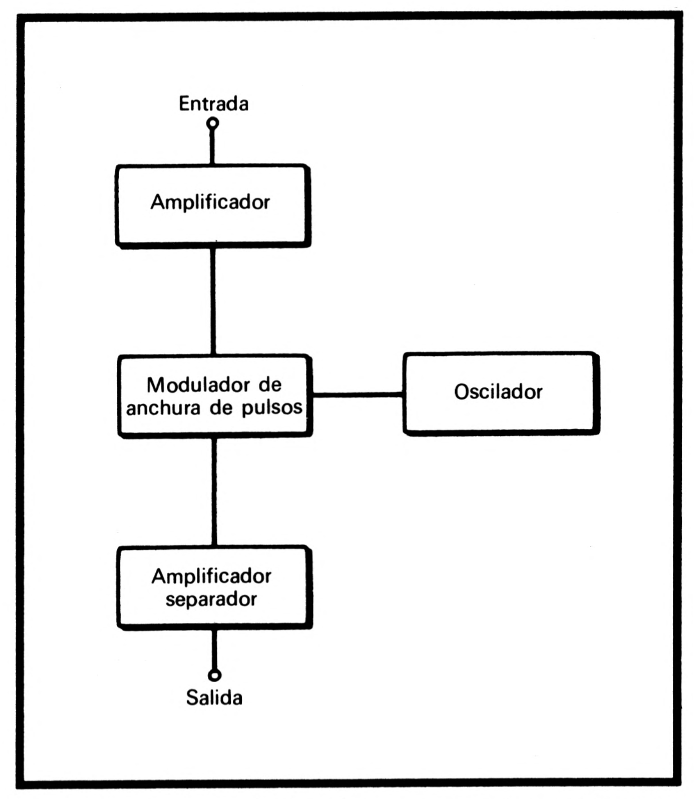


Figura 69.—*Diagrama de bloques de un controlador pulsátil típico*

La ventaja de este sistema es que el motor se controla a plena potencia durante los períodos en que recibe pulsos del controlador. Estos chorros de alta potencia ayudan a evitar la parada cuando el motor funciona a baja velocidad, y también tiende a provocar el movimiento brusco e inmediato y anade buenas características de arranque.

El diagrama de bloques de la figura 69 muestra el esquema típico usado en un controlador a pulsos. Se usa un oscilador que opera en baja o media frecuencia

para manejar un circuito modulador de anchura de pulsos. El último es un tipo de multivibrador monoestable, y genera un pulso cada vez que lo dispara el oscilador. La longitud del pulso se puede variar con una tensión de control y, por tanto, el voltaje de salida medio se puede variar con la tensión de control. Esta tensión se obtiene del conversor analógico a digital mediante un amplificador que asegura que se obtiene un rango de tensiones de control suficientemente amplio. Finalmente, una etapa separadora en la salida del modulador de anchura de pulsos asegura que el circuito puede dar la alta corriente requerida por la carga.

La figura 70 muestra el esquema del circuito de un controlador a pulsos. El oscilador de reloj y el modulador de anchura de pulsos se basan ambos en dispositivos temporizadores 555 (IC2 e IC3, respectivamente).

IC2 se usa en modo aestable, pero este circuito no se parece mucho a la configuración aestable normal del 555. Lo que se necesita aquí es un circuito que dé unos pulsos de disparo negativos muy breves para el modulador de anchura de pulsos. En un circuito aestable 555 se carga primero el condensador de temporización mediante dos resistores (R4 y R5), y luego se descarga vía uno de estos resistores (R5) y un transistor interno del 555. La salida de la patilla 3 pasa a nivel alto, mientras que el condensador se carga, y a nivel bajo mientras se descarga. En este circuito se ha incluido el diodo guía D1 para que se pase de R5 cuando se está descargando C1 y, consecuentemente, se produzca un tiempo de descarga muy corto. Esto da la duración muy corta de la salida negativa.

IC3 se usa en la configuración monoestable normal del 555. Se dispara aplicando un pulso negativo a la entrada de disparo en la patilla 2, y en este caso se acopla directamente la patilla 2 a la salida de IC2.

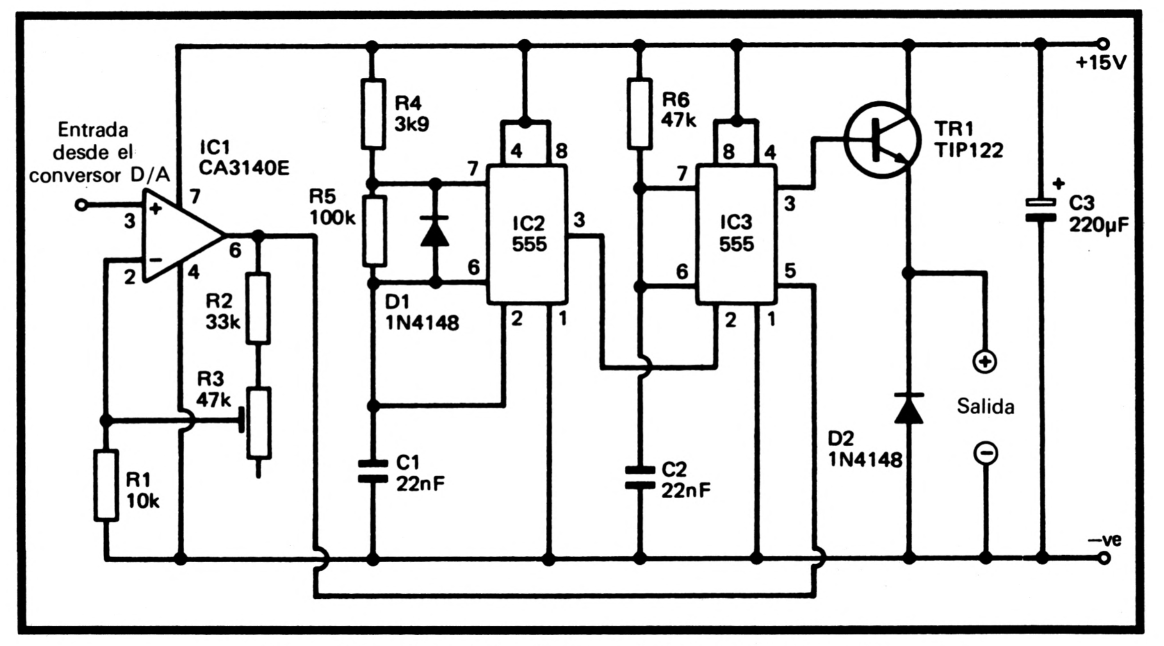


Figura 70.—*Controlador de motor de 12 voltios DC a pulsos*

Componentes para el controlador de motor a pulsos (figura 70)

Resistores, todos de 0.25 W, 5% excepto R3

R1	10K
R2	33K
R3	47K 0.1 W preset
R4	3K9
R5	100K
R6	47K

Condensadores

C1,C2	22 nF poliéster
C3	220 µF 25 V electrolítico

Semiconductores

IC1	CA3140E
IC1,IC2	555
Tr1	TIP122
D1,D2	1N4148

Varios

Placa de circuito impreso, disipador de Tr1, conjunto de aislamiento para Tr1, conectores de salida, etc.

Cuando se dispara IC3, el transistor interruptor que previamente cortocircuitaba C2 se desconecta. Entonces se carga C2 mediante R6 hasta que el potencial de carga iguala los dos tercios de la tensión de alimentación. Entonces el transistor interruptor descarga a C2, y termina el pulso positivo de salida de la pátilla 3 de IC3.

El potencial de carga de C2 en el que se termina el pulso de salida se fija por un divisor de tensión interno de IC3, pero este potencial se puede modificar aplicando una tensión de control a la patilla 5 de IC3. Aplicando aquí, por ejemplo, una tensión mayor se incrementa el voltaje umbral, así como la duración de cada pulso de salida, ya que C2 tarda más en cargarse a este potencial incrementado. Por el contrario, la reducción del voltaje umbral acorta los pulsos de salida.

Para dar el tipo de rango de control necesario en esta aplicación se necesita una gama de voltajes de control de casi 0 a 15 voltios. IC1 se usa, por tanto, para amplificar los 0 a 2.55 voltios de un conversor digital a analógico ZN428 para dar una variación de tensión de salida suficientemente grandes. En la práctica, R3 se ajusta para dar a IC1 el rango de voltaje correcto, y esto es una cuestión de encontrar con intentonas el menor valor que da un control total de la velocidad del motor.

Tr1 es una etapa de salida seguidor de emisor, y de nuevo se ha usado un dispositivo Darlington para asegurar que se obtiene una amplificación de corriente adecuada. Las necesidades de potencia y la capacidad de corriente de salida son las mismas que las del controlador unipolar descrito antes. Una diferencia digna de mención es que la potencia disipada en Tr1 no es muy alta, incluso cuando maneja una carga de alta corriente. La razón de esto es que Tr1 está o en corte y sin disipar una potencia significativa, o en fuerte conducción y disipando una moderada cantidad de potencia. Debido a la acción conmutada se gasta sólo un tiempo insignificante entre estos dos extremos, donde la disipación de potencia es alta. No es, por tanto, necesario un gran disipador para Tr1, aunque sigue siendo recomendable ponerle al menos uno pequeño.

Controlador simple

Los circuitos descritos hasta ahora han usado todos conversores digitales a analógicos de alta calidad para dar la tensión de control del controlador, pero no es esencial hacer esto. Para muchas aplicaciones el grado de control que se da usando este sistema es superior al que realmente se necesita, y un sistema que use un conversor digital a analógico muy básico será suficiente en muchos casos.

Un simple circuito controlador de este tipo aparece en la figura 71. Este es similar al controlador unipolar descrito al principio del capítulo, y la circuitería que rodea a IC1 y Tr1 es esencialmente la misma. La principal diferencia radica en la adición de un simple conversor digital a analógico que usa una red de resistencias y diodos (R1 a R6 más D1 a D5). Este simple circuito de 5 bits no tiene muy buena precisión, y la resolución no es muy grande, aunque tiene 31 diferentes velocidades más la parada. Sin embargo, para un simple controlador de motor para, digamos, un tren eléctrico, un rango de 31 velocidades es perfectamente adecuado, y tampoco es muy importante la exactitud del conversor. De hecho, es posible obtener precisión y resolución mayores, pero no tendría ventajas hacerlo en muchas aplicaciones, y probablemente sea mejor usar un conversor digital a analógico apropiado en aplicaciones donde sea esencial un comportamiento superior.

El circuito da buenos resultados si se maneja desde cualquier puerto con retención (un 6821 o una PIA 8255, por ejemplo). Con un poco de ingenio es posible adoptar con éxito aproximaciones parecidas con los circuitos controlador a pulsos y bipolar.

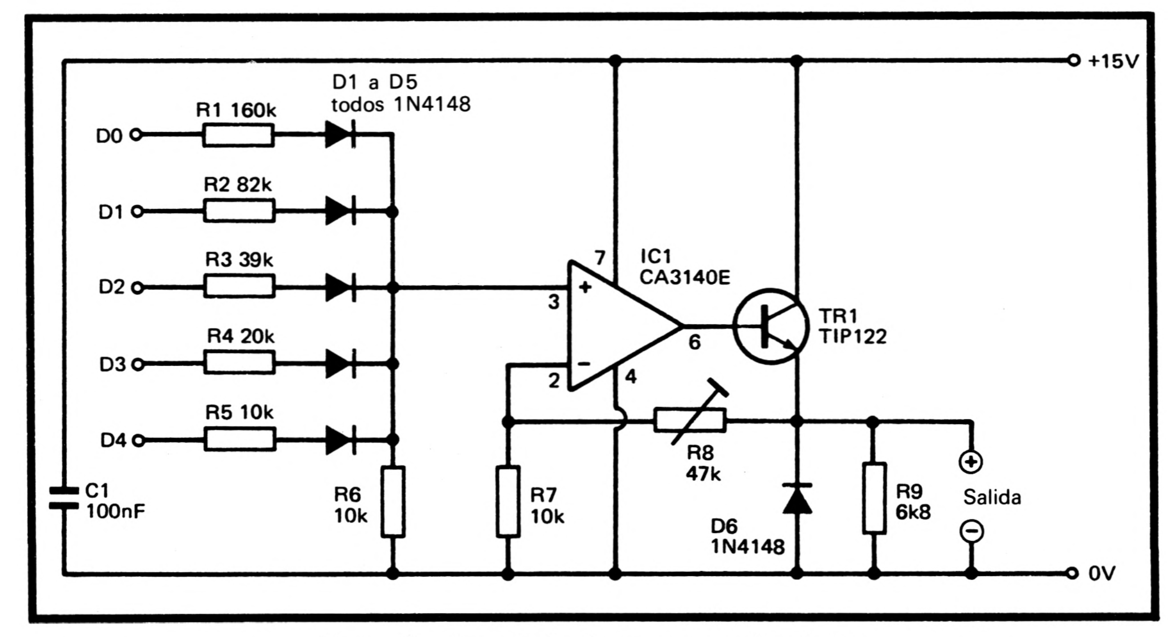


Figura 71.—*Controlador de potencia simple y barato*

Componentes del controlador simple de potencia (figura 71)

Resistores, todos de 0.25 W, 5% excepto R8

R1	160K
R2	82K
R3	39K
R4	20K
R5-R7	10K
R8	47K 0.1 W preset
R9	6K8

Condensador

C1	100 nF cerámico

Semiconductores

IC1	CA3140E
Tr1	TIP122
D1-D6	1N4148

Varios

Placa de circuito impreso, clavijas de salida, cable, etc.

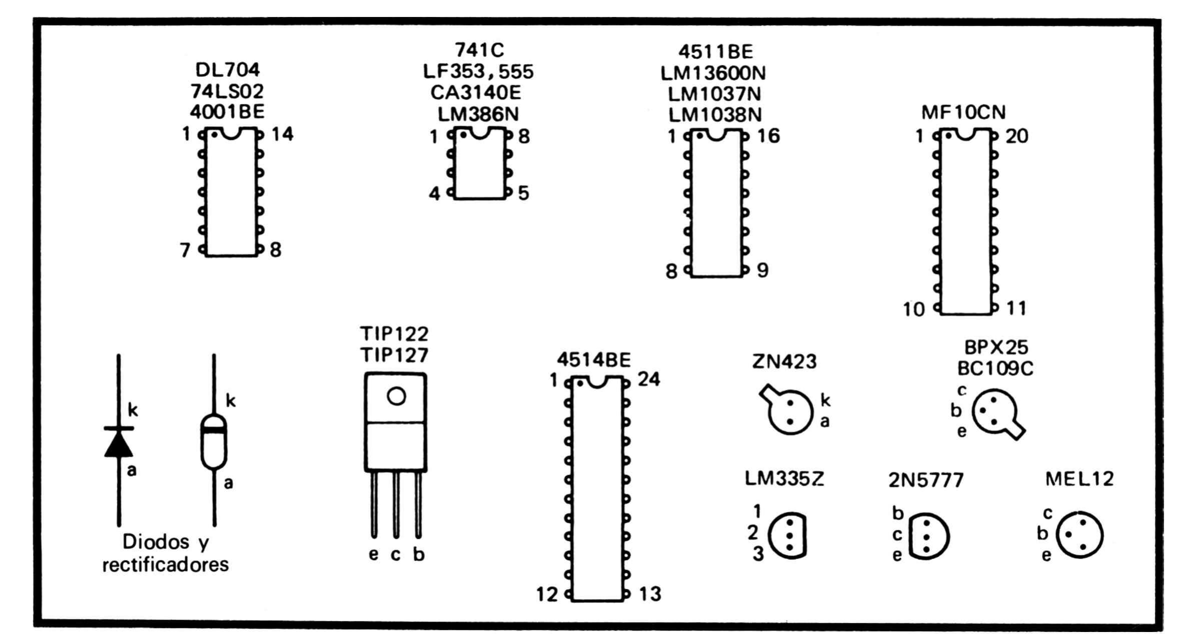
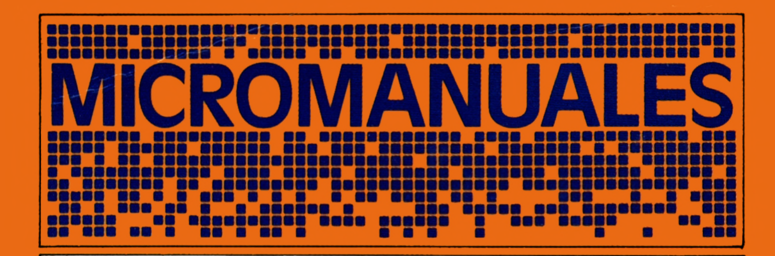


Figura 72.—*Vistas superiores de los IC (excepto el ZN423 y LM335Z) y vistas de las bases de los transistores*



Los MICROMANUALES son libros de referencia condensados que le ofrecen información práctica sobre todas las áreas de la microinformática: programación, aplicaciones, uso de programas, proyectos, etcétera.

Otros títulos de la colección

- dBASE III
- Introducción a los sistemas operativos
- Proyectos de música con microordenadores
- SYMPHONY
- Introducción a las comunicaciones
- Programación del 8088/8086
- Proyectos *hardware* para Amstrad y MSX
- Framework



Técnicas y proyectos de Interfaces

R. A. Penfold


AMSTRAD
CPC
OCR
MÉMOIRE ÉCRITE
MEMORY ENGRAVED
MEMORIA ESCRITA
https://acpc.me/